

基于 FPGA 的相机图像转接测试系统设计

刘琦 马飞 王鹏 程甘霖

(北京空间机电研究所 北京 100094)

摘要: 研究并设计了一种相机图像转接测试系统,将卫星相机视频电子系统输出的串行数传数据进行格式转换并成像,同时能够模拟相机管理控制器功能对相机电子系统中信息处理器进行遥测遥控。相机图像转接系统以 FPGA 作为逻辑控制的核心,通过 CamLink 接口与上位机进行图像数据传输并实时成像,采用 RS232 接口接收上位机指令模拟遥测遥控,文中详细介绍了系统组成和 FPGA 模块化设计方法,并于硬件电路上进行验证。实测结果表明,以本文方法设计和实现的相机图像转接测试系统成像结果准确无误,能够完整模拟相机管理控制器的遥测遥控功能,实现了多种成像模式的切换,为相机系统研制有很大的促进作用。

关键词: FPGA;测试系统;模拟器

中图分类号: TP752.1 **文献标识码:** A **国家标准学科分类代码:** 460.4030

Design of camera imaging data format conversion system based on FPGA

Liu Qi Ma Fei Wang Peng Cheng Ganlin

(Beijing Institute of Space Mechanics & Electricity, Beijing 100094, China)

Abstract: This paper presents a simulator for a video processing circuit system of satellite cameras, which fulfills test requirements of each part of circuits of the video process system before being assembled. The simulator can generate simulated video digital signals, control signals of the camera management controller, and image the digital signal of the information processor. FPGA was adopted to act as a center unit, the logic of the simulator is developed with VHDL, The RS232 interface is used to receive instructions from the host computer and simulate telemetry and telecommand. Test results show that the simulator can fully conduct testing of the imaging circuit system and can shorten the debugging time. It is a very important equipment in development of the video process circuit system.

Keywords: FPGA;electronic test system;simulator

1 引言

随着空间探测技术的不断进步,星上相机逐渐向着高分辨率、全谱段、宽覆盖的方向发展^[1],这无疑增加了星上相机成像系统的开发难度,延长了开发周期。为提高成像系统的开发效率,在系统组装前实现对卫星相机信息处理器的高速传输性能与预处理功能的测试,需要开发一种能够对相机系统输出的高速图像数据进行格式转换、转接成像以及模拟相机管理控制器进行遥测遥控的相机图像转接测试系统^[2]。

星上多谱段相机成像系统的原理如图 1 所示。

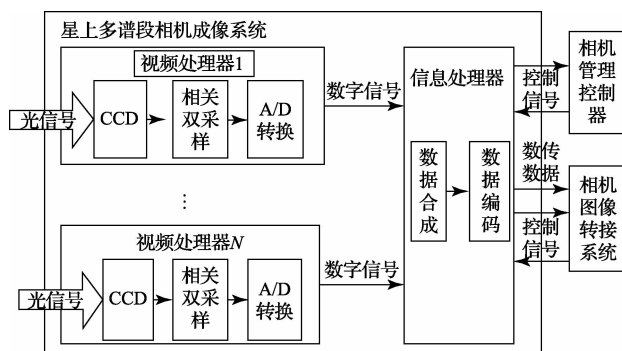


图 1 星上多谱段相机成像系统的原理

视频处理器主要完成接收光信号并将其转换为电信号, 经过相关双采样、A/D 转换等操作后转换为数字信号。信息处理器的主要功能是对各谱段视频处理器输出的数字图像数据进行合成与编码, 将图像数据转换为指定格式的串行数传数据以满足高速数据传输的需求。相机管理控制器是星上的控制系统, 管理和监测相机系统的工作状态。

该文设计的相机图像转接系统可以实现对数传数据的编码, 切换多种谱段图像数据实时成像, 具有 80 MHz, 14 bits 位宽的数据快速显示能力。可以模拟相机管理控制器对信息处理器进行遥测遥控。该转接测试系统能够满足目前高分辨率遥感相机视频处理功能的测试需求, 缩短遥感相机视频处理器的开发时间, 提高测试效率。

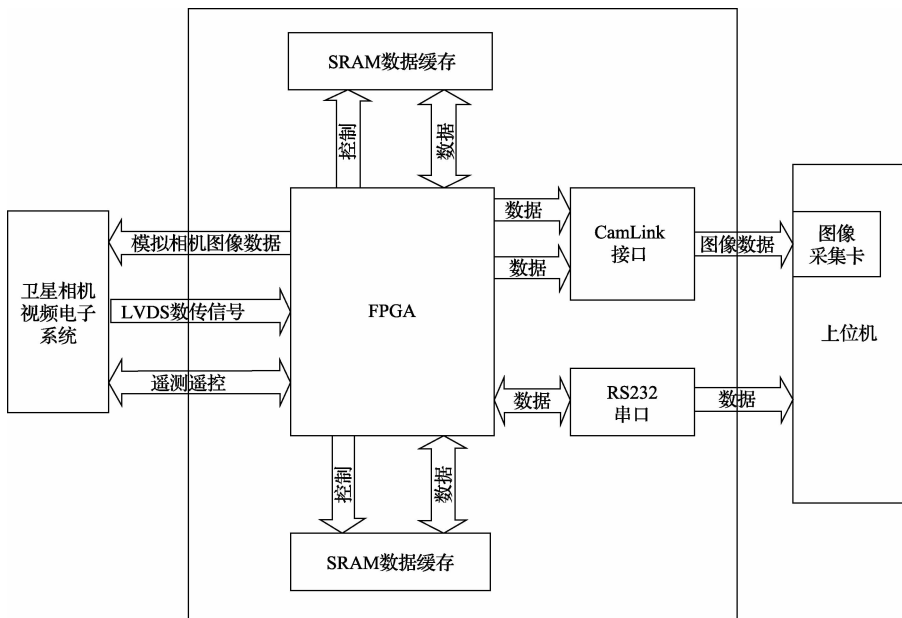


图 2 相机图像转接系统结构

依据系统设计的需要, 综合考虑管脚数量和片上资源等情况选用 FPGA, 芯片逻辑资源充足, 不仅能满足当下系统设计需要, 也有功能升级的空间。选用 CameraLink 电路接口芯片完成图像并行数据到 CameraLink 图采接口的转换, 实现 80 MHz、14 bit 位宽的数据快速显示。电路系统集成了两片 SRAM, 存储容量为 $512\text{K} \times 32$ bits, 用以实现编码合成后的每帧图像数据的乒乓存储, 避免帧间数据的读写冲突。

2.2 功能及技术指标

图像转接测试系统的功能及技术指标如下:

- 1) 能够模拟产生多路视频处理器输出的渐变图像数据, 以 40 MHz 频率分奇偶两路串行输出;
- 2) 具有 80 MHz, 14 bits 位宽的数据快速显示能力, 并能实现多谱段图像的切换显示;

2 系统总体结构及技术指标

2.1 系统总体结构

图像转接测试系统的功能如图 2 所示。本系统采用 FPGA (field programmable gate array) 作为系统的控制核心, 通过 RS232 接口接收 PC 的控制指令并反馈系统的工作状态, 可以接收视频处理器发送的串行图像数据, 并对图像数据进行编码成像, 通过 CameraLink 接口向上位机传输图像数据, 最终由图像采集卡转接成像; 通过三线串口向成像系统发送遥控指令, 返回遥测信息。能够产生渐变图像数据来模拟视频处理器输出的图像数据, 用以测试信息处理器工作的正确性。利用两片 SRAM 实现数据缓存, 对奇偶帧图像数据进行乒乓存储。

3) 能够模拟相机管理控制器发送遥测遥控指令, 发送控制指令时钟频率为 500 kHz, 遥控指令长度为 32 bits, 遥测指令长度为 128 bits;

4) 具有暗像元合成功能, 通过接收的 RS232 指令判断是否将合成后的暗像元插入辅助数据中。

3 设计与实现

FPGA 是整个图像转接测试系统的控制核心, 其控制逻辑以及时序的设计是整个系统的关键。FPGA 控制逻辑采用自顶向下的设计思路, 整体结构分为 4 大模块: 全局时钟复位管理模块、模拟视频处理器发送数据的模拟源产生模块、数传数据转接成像模块和模拟管理控制器遥测遥控模块。层次结构如图 3 所示。

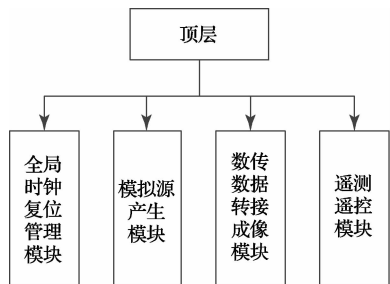


图3 FPGA控制逻辑层级结构

以下内容是各个模块的具体设计实现过程。

3.1 全局时钟复位管理模块

全局时钟复位管理模块主要包括时钟分频模块以及复位延时模块,如图4所示。

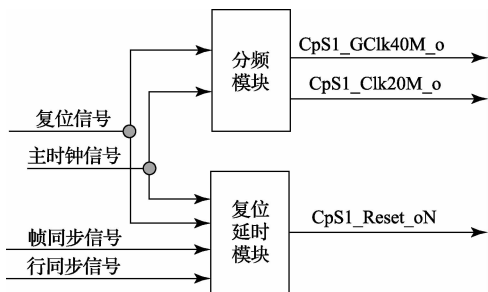


图4 全局时钟复位管理模块内部结构

板上主时钟为 80 MHz,为满足不同情况下对采样时钟频率的需求,需要分频产生 40 MHz、20 MHz 时钟信号,并进入 FPGA 全局时钟域。为避免上电复位的不稳定状态,需要对外部复位信号以及帧同步、行同步等信号进行采样处理,产生延迟的全局复位信号,复位时间大于 100 ms。为对图像数据进行整帧处理,产生的复位信号应与帧同步信号同步,即复位时间是一帧图像时间的整数倍。分频模块仿真时序如图5所示,cpsl_clk40m_s 是对 80 MHz 主时钟的 2 分频信号,cpsl_clk20m_s 为 4 分频信号。复位延迟模块的仿真时序如图6所示。

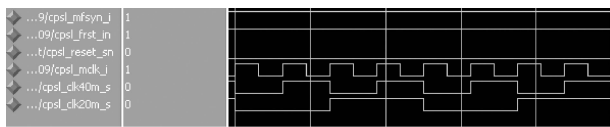


图5 全局时钟复位管理模块分频仿真

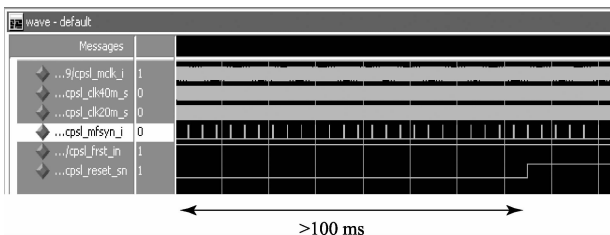


图6 全局时钟复位管理模块复位延迟仿真

3.2 模拟源产生模块

模拟源产生模块是为测试信息处理器数据合成而设计的视频图像数据模拟器。模拟器需分别模拟产生 F 谱段、M 谱段以及 L 谱段 3 个视频处理器的图像输出端口输出的图像。模拟的图像数据中,辅助数据与图像数据合在一起以渐变数的形式输出。在辅助数据插入行计数器值,每一个谱段每行计数递增 1。

模拟源产生模块在接收到由编码器发送的主行同步信号后开始工作,伴随产生表征数据有效的行同步信号,低电平有效。对编码器视频模拟器功能的仿真结果如图7所示。输入主行同步信号周期为 2.94 ms,产生了模拟 F 光谱视频处理器的 P 谱段和 B 谱段的渐变数图像数据,M 谱段的 B5B6、B7B8 谱段的渐变图像数据以及 L 谱段的 B9BA、BBBC 谱段数据。同时输出了 40 MHz 时钟信号以及低电平有效的行同步信号。

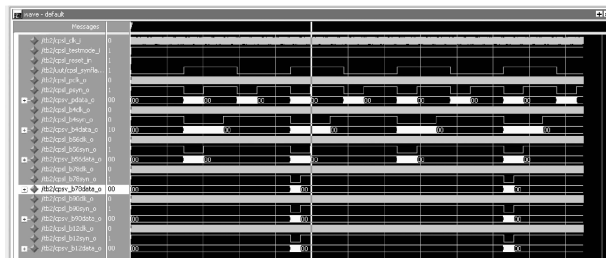


图7 编码器视频模拟器功能的仿真

3.3 数传转接成像模块

数传转接成像模块主要对信息处理器输出的串行图像数据进行编码、合成及转接成像。为实现对全谱段工作模式(每帧 23 行数据)、红外工作模式(每帧 7 行数据)及太阳定标模式(每帧 5 行数据)3 种工作模式下的转接成像,需要对编码后的整帧图像数据进行乒乓存储。信息处理器输出包括主时钟信号 1 路,主行同步信号 1 路,帧同步信号 1 路,图像数据信号 3 路(奇偶各 1 路,测试位 1 路),如图8所示。

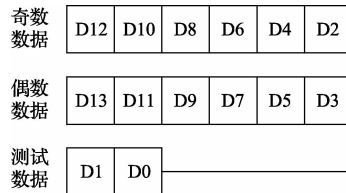


图8 信息处理器数传接口数据格式

数传转接成像模块功能框图如图9所示。数传转接模块需将信息处理器输出的串行数据进行 14 bits 量化,量化后的数据按奇偶行乒乓存入 FIFO 中,并将 16 个暗像元插入每行图像数据的固定位置,进行数据合成。由于 FPGA 内部存储空间有限,在全谱段工作模式下无法将一帧图像数据完整存储,因此,数传转接电路外扩两片 SRAM 存储每一帧的像元数据。为避免读写冲突,两片

SRAM 分奇偶帧乒乓存储像元数据。SRAM Control 模块 产生两片 SRAM 的控制信号。

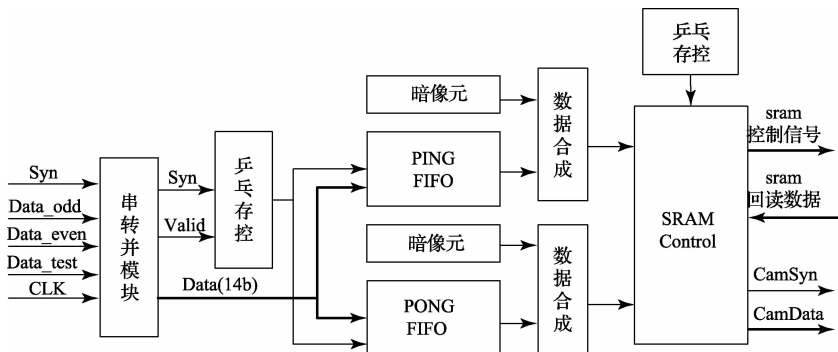


图 9 数传转接成像模块功能

模块输出 14 bits 并行数据,高电平有效的数据使能信号给 CameraLink 数传编码芯片,实现 14 Bit 位宽数据的快速显示,工作时钟为 80 MHz。

3.4 遥测遥控模块

遥测遥控模块需要模拟管理控制器功能,通过三线串口向信息处理器发送遥控指令,同时发送遥测时钟和使能给信息处理器,同时三线串口返回反应当前工作状态的遥测数据。图像转接电路按照波特率 115 200 实现 RS232 串行总线通信,将 RS232 总线接收到的指令按照三线遥控指令的格式要求发送出去。遥控三线串行接口数据的字节长度为 32 bit,高 4 位(A3~A0)为代码标示位,D27~D8 为数据位,D7~D0 为校验位,如图 10 所示。

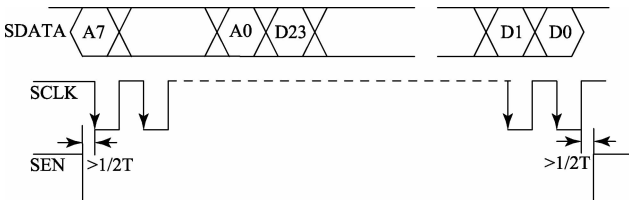


图 10 三线遥控指令的格式要求

三线串口信号常态均为高电平,时钟信号下降沿有效。时钟频率为 500 kHz,因此,图 10 中 $T=2 \mu s$,使能信号低电平有效。图像转接电路接收到信息处理器返回的遥测数据后通过 RS232 串口将遥测数据返回上位机显示遥测数据位数为 16 字节。

4 测试内容与结果分析

4.1 模拟源及转接成像功能测试

模拟源模拟产生 F 谱段、M 谱段以及 L 谱段 3 个谱段的渐变图像数据,信息处理器接收到图像数据后根据遥控指令判断工作在 F 谱段工作模式、M 谱段工作模式或 L 谱段工作模式,图像转接测试系统根据信息处理器的工作模式转接成像。上位机通过 CameraLink 软件显示图像信

息,每个像元位宽 14 bit。图 11 为 F 谱段工作模式下的图像,图 12 为 M 谱段工作模式下的图像,图 13 为 L 谱段工作模式下的图像,图 14 为区域放大图。

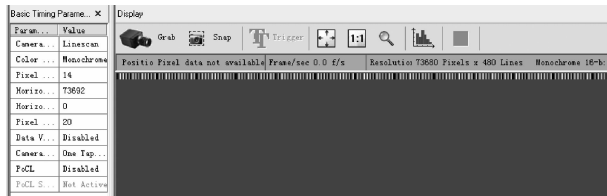


图 11 F 谱段工作模式成像

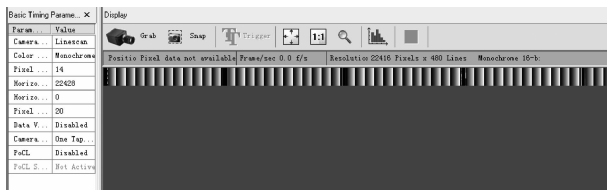


图 12 M 谱段工作模式成像

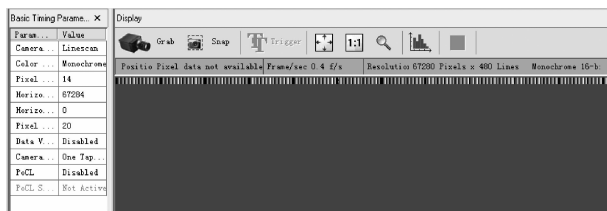


图 13 L 谱段工作模式成像



图 14 区域放大图

由图 14 可得出结论,相机图像转接系统模拟源正确产生了渐变数图像数据,信息处理器对渐变图像数据准确接收并编码,转接系统将信息处理器输出的图像转接编码

14 bit 量化,并通过 CameraLink 转接成像。由此,充分验证了系统设计的合理性和工作的正确性。

4.2 模拟管理控制器功能测试

模拟管理控制器遥控功能测试,上位机通过 RS232 串口向相机图像转接系统发送指令 0X80F00070 相机图像转接系统将指令转换为三线串口格式发送给信息处理器。图 15 为利用示波器测得的转换为三线串口格式的指令码,由实测结果可知,相机图像转接系统可以接受 RS232 串口发送的遥控指令,并转换成图 10 的三线遥控指令格式转发给信息处理器。

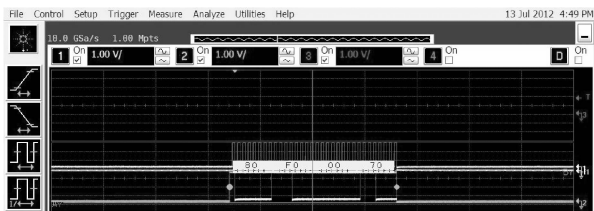


图 15 遥控指令发送功能测试

模拟管理控制器的遥测功能,上位机通过串口向相机图像转接系统发送遥测指令,遥测指令为 0XE000FFDF,当相机图像转接系统收到遥测指令,向信息处理器发送 128 个串行时钟和串行使能,当编码器收到串口时序,返回 128 个遥测数据位,相机图像转接系统接收到遥测数据后通过 RS232 串口返回上位机显示。图 16 为示波器捕捉到的三线串口返回遥测指令。由图可知,相机图像转接系统遥测功能工作正确。

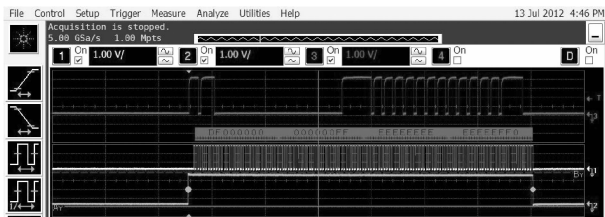


图 16 遥测返回功能测试

5 结 论

设计并实现了一种相机图像转接系统,该系统以 FPGA 作为逻辑控制的核心,高速串行收发器接收信息处理器编码后的串行数据,进行图像数据编码与合成。以 CameraLink 作为与上位机图像数据传输的接口,达到了相机图像数传时钟为 80 MHz,数据位宽 14 bits,实时解码和

转存的指标要求。模拟三中谱段图像数据测试信息处理器数据处理的正确性。能够模拟管理控制器对信息处理系统进行遥测遥控。设计的相机图像转接系统功能全面,工作稳定灵活,能够满足高分辨率遥感相机对图像传输设备的要求,对遥感相机系统的研制进程有很大的促进作用。

参考文献

- [1] 翟国芳,万旻,程芸,等. 基于FPGA的遥感相机图像传输系统设计[J]. 电子测量技术, 2013, 36(9): 56-59.
- [2] 杜娟. 一种基于FPGA的高速图像采集及显示电路设计[J]. 工业控制计算机, 2010(11): 19-20.
- [3] 冉峰,杨辉,黄舒平. 面阵CCD彩色视频图像实时采集系统的设计[J]. 光学精密工程, 2010, 18(1): 273-280.
- [4] 程海,丁群,杜辉,等. 基于FPGA实现的SMS4算法研究[J]. 仪器仪表学报, 2011, 32(12): 2845-2850.
- [5] 宋小龙,张犁,石光明. 基于FPGA的高精度TDI-CCD信号发生器的设计[J]. 电子科技, 2007(4): 1-4.
- [6] 李爱玲,张伯衍,张健,等. 多光谱CCD相机图像采集系统的设计[J]. 微计算机信息, 2011, 27(12): 15-16.
- [7] 王科,刘仁峰. 基于线阵CCD的数据采集电路设计[J]. 计算机与数字工程, 2014, 42(6): 1087-1090.
- [8] 王鹏,程芸,董书莉. 基于FPGA的多格式数据传输设计[J]. 电子测量技术, 2014, 37(1): 70-75.
- [9] 荣少巍. 基于FPGA的高精度多通道采集存储系统研究[J]. 电子测量技术, 2014, 37(4): 108-111.
- [10] 李易难,牛燕雄,杨露. 基于DSP+FPGA视频图像采集处理系统的设计[J]. 电子测量技术, 2014, 37(1): 58-61.

作者简介

刘琦,1987年出生,硕士研究生,工程师。主要研究方向为视频电子。

E-mail: liuqi040567@163.com

马飞,1985年出生,硕士研究生,工程师。主要研究方向为视频电子。

E-mail: mafei18121@sina.com