

基于 ARM 和 CPLD 的嵌入式卷板机数控系统设计

陈卓 陈柏金

(华中科技大学 材料成形与模具技术国家重点实验室 武汉 430074)

摘要: 针对工业控制计算机与 PLC 或与运动控制卡组成的卷板机数控系统开发成本和功耗较高的问题,对卷板机数控系统进行改造,设计了一套基于 ARM 和 CPLD 组成的嵌入式卷板机数控系统,采用 S3C2416 和 EPM570T144C5 为控制芯片,给出系统的各种硬件接口、CPLD 程序以及数控系统软件的设计方案。通过对系统各个接口的输入输出进行实验或仿真验证,结果证明该系统具有良好的稳定性和可靠性,同时该系统可以灵活的配置不同的接口模块、体积小、功耗低,可以适配于三辊、四辊卷板机或应用到其他工业控制场合。

关键词: ARM; CPLD; 嵌入式; 编码器; Verilog HDL; 数控系统

中图分类号: TP271+.4 **文献标识码:** A **国家标准学科分类代码:** 510.8030

Embedded CNC system design for plate bending machine based on ARM and CPLD

Chen Zhuo Chen Baijin

(State Key Laboratory of Material Processing and Die & Mould Technology, Huazhong University of Science and Technology, Wuhan 430074, China)

Abstract: According to the high development cost and high power consumption problems of CNC system of plate bending machine based on industrial control computer and PLC or motion control card, designed an embedded CNC system based on ARM and CPLD. Using S3C2416 and EPM570T144C5 as the main control chip, and the design of hardware, CPLD program and software of the CNC system was introduced in detail in this paper. Through experiments and simulation of the system, the results showed that the system has good stability and reliability. The system can be flexible in handling different interface modules, with small volume, low power consumption, and can be applied to three or four roller bending machine or other industrial control applications.

Keywords: ARM; CPLD; embedded; encoder; Verilog HDL; CNC system

1 引言

卷板机数控系统是保证卷板机正常工作的核心,由它来对设备的运行进行控制和监测以加工出高质量、高尺寸精度的制品。目前在卷板机上应用较多的数控系统有:文献[1]介绍的基于工业控制计算机与 PLC 和文献[2]介绍的基于工业控制计算机与运动控制卡开发的数控系统,相对来说,嵌入式系统具有一定的优势^[3];嵌入式数控系统成本更低、体积更小、功耗更低,而且嵌入式处理器也具有较高的性能和较快的处理速度。因此,设计一套以 S3C2416 处理器和 EPM570T144C5 为控制核心开发的嵌入式卷板机数控系统,以 ARM 处理器为主控核心^[4],并通过 CPLD 扩展各类控制接口,能够在系统性能、成本、功耗之间达到

更好的平衡,而且 ARM 和 CPLD 的组合系统具有较强的灵活性^[5],可以用于目前广泛使用的卷板机数控系统进行改造,能够实现绿色节能和节约成本,具有良好的社会效益。

2 系统总体结构

在本数控系统中,ARM 主要完成系统控制、数据计算、人机交互等功能^[6-7],CPLD 则用于辅助控制和接口扩展。ARM 和 CPLD 之间通过 16 位数据总线 RDATA [15:0]、8 位地址总线 RADDR [8:1] 以及读(nROE)、写(nRWE)、片选(nRCS5)等信号组成的控制总线按并行总线的方式与 CPLD 实现硬件连接。系统中 CPLD 挂载在 ARM 的第 6 个 ROM bank 上,即使用 nRCS5 片选信号。

nWAIT 信号可用于控制系统总线速度,使 ARM 可以正常访问 CPLD。

根据卷板机的控制要求,需要大量控制接口,而 ARM 端口有限,采用 CPLD 进行接口扩展不仅易于实现而且成本较低,采用 2 片 CPLD 共扩展了 44 路数字量输出接口和 24 路数字量输入接口于控制各种液压控制元件及采集各种数字量输入信号监测设备运行、16 路模拟量输入接口用于采集设备的液压缸压力或位移等模拟信号、8 路模拟量

输出接口用于控制比例方向阀和比例压力阀、6 路编码器信号接口采集编码器的输入信号。

该系统还配备连接触摸屏的 LCD 接口、可外接键盘鼠标的 USB 接口、标准以太网接口、可用于通信的串口等。由于接口数量较多和为了增加系统的灵活性,设计了主控制板、数字量 I/O 接口板、模拟量输入输出接口板、编码器信号接口板,可以根据控制场合配置相应的接口模块。数控系统的整体结构如图 1 所示。

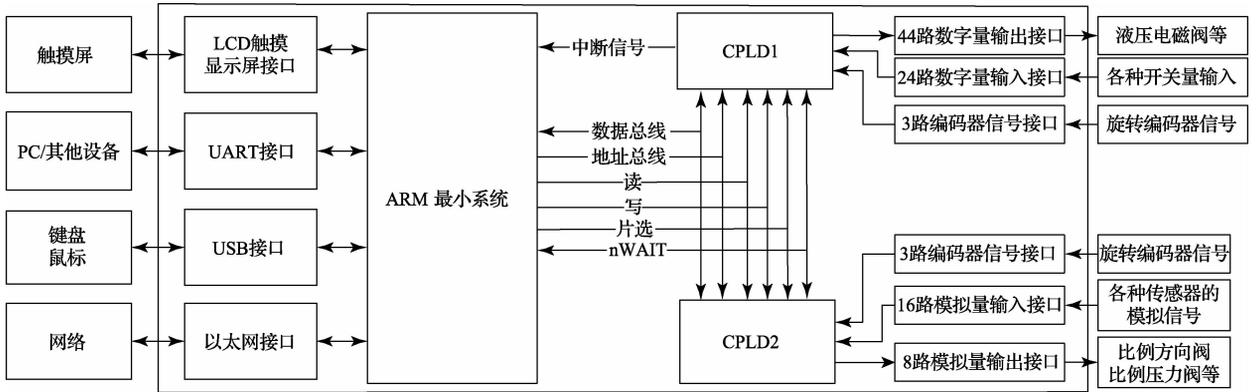


图 1 基于 ARM 与 CPLD 的卷板机控制系统结构

3 数控系统硬件与 CPLD 程序设计

3.1 ARM 与 CPLD 之间的通信

ARM 与 CPLD 的通信原理是将 CPLD 芯片作为 ARM 的外部存储器挂载在 ARM 芯片的存储区上,采用内存映射的方式使得 ARM 可以访问 CPLD 内部定义的寄存器。根据 ARM 对总线的访问时序,ARM 对 CPLD 寄存器访问的 Verilog HDL 操作如下:

1) 地址信号寄存

当片选信号为低电平,将地址总线信号寄存在到 CPLD 内部定义的地址缓冲寄存器中。

```
always@(negedge ARM_nRCS5)
begin //ARM_ADDR_bus 指地址总线
  ADDR_REGISTER<=ARM_ADDR_bus;
end
```

2) ARM 读取数据

当片选和读信号同时有效,那么根据地址寄存器中的地址值将 CPLD 内部对应寄存器保存的数据送往数据总线。如果复位,数据总线则为高阻状态。

```
if (~ (ARM_nRCS5 | ARM_RD))
begin
  case(ADDR_REGISTER)
  `ADDRESS: DATAbus <= CPLD_REGISTER;
  .....
  endcase
end
```

3) ARM 向 CPLD 写数据

当片选和写信号同时有效,那么根据地址寄存器中的地址值将数据总线上的数据送往 CPLD 相应的寄存器中。

```
if (~ (ARM_WR | ARM_nRCS5))
begin
  case (ADDR_REGISTER)
  `ADDRESS: CPLD_REGISTER <= DATAbus;
  .....
  endcase
end
```

3.2 数字量 I/O 接口

系统中的数字量 I/O 接口均采用 PC817 光耦进行光电隔离,输出则采用 ULN2803 提高负载驱动能力。该部分的 CPLD 处理程序,主要是设定 CPLD 相应的引脚为输入或输出,输入引脚会把引脚状态值保存到 CPLD 内部定义的数字量输入寄存器中;输出是将 CPLD 内的数字量输出寄存器的值输出至相应的引脚。

3.3 编码器信号接口

数控系统设计了 6 路编码器信号输入接口,用于测量卷板机的油缸位移、工作辊的旋转角度和方向等。编码器差分输出信号为 A+、A-、B+、B-、Z+、Z- 6 个信号。在调理电路中,采用 SN75173 芯片将对应的正、负信号合成为单一信号,经过 6N137 高速光电耦光电隔离后再采用整形芯片 74HC14D 将信号进行整形。采用 74LVC4245 将信号电压转为 3.3V,符合 ARM 和 CPLD 的引脚容许电压值。A、B 两相信号用于编码器信号的辨向和计数。对

于 Z 相信号,则将其连接到 ARM 芯片的 I/O 引脚上,待需要时再进行处理。

编码器信号需进行辨向、倍频、计数以及计数清零等处理,各部分的 Verilog HDL 程序设计如下:

根据编码器 A、B 两信号相位来判定编码器转向^[8-9]:如果 A 信号领先 B 信号 90° ,编码器正转,反之则为反转。根据 A、B 信号相位关系可以描述出其状态变化,定义一个前状态寄存器(`prestate[1:0]`)与一个当前状态寄存器(`state[1:0]`),通过两者的数值可以判定正反转,部分代码如下所示:

```
always @(posedge CPLD_clk)
begin
    state[1] <= A; //A 相信号状态寄存
    state[0] <= B; //B 相信号状态寄存
    prestate <= state; //状态初始化
//编码器正转
if((prestate == 2'b00)&&(state == 2'b10))
begin
    cp <= 1;dire <= 1;
end
else if((prestate == 2'b10)&&(state == 2'b11))
begin
    cp <= 1;dire <= 1;
end
.....
end
```

同理,编码器反转也按照 A、B 两相的状态来编写相应的状态变化程序,来对相应的标志赋值。通过以上程序可以确定转向标志 `dire` 的值,它用于标识正、反转,正转为 1,反转为 0,并对倍频用的 `cp` 标志进行赋值。

4 倍频即可满足一般控制的精度要求,由 `cp` 记录着倍频信号,`cot` 控制着倍频信号脉冲,以下为信号 4 倍频部分的主要代码:

```
if(cp)
begin
    cot <= cot + 1'b1;
    if(cot == 1'b1)
begin
        cot <= 0;cp <= 0;
    end
end
```

计数部分根据 `dire` 方向标志的值来进行加减计数:正转时 `dire` 为 1,计数器递增,反转时 `dire` 为 0,计数器递减。

通过一个 6 位寄存器对 6 个编码器的计数器进行清零操作,每一位对应一个编码器的计数器,向相应的位写 1 来清除相应的编码器计数器。

3.4 A/D 转换接口

A/D 转换电路用来测量卷板机液压缸的工作压力或

位移信号。本系统设计了 16 路 A/D 转换接口,采用并行 12 位的 AD1674 以及 AD7506 多路模拟开关实现 16 路模拟信号的分时采集。多路模拟开关和 A/D 转换器的控制信号均由 CPLD 程序提供。A/D 转换后的信号电压需通过 74LVC4245 转换为 3.3V。该部分原理如图 2 所示。

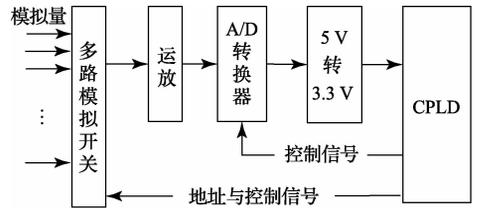


图 2 A/D 转换原理

A/D 转换部分的 Verilog 程序主要分为 2 个部分:控制 AD7506 多路转换开关的通道选择和产生 A/D 转换器的转换时序。

1)AD7506 通道选择

AD7506 通过 A3~A0 4 个信号来选通某个通道。通道选通程序可以循环分时选通任意两个通道及其之间的通道,或是单个选择某一通道,将数据送往 A/D 转换器进行转换,通道地址则由 ARM 发送至 CPLD 的通道地址寄存器中。

主要代码如下所示:

```
if(AD_ADDR_R < AD_ADDR_END_R)
    AD_ADDR_R <= AD_ADDR_R + 1'b1;
else
    AD_ADDR_R <= AD_ADDR_HEAD_R;
```

其中,AD_ADDR_HEAD_R:截取两个通道的首通道地址寄存器;AD_ADDR_END_R:截取两个通道的尾通道地址寄存器;AD_ADDR_R:当前被选通的通道寄存器。

2)A/D 转换时序

AD1674 采用全控模式,根据 AD1674 的转换时序编写 Verilog 时序控制程序,需要依据 AD1674 的时序延时常要求对时钟进行分频处理。其有限状态机在 IDLE、START、CONVERTING、READ、CYCLE 几个状态之间循环,可简化为如图 3 所示的模式。

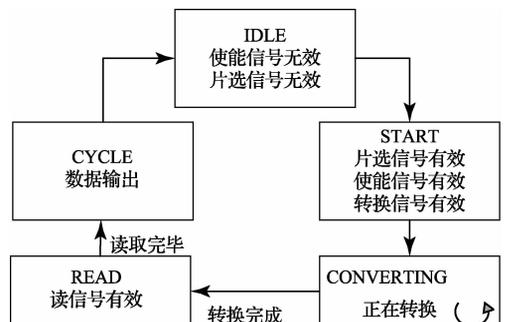


图 3 A/D 转换时序

3.5 D/A 转换接口

本系统中设计了 8 路 D/A 转换接口用于控制电液比例方向阀和比例压力阀。本系统采用 2 片 DAC7724 芯片实现 8 路 0~±10V 电压输出。参考电压由 AD587 芯片提供,同样地,D/A 转换器的片选、地址信号和控制信号由 CPLD 提供。该部分原理如图 4 所示。

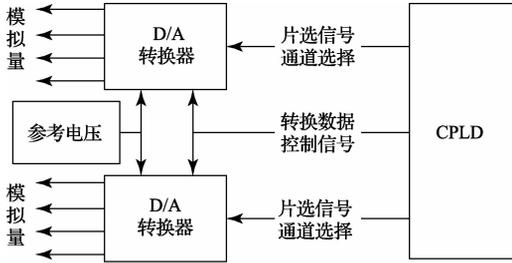


图 4 D/A 转换原理

ARM 将 D/A 转换数据送往 CPLD 寄存器,将 16 位数据信号分为 12 位转换数据信号[11:0]、2 位通道选择信号[13:12],那么 ARM 一次发送数据就可以确定通道和转换数据。依次向 D/A 转换器的 A、B、C、D 4 个通道的数据寄存器中写入需要转换的数据,然后将转换信号 LDAC 拉低,数据转换成模拟量从各通道输出。

此外,CPLD 还需要每 2 ms 为控制程序提供中断信号,在 CPLD 内定义一个计数器即可实现。

4 数控系统软件结构

该数控系统运行 Linux 操作系统,软件分为应用程序层、操作系统层、硬件程序层 3 个部分,应用层与系统层通过操作系统 API 交互,系统层通过设备驱动程序驱动 CPLD 等外设,从而实现信号与接口的交互,对外部设备进行控制。系统软件结构如图 5 所示。

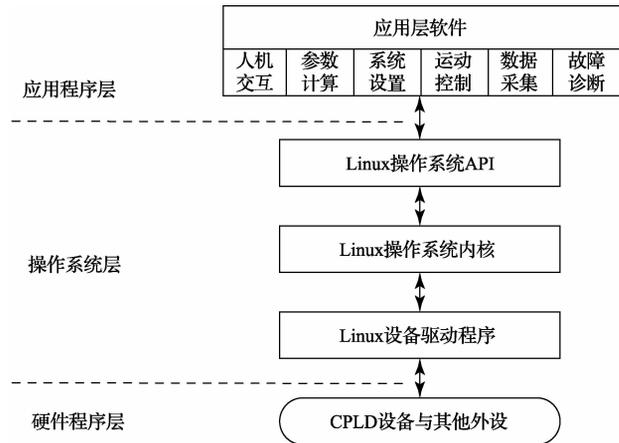


图 5 数控系统软件结构

应用层程序主要有人机交互、参数计算、系统设置、运动控制、数据采集、故障诊断几个功能模块。

人机交互模块基于 Qt 开发,可以显示卷板机工序参数以及显示液压电磁阀的状态,同时可以对卷板机工作辊进行点动控制;参数计算根据输入的板料尺寸和制品的几何尺寸,计算获得加工工序参数,并将计算结果保存到数据库中用于加工。

运动控制模块实现卷板机的自动控制,当工作辊准备执行某一动作时,通过加工工序参数设定其位置,并通过控制算法实现对液压系统的各种液压控制元件的控制使工作辊执行动作,实现工作辊以一定的转向和转速做回转运动或是实现工作辊移动。在工作辊动作的同时系统采集工作辊位置反馈值与设定位置值相比较,如果工作辊未到达指定位置,则工作辊继续执行此动作并不断与采集的位置反馈值相比较,直到其到达指定位置,才进行下一步操作。当完成所有加工工序,加工过程结束。

系统设置是预先设定一些参数值用于加工以保证加工精度和限位控制;数据采集实现对各种位移量、压力值、开关量等的采集以用于运动控制和设备运行状态监测;故障诊断可以检测设备的一些运行故障并显示在人机交互界面上,便于故障查找和排除。

系统层程序中需要编写 CPLD 设备驱动才能使 CPLD 设备正常工作,原理是将 CPLD 作为 Linux 系统的字符设备文件,使用系统的文件操作函数进行读写等各种操作,需要将 CPLD 挂载在 ARM 的存储空间通过 ioremap()函数射到内核虚拟地址空间,使用 Linux 系统 API 可对内核虚拟地址空间进行读写,使用 copy_to_user()、copy_from_user() 函数实现内核虚拟地址空间和用户空间之间的数据交互。

硬件层程序即 CPLD 程序,根据 CPLD 的各项功能模块进行模块化的程序设计^[10]已在硬件接口设计部分介绍。CPLD 程序使信号通过数控系统的各种硬件接口输入和输出,实现了对卷板机的控制。

5 实验仿真与分析

5.1 编码器信号处理程序仿真分析

图 6 是编码器正转情形下的仿真结果。

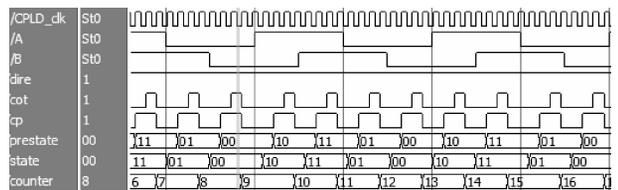


图 6 编码器正转情形下的仿真结果

其中 A、B 为编码器 A、B 输入信号而且 A 信号超前 B 信号 90°;dire 为辩向标志,图中为 1,即表示正转;cp 为 4 倍频后脉冲;counter 为编码器计数值,随脉冲数值递增。可以看出,该部分 CPLD 程序实现了在编码器正向转时对

编码器信号的辩向、4 倍频和正确的计数操作。编码器反转时与正转情形结果相反,不做赘述。

5.2 A/D、D/A 转换实验数据与分析

通过 ARM 开发软件 ADS1.2 对接口的输入输出进行调试。向 A/D 或 D/A 转换通道输入一组数据,得出对应的转换后数据。表 1 为某通道 A/D 转换实验数据,表 2 为某通道 D/A 转换实验数据。

表 1 A/D 转换实验数据

模拟量输入/V	理论数据	实际数据
5.00	0X7FF	0X7F5
4.32	0X6E9	0X6DE
2.83	0X487	0X47C
1.80	0X2E1	0X2DB
0.00	0X000	0X000

表 2 D/A 转换实验数据

转换数字量	理论数据/V	实际数据/V
0X0FFF	10.0	9.97
0X00FF	-8.75	-8.74
0X0000	-10.0	-9.98
0X0800	0.00	0.00
0X0F00	8.75	8.73

表 1 和表 2 的实验数据表明:由于线路的电压损耗等原因,实测值比理论值稍小,但是误差很小,能够满足控制需求。

6 结 论

根据以上设计方案设计的嵌入式数控系统成本低,接口模块齐全而且可以灵活选用,其结构紧凑,功耗低,可用于三辊、四辊卷板机的控制或其他一些工业控制场合中,具有较高的实用价值。

参考文献

[1] 于海龙,石东东,赵秀美. 基于 PLC 的数控卷板机自

动控制系统研究[J]. 机械工程与自动化, 2011, 164(1):133-134.

- [2] 王佳,卢道华,戴春龙,等. 基于机器视觉的四辊卷板机数控系统研究[J]. 机床与液压, 2011, 39(21): 64-65.
- [3] 方四喜. 埃斯顿嵌入式数控系统在三辊卷板机上的解决方案[J]. 锻压装备与制造技术, 2012, 47(4): 51-53.
- [4] 蔡锦达,齐建虹,顾豪. 基于 ARM9 的滚筒式生物芯片点样仪的研发[J]. 仪器仪表学报, 2013, 34(10): 2200-2201.
- [5] 张淑梅. 基于 ARM + FPGA 的高精度数据采集系统设计[J]. 国外电子测量技术, 2014, 33(11): 62-65.
- [6] 邓永停,李洪文. 基于 ARM 与 CPLD 的伺服控制系统设计[J]. 电子测量技术, 2012, 35(3):16-19.
- [7] 张克明. 基于 FPGA 和 ARM9 的电压波动与闪变测试仪设计[J]. 电子测量技术, 2013, 36(5): 88-89.
- [8] 杜颖财,王希军,王树洁,等. 增量式编码器自动检测系统[J]. 电子测量与仪器学报, 2012, 26(11): 993-997.
- [9] 王卫民,赵天环,曹思源. 基于 ARM9 的高解析喷码机系统设计与实现[J]. 电子测量技术, 2013, 36(1): 72-73.
- [10] 张松,李筠. FPGA 的模块化设计方法[J]. 电子测量与仪器学报, 2014, 28(5):560-564.

作者简介

陈卓,硕士研究生。主要研究方向为材料加工装备及自动化、嵌入式系统开发。

E-mail: cz88.cool@163.com

陈柏金(通讯作者),博士,教授。主要研究方向为材料加工装备及自动化、嵌入式系统、机电液一体化等。

E-mail: chenbaijin@hust.edu.cn