

一种用于超声检漏探头激励的任意波形发生器

蔡磊 孙立臣 李征

(北京卫星环境工程研究所 北京 100094)

摘要: 超声检漏作为一种新型检漏方法,越来越多地应用于工业现场。为满足超声检漏中超声探头激励的需要,介绍了一种任意波形发生器的设计,利用直接数字式频率合成(DDS)技术,以FPGA作为主要器件,并辅以必要的放大、滤波电路,实现任意波形的产生。通过串行接口,用单片机来设定频率和幅度的大小以及波形的选择;FPGA用来改变DDS频率控制字,并由FPGA来实现波形表生成和频率控制;将FPGA产生的波形数据送入到AD7524进行D/A转换,通过低通滤波器和集电极开路电路来提高输出波形质量并增强其带负载能力。最后给出了本设计产生的正弦信号与函数发生器产生的正弦信号的频谱分析比较。

关键词: 超声探头;泄漏检测;现场可编程门阵列(FPGA);数字信号发生器

中图分类号: TN741 **文献标识码:** A **国家标准学科分类代码:** 510.40

Arbitrary waveform generator for exciting ultrasonic transducer in leak detection

Qi Lei Sun Lichen Li Zheng

(Beijing Institute of Spacecraft Environment Engineering, Beijing 100094, China)

Abstract: This paper introduces the principle of digital waveform generator and design a digital function generator based on direct digital synthesizer (DDS) technology used FPGA and necessary analog circuits. By serial communication, the single-chip microcomputer is used to set the frequency and amplitude, as well as the choice of waveform; FPGA to change the word of DDS frequency control and to realize the waveform table's generation; The profile data which FPGA produces is sent into AD7524 to carry on the analog-to-digital conversion; The latter level uses the low pass filter and the OCL amplifier to improve the wave quality and to enhance its ability to take the load. At last, the paper gives a frequency analysis between the sine wave produced by the circuit in this paper and the sine wave produced by a signal generator.

Keywords: ultrasonic transducer; leak detection; field programmable gate array (FPGA); digital signal generator

0 引言

随着声学检测技术的进步,超声检漏^[1]作为一种新型检漏方法,得到充分发展。这种方法操作简单、不对被测对象造成损伤、几乎无成本,在石油天然气管道、真空容器、压力容器、航空航天、船舶等领域得到广泛应用^[2-4]。根据是否需要主动发射超声信号,超声泄漏检测分为有源型超声检漏和无源型超声检漏。有源型超声检漏时,需要考虑到超声波在被测物体中的传播特性,根据不同特性,需要利用波形发生器产生特定频率、特定周期、特定幅值调制的电信号,将此信号用于激励超声传感器产生特定的超声信号,进而进行泄漏检测。

现有的波形发生器,大多只能产生几种常规的波形,

如正弦波、矩形波、三角波等,无法产生复杂的调制信号,不能满足超声检漏的需要。北京工业大学吴斌等人^[5]利用工控机、函数发生器 HP33120A 和数字示波器 TDS340 设计了一个任意波形发生器,3台设备利用 RS232 与 IEEE488 进行数据通信;上海交通大学诸娟娟等人^[6]也利用函数发生器 MAX038、乘法器 AD834、模拟开关 DG401 等设计任意波形发生器。以上任意波形发生器均需用到现有的工控机和函数发生器,结构复杂,价格也往往在万元量级,无法满足工业级超声检漏的需要。

本文利用现场可编程门阵列(FPGA)^[7]、单片机,并辅以信号调理电路,直接数字频率合成,实现任意波形的产生。本文设计的任意波形发生器体积小,功耗低,波形产生方便,价格便宜,在超声检漏领域具有广泛的应用前景。

1 任意波形发生器原理

任意波形发生器的核心技术是频率合成,频率合成理论自 20 世纪 30 年代提出以来,已取得了迅速的发展^[8],直接数字合成技术(DDS)在 20 世纪 70 年代由美国学者 Tiemny 等人提出,具有分辨率高、信噪比高、波形稳定、便于调整及控制等优点。

任意波形发生器信号产生过程一般分为相位幅值转换、数模转换、滤波放大等步骤。图 1 说明了正弦波相位幅值对应关系,将一个周期信号按照相位平均分为 M 份(这里 $M=18$),相应的,信号幅值也分为 M 份,显然,幅值不是线性增长的。将 M 个离散的幅值按顺序存入寄存器的 00H~12H 地址中。通过地址指针控制,按顺序读取寄存器中的幅值,产生一个离散的波形,再通过数模转化、滤波跟随等实现一个周期的完整波形。通过指针控制数据读取次数,便可输出连续的周期信号。

确定相位离散频率 f_s 要根据待产生的信号的最高频

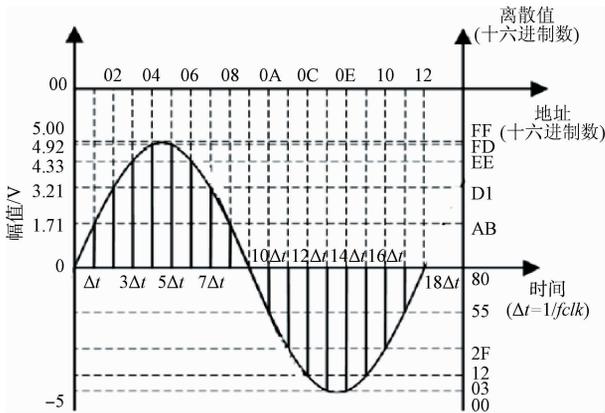


图 1 正弦波相位幅值对应关系

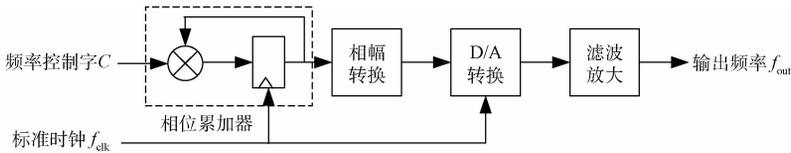


图 3 DDS 原理

2 基于 FPGA 的硬件系统设计

基于 FPGA 的任意波形发生器硬件系统框图如图 4 所示,主要由单片机、FPGA 模块、D/A 转换电路和滤波功放电路组成。其中 FPGA 模块是核心,FPGA 芯片的性能决定了信号合成、D/A 转换的同步性,进而决定了该波形发生器的产生信号的最高频率以及信号长度。

2.1 单片机模块

设计中使用 MSP430F1611 单片机作为人机交互模块。单片机将从键盘输入频率、周期、幅值等信息显示在

率 f_{max} 确定,根据奈奎斯特定理^[9],须满足 $f_s \geq 2f_{max}$,并且 f_s/f_{max} 越大,产生的信号品质越好。图 2 中后半周期的 f_s/f_{max} 比值比前半周期的 f_s/f_{max} 比值更大,所以后半周期信号波形更好。当相位离散频率 f_s 较小时,产生的波形会变得不平滑,通过后续低通滤波,波形将变得平滑,当相位会有所延时,这是需要根据滤波器参数进行相位补偿,才能得到较为完好的波形,如图 2(c)所示。

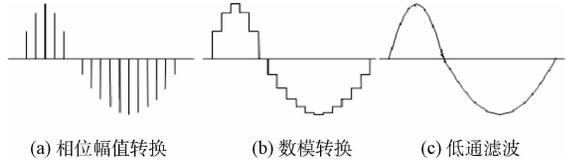


图 2 数字式正弦信号的波形产生过程

基于直接数字合成(DDS)技术的任意波形发生器原理框图如图 3 所示。电路一般包括标准时钟源、相位累加器、相/幅转换器、D/A 转换器、低通滤波器、放大器^[10]。标准时钟源一般采用一个稳定的晶体振荡器,作为其他各部分的输入时钟,该标准时钟源的时钟频率 f_{clk} 一般应该大于时间轴离散频率 f_s 2 倍以上,以确保各部分的时钟同步性。相位累加器是整个任意波形发生器的核心,相位累加器的输入是频率控制字 C 以及时钟频率 f_{clk} ,输出信号频率 f_{out} 与频率控制字 C 有简单的线性关系: $f_{out} = C \times 2^M / f_{clk}$,只要选择合适的频率控制字,就能产生所需频率的信号。相/幅转换就是将相位累加器产生的相位信息转化为所对应的数字正弦幅值,这个相位到幅值得转换是通过查表完成的。数模转换器的作用是将相位累加器产生离散的数字信号转变成连续的模拟信号,由于数模转换器位数有限,其输出信号并不光滑,而是为阶梯状的模拟信号或三角状的模拟信号,最后经低通滤波、放大得到相对平滑的正弦波信号。



图 4 基于 FPGA 的硬件系统框

液晶屏上,方便操作者观察。单片机和 FPGA 通过串口进行通信,将操作者输入的波形信息转换成 DDS 的波形控制字发送给 FPGA。

2.2 FPGA 模块

采用 Altera 公司的 ACEX1K 系列 EPIK30TC144-3 芯

片做中央处理器并实现直接数字合成。FPGA 模块主要实现频率控制和相位控制。频率控制主要控制时钟的分频信号,进而控制地址发生器的步长,频率控制的精确与否决定了产生的波形是否失真。相位控制主要是控制指针寻址的起始地址,使地址发生器产生的地址与寄存器中的存储的波形幅值一一对应。寄存器容量的大小决定了波形发生器生成波形的复杂程度,本设计中使用的寄存器的容量为 1 GB,足以产生各种形状的波形。

2.3 数模转换电路

数模转换电路实现数字量到模拟量的转换,数模电路的有效位数越多,转换精度越高,但转换效率降低。数模转换电路输入是一个 n 位的二进制数,可按照以下公式将二进制数转换为十进制数:

$$D_n = d_{n-1} \times 2^{n-1} + d_{n-2} \times 2^{n-2} + \dots + d_1 \times 2^1 + d_0 \times 2^0 \quad (1)$$

而数模转换电路的输出是与输入的数字量成比例的模拟量,其中 K 为转换系数。

$$A = K \times D_n \quad (2)$$

本设计使用的 AD7524 是高速低功耗 8 位 DA 转换器,转换时间约为 145 ns。采用倒 T 型电阻网络结构,如图 5 所示, $D_7 \sim D_0$ 为数字信号输入端, I_{OUT} 是模拟电流输出。 A 代表运算放大器,其作用有两个,一是将电流输出转换为电压输出,二是通过调节外接反馈电阻 R_{FB} 的阻值对输出电压进行调节。本设计使用 LF347N 作为运算放大器,它的功耗低,速度高,转换速率为 $13 \text{ V}/\mu\text{s}$,主要用于高速 D/A 转换和高速采样保持电路。增益带宽积 4 MHz , 125 kHz 交流信号最大可放大 32 倍。

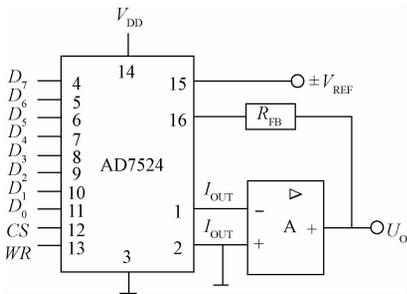


图 5 AD7524 配置电路

2.4 低通滤波电路

低通滤波器用来滤掉输出波形设计频率以上的信号,本设计使用 LF356 作为低通滤波芯片,它的带宽增益积 5 MHz ,转换速率 $10 \text{ V}/\mu\text{s}$,完全满足要求。低通滤波电路,设计截止频率为 170 kHz ,由 RC 滤波电路和同相比例放大电路组成,它的输入阻抗高,输出阻抗低,具有很强的信号驱动能力。

3 软件系统设计

软件设计采用 Verilog 硬件描述语言,在第 4 代 PLD

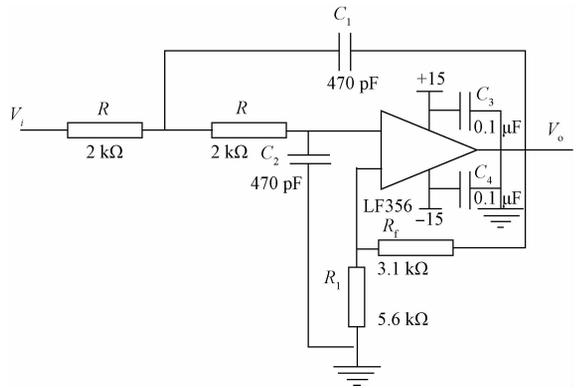


图 6 低通滤波电路

开发系统 Quartus II 平台进行,可以完整的实现从设计输入到硬件参数设置再到仿真调试整个流程^[11-12]。采用模块化的设计思想,分层设计,使复杂电路简单化,提高电路可靠性和稳定性。不失一般性,以正弦信号为例,首先使用软件内置的 LPM_ROM 核产生正弦信号 ROM 元件 sinerom,接下来在上一次层次的频率合成元件 ddsc 中调用正弦信号 ROM 元件 sinerom,来输出正弦信号数字量幅值,最后在最顶层设计实体 ddsmain 通过调用元件频率合成元件 ddsc,来实现正弦信号的产生。

频率合成元件 ddsc 主要实现正弦信号的相位累加和相/幅转换。考虑波形发生器的输出信号频率分辨率及 FPGA 性能指标,选择系统时钟频率为 10 MHz ,相位累加器位宽为 32 bit。可得输出信号最小频率 $f_{outmin} = 0.06 \text{ Hz}$,考虑到后续处理电路的影响,取 10 倍裕量,该波形发生器产生波形频率的分辨率达到了 60 MHz 这一量级,可以满足任意频率信号输出的需要。

1) 相位累加单元

相位累加单元由下面语句实现:

```
process(clk0)
begin
if(clk0'event and clk0=1')
then
freqwr<= freqin;
phasewr<= phasein;
phacc<=phacc + freqwr;
end if;
end process;
```

其中 phacc 是 32 bit 的相位累加器,每接收 1 个系统时钟脉冲上跳沿,频率累加 1 次。

2) 相/幅转换单元

查表法是最常用的相/幅转换方法,先把相位和幅值一一对应地存入存储器中,再按照地址进行查找。VerilogHDL 语言可以方便的选择 LPM 库中的适当模块,并设定适当的参数,能满足设计需要。Quartus II 中提供

了很多实用的兆功能块,如 LPM_ROM、LPM_MUX、LPM_FF 等等。本设计利用 LPM_ROM 核预置正弦查找表在 FPGA 上,方便的实现相/幅转换。

4 性能测试

利用本设计的任意波形发生器,生成 125 kHz 正弦波形频谱图如图 7 所示。为了评价信号质量,将此信号与函数发生器 HP33120A 产生的 125 kHz 正弦信号(图 8)进行比较。可以看出图 7 中信号,主峰更加清晰,在 125 ± 20 kHz 频带内,信号能量占比为 75%,而图 8 信号在 125 ± 20 kHz 频带内能量占比仅为 51%。另外,图 7 及图 8 中信号,在低频段(<25 kHz)、三倍频附近(375 kHz)、五倍频附近(625 kHz)、七倍频附近(875 kHz)都存在噪声干扰,但图 7 中噪声明显小于图 8 中噪声,因此,本设计波形发生器产生的波形信号具有更高的品质。

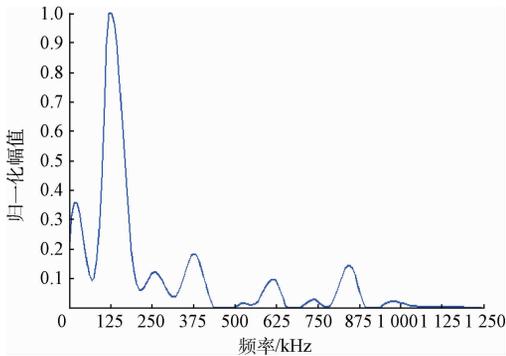


图 7 本设计波形发生器产生的波形频谱图

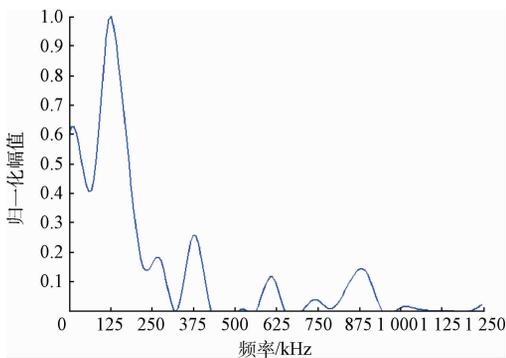


图 8 函数发生器 HP33120A 产生的波形频谱图

5 结论

超声检漏作为一种新型检漏方法,越来越多地应用于工业现场。为满足超声检漏中超声探头激励的需要,本文

介绍了一种任意波形发生器的设计,该设计利用直接数字式频率合成(DDS)技术,以 FPGA 作为主要器件,并辅以必要的放大、滤波电路,实现任意波形的产生,并且输出信号频率和幅度可调,具有便于操作、信号品质高、成本低等突出优势。

参考文献

- [1] 郭欣,闫荣鑫. 超声检漏方法及应用研究[J]. 航天器环境工程,2010,27(6):739-742.
- [2] 蔡磊,孙伟,孙立臣. 非接触式超声泄漏检测系统设计及试验验证[J]. 航天器环境工程,2014,31(2):212-216.
- [3] 窦仁超,孙立臣,刘兴悦. 气体传感器在国外航天器上的应用[J]. 仪器仪表学报,2016,37(5):1187-1191.
- [4] 郭世旭,刘胜,陈秀丽. 管道微小泄漏内检测近场声信号特性研究[J]. 电子测量与仪器学报,2016,3(6):834-844.
- [5] 吴斌,邓菲,何存富. 超声导波无损检测中的信号处理研究进展[J]. 北京工业大学学报,2007,33(4):342-347.
- [6] 诸娟娟,陈大跃. 用于超声导波检测的波形发生器设计[J]. 电子设计工程,2012,20(7):72-75.
- [7] 窦文淼,熊显名,郝建卫. 基于 FPGA 的蓄电池参数检测仪[J]. 国外电子测量技术,2016,35(11):63-67.
- [8] LIU Z Y, ZHAO B R, XING F. Design and error analysis of a high accurate star simulator based on optical splicing technology [J]. Instrumentation, 2015,2(1):44-56.
- [9] 卢炜,黄光明. 双通道任意波形发生器信号间耦合问题的研究[J]. 电子测量技术,2016,39(4):9-12.
- [10] 杜海明. 伪码相关时差法超声波气体流量计的研究[D]. 天津:天津大学,2007.
- [11] 黄乡生,杨占才,胡世文. 基于 DDS 和 FPGA 的数字函数信号发生器设计和实现[J]. 东华理工大学学报:自然科学版,2009(4):390-393.
- [12] 铁奎,黄武. 任意波形发生器的研究与设计[J]. 国外电子测量技术,2012,31(6):80-83.

作者简介

蔡磊,1985 年出生,工学硕士,工程师,主要从事航天器密封性能测试、声学检测、声信号处理等方面研究。

E-mail:qilei@tju.edu.cn