

基于FPGA的高性能触发控制器设计

杜恩武 阳雨妍 江剑 徐忆

(南京理工大学机械工程学院 南京 210094)

摘要: 爆炸场参数测试现场环境比较恶劣,为提高触发控制器的可靠性与稳定性,设计了基于FPGA的高性能同步触发器。分别基于独立元器件与FPGA设计了触发控制器,并根据爆炸参数测试要求设计相关参数,同时分析了采用FPGA芯片设计带来的稳定性与可靠性等优点。通过多次实际实验表明,基于FPGA的触发控制器在极端温度条件下各通道同步时间小于50 ns,误触发率为0,具有更高的稳定性与可靠性。

关键词: FPGA; 触发控制器; 可靠性; 稳定性

中图分类号: TH89 **文献标识码:** A **国家标准学科分类代码:** 535.3510

Design of highperformance trigger controller based on FPGA

Du Enwu Yang Yuyan Jiang Jian Xu Yi

(School of Mechanical Engineering, Nanjing University of Science and Technology, Nanjing 210094, China)

Abstract: AS site environment of the shock parameters test was quite poor. A high performance trigger controller based on FPGA is designed to improve the reliability and stability. Based on the independent components and FPGA, two sets of trigger controllers are designed. And parameters are designed according to the testing requirements of explosion. The advantages including stability and reliability which brought by using FPGA are analyzed. The results show that the synchronization time of the trigger controller based on FPGA is less than 50ns under the condition of extreme temperature, and the error trigger rate is 0, which has higher stability and reliability.

Keywords: FPGA; trigger controller; reliability; stability

0 引言

各种弹药爆炸时,高温、高压的爆轰产物破坏弹体形成多种毁伤元,如火球、破片和冲击波等^[1]。毁伤效果的测试与评估是各类爆炸物研制过程中的必须环节,然而爆炸场测试环境非常恶劣,各类型炸药、武器战斗部威力测试和火箭发动机实验都会在此环境中进行。爆炸场有多种参数均须测试,现场测试节点较多,同一参数的测量节点可多达几十个,各类采集系统中的触发信号需外部提供,且各节点的参数测试必须保证有相同的参考时间,若没有一个标准的触发时刻,实验后数据处理将更加复杂,影响武器弹药威力性能的准确评估^[2]。触发控制器可为测试系统提供可靠的触发信号,并且在时间同步性方面达到测试要求。

常见的爆炸参数测试具有较高的采集频率^[3],因此触发器的输出同步性在 μs 级。爆炸测试的信号属于动态信号,具有不可复制性,因此每次测试必须保证非常高的可靠性与稳定性,不可出现误触发或不触发现象。实验场环境条件恶劣,测试现场常年的温度变化可达 $-30\text{ }^{\circ}\text{C}\sim 50\text{ }^{\circ}\text{C}$,

对触发控制器提出更高要求。因此触发控制器能在极端温度条件下可靠、稳定地触发,且同步精度高。

1 同步方式比较

目前同步方式主要有无线信号同步法、光触发同步法和断线同步法等。无线同步触发方式各节点无需引线连接,但数据传输速度慢,同步性较低。为提高时间同步精度,可以采用时钟偏差测量、时钟偏差预测和时钟偏差漂移补偿等技术来提高时间精度^[4]。通常可以通过增加终端间时间信息的交换次数,得到更加准确的时间信息,此方式会消耗更多终端能量和网络通信资源。而成对广播同步协议(pairwise broadcast synchronization protocol, PBS)^[5-7]利用无线信道的广播特性,终端通过接收其他终端广播同步消息估算自身的时钟偏差,进而可以降低终端的通信资源消耗。随研究的深入,利用概率论参数估计等理论,通过使用已获得的时间参数建立数学模型,对其他参数进行估计,进而提高时间同步的精度,如最大似然估计方法^[8]。但经实际测试,同步时间精度仍在ms级,无法达到实验要求。

为保证实验安全,爆炸测试前要求无线电静默,因此,无线同步触发方式在爆炸场测试环境下使用较少。

光触发同步法的实验室测试的同步性较高,但是爆炸参数测试一般在野外进行,光电器件在户外阳光暴晒下会表现出光电饱和的现象,无法响应爆炸光信号。日光的光谱范围较宽,且光照度较强,而爆炸光光谱大多集中在近红外范围内,因此会导致爆炸光与日光光谱相互重叠,无法分离的现象。即使采用光阱结构设计与后续电路进行伪信号处理都未能很好地解决日光干扰问题,且稳定性与可靠性都不能保证^[9]。为提高触发可靠性,党妙妙、刘小彦等人采用声触发或声光结合触发方法^[10-11],爆炸后发出巨响,触发控制器接收到声信号后输出触发电信号。由于声音在空气中传播速度较慢,且受地理环境影响,因此响应速度与同步性较差。因此光触发与声触发同步法不能完全适应爆炸参数测试的环境,触发控制器应用此方法则会大幅降低系统可靠性与稳定性。

断线法是目前爆炸参数测试时触发控制器最常用的方法。触发信号用缠绕于药柱上的触发线圈的通断来产生,爆炸后触发线圈被炸断,断线信号经专用电路转换为阶跃电压信号。该方法在相比于无线触发方式与光触发方式可靠与稳定,但传统触发控制器还是存在误触发现象^[12]。因此,断线法的上述缺点是本课题解决的重点问题。

2 触发控制器设计的关键技术

由于触发控制器整个内部系统功能相对简单,目前国内研发人员大多使用独立元器件进行设计,此方式对于外部扩展功能具有较大的局限性,而 FPGA 还具有较高的灵活性和较强的可拓展性^[13]。为进行触发控制器的可靠性和稳定性比较,分别采用独立元器件和 FPGA 另一种方式进行设计。由于大多数采集系统的外部触发信号为上升沿,且数据采集速率较高,因此触发控制器的设计中应输出上升沿,各输出通道同步性小于 $1 \mu\text{s}$,且具有输出指示功能。

电路设计中的各种元器件都必须适应极端低温与极端高温的环境,电源模块为整个系统提供电源,其性能对整个系统会有较大的影响,其工作温度范围必须适应此恶劣环境,因此电源模块的工作温度范围较大。触发控制器在无外部电源供给情况下能正常工作,且能连续工作时间达 24 h,因此需设计直流工作模式,即由触发控制器内部直流电源供电,且容量较大。在系统的过程中先后进行了两种方式设计,即基于独立元器件芯片和 FPGA 的触发控制器设计。

2.1 基于独立元器件的触发控制器设计

根据技术要求,选择 CD4013 双 D 触发器作为核心芯片,该芯片具有两路触发器,每路触发器具有独立的数据、置位、复位、时钟、输出端 Q 与 /Q 引脚,两者相互独立,且在以 5 V 供电模式下,时钟响应时间达百纳秒级。由于触发线圈距离触发控制器距离较远,受干扰因素较多,长距离

线缆的阻抗相对较大,触发线驱动电压过小会导致回路电压降相对较大,触发输入驱动能力不足,因此触发端的电压以 5 V 为宜,电路如图 1 所示,左侧框内为触发输入电路。

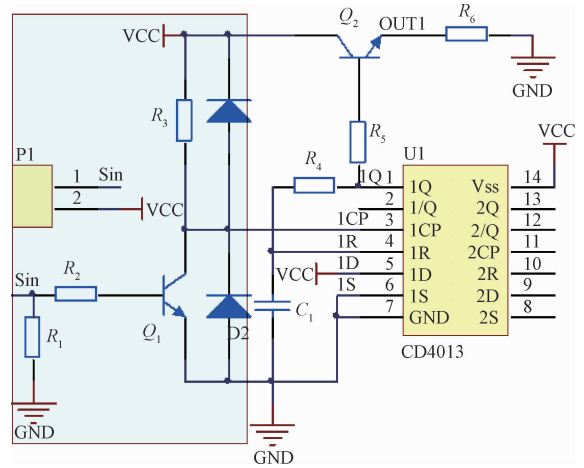


图 1 基于独立元器件的触发控制器电路原理

初始状态时,无源式触发线圈未被炸断,信号线接入系统 VCC 与 Sin 两端, Sin 端为高电平, Q_1 三极管基极处于饱和状态,三极管导通,集电极为低电平, D 触发器的 1CP 时钟端为低电平,输出端 1Q 为低电平。初始时若 1Q 端不为低电平, 1R 复位端为高电平,复位使得 1Q 为低电平。因此,初始状态下 1Q 端始终为低电平,三极管 Q_2 截止,系统输出端 OUT_1 为低电平。

当触发线圈被炸断, Q_1 三极管基极无电流,发射极与集电极之间截止,时钟输入端 1CP 跳变为高电平,上升沿脉冲使得输出端 1Q 与数据输入端 1D 端电平相同, 1Q 端跳变为高电平,系统输出端 OUT_1 跳变为高电平。此时,由 R_7 与 C_1 组成的回路被充电,等待充电时间 $T=RC$ 后,回路被充满, D 触发器复位端 1R 为置 1,输出端 1Q 被清 0,系统输出端 OUT_1 变为低电平。由分析可知,触发线圈被炸断瞬间,系统输出一时间宽度为 $T=R_1 \times C_1$ 的脉冲信号。

检测电路与上述触发电路类似,仅仅在输出端的三极管 Q_2 的发射极端串联一发光二极管和限流电阻。使用独立元器件设计的系统中关键参数设计如表 1 所示,因此一片双 D 触发器 CD4013 所组成的触发系统包含一路信号输出和对应的检测系统,设计中触发电路输出的脉冲宽度为 $10 \mu\text{s}$,检测电路中发光二极管持续发光时间为 2.2 s。

表 1 关键参数设计

充电回路参数	触发电路	检测电路
$R_4/k\Omega$	1	100
$C_1/\mu\text{F}$	0.01	22
$R_1 * C_1$	$10 \mu\text{s}$	2.2 s

2.2 基于FPGA的触发控制器设计

FPGA不需操作系统,比ARM微处理器执行指令的速度快,具有快速处理信息能力,以硬件架构方式构建控制系统^[14-16]。以FPGA平台设计的触发控制器选用型号为EP4CE6E22I7N作为主控制器,其最小系统包含晶振电路、电源电路和配置电路等模块^[17]。该芯片等级为工业级,其工作环境温度范围较宽,可达 $-40\text{ }^{\circ}\text{C}\sim 85\text{ }^{\circ}\text{C}$,适应爆炸场的极端温度环境。

FPGA模式触发输入电路部分与独立元器件设计模式的触发输入部分电路相同,此部分起到隔离作用,能有效地防止外部通断信号电流或电压过大对FPGA产生破坏^[18]。

FPGA的输入输出的典型电压为3.3V,而触发输入电压为5V,因此两者之间需要增加5~3.3V的电平转换电路,为给其他设备提供高电平为5V的脉冲信号,输出端也增加了3.3~5V电平转换芯片SN74LVC4245A,其具有3.3V与5V相互转换功能,且电平转换的响应时间在ns级。

采用Verilog硬件描述语言编写FPGA模式下的触发控制器设计程序,顶层文件采用图形化编程方式,模块化设计,便于扩展。程序设计过程中主要采用边沿检测方式,为防止抖动等干扰信号,设计中加入了滤波功能,其顶层程序与模块dff_1的仿真图如图2所示。

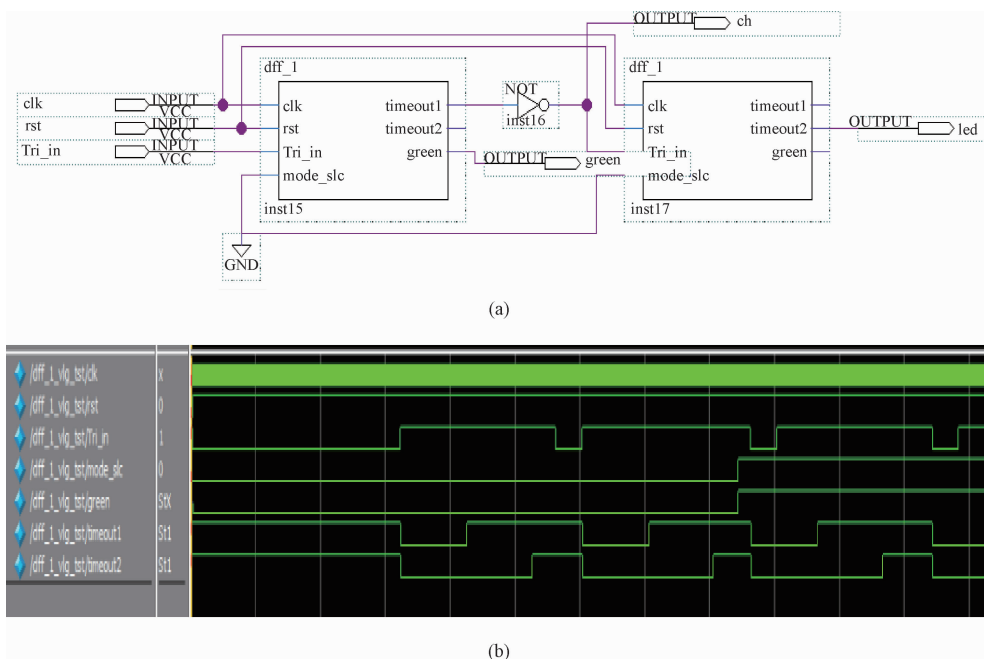


图2 顶层程序及dff_1模块仿真图形

模块dff_1中CLK为时钟输入端,rst为复位端,Tri_in为触发输入端,mode_slc为模式选择端,即断通模式或通断模式,timeout1与timeout2为脉冲输出端,green指示Tri_in为高电平或是低电平。由仿真图形可知,当mode_slc=0时,在Tri_in上升沿时timeout1与timeout2输出时间不等的负脉冲信号;当mode_slc=1时,在Tri_in下降沿时timeout1与timeout2输出时间不等的负脉冲信号;在顶层文件中,加入逻辑非模块将第一个dff_1模块timeout1的负脉冲转换为正脉冲作为触发输出信号,同时作为第二个dff_1模块的触发输入信号,第二个dff_1模块的timeout2端作为通道指示灯输出信号。多路输出程序的信号线连接方式与图2相同。

3 实验结果与分析

根据实际要求,设计的触发控制器包含1个输入通

道,4个同步输出通道,触发控制器内部增加防振垫圈减少振动对仪器的影响,同时设计了风扇以便散热,壳体密封,防止沙尘进入,其实物图如图3所示。为验证系统的可靠性与稳定性,需要对基于独立元器件与基于FPGA两种方式设计的触发控制器进行多次实验,且须在极端温度条件下进行实验。



图3 触发控制器实物图

在常温环境中,触发线采用 200 m 的同轴电缆,人为将触发线拉断来模拟实际中触发线被炸断过程,用示波器观察触发器输出通道信号的变化。以触发器的输出通道 1 作为比较基准进行实验,即通道 2~4 分别接入示波器与通道 1 进行比较。经多次实验,两种方式设计的触发控制器均能实现基本功能,即交流供电或直流供电、系统复位、通断测试、信号输出和输出指示等。以相同实验方式在 $-30\text{ }^{\circ}\text{C}$ 环境和地面温度为 $50\text{ }^{\circ}\text{C}$ 的环境中进行实验,实验 1 000 次的结果如表 2 所示,两种设计方式输出脉冲如 4 所示。

表 2 实验结果数据

环境温度		$-30\text{ }^{\circ}\text{C}$	常温	$50\text{ }^{\circ}\text{C}$
独立元器 件方式	误触发次数	7	0	3
	最大同步误差/ μs	1.3	0.5	1.1
FPGA 方式	误触发次数	0	0	0
	最大同步误差/ns	<50	<50	<50

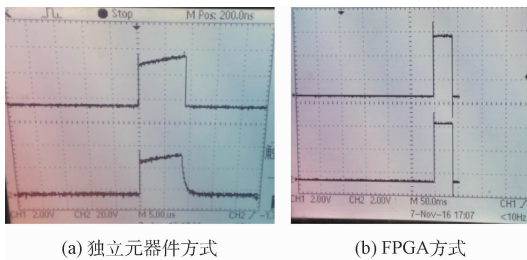


图 4 两种设计方式输出信号

根据表 2 实验数据及图 4 脉冲波形,基于独立元器件设计的触发控制器在高温和低温条件下均有误触发现象,且只有在常温条件下误触发率和同步性达到设计要求,输出脉冲宽度为 $9\text{ }\mu\text{s}$ 。基于 FPGA 设计的触发控制器在各种温度条件下均无误触发现象,且各输出通道同步时间小于 50 ns ,输出脉冲宽度为 40 ns ,同步性和脉冲波形均达到设计要求。

针对基于独立元器件设计的触发控制器在低温或高温条件下出现数次误触发现象。由于基于独立元器件方式的触发控制器需多片芯片,多个触发输入电路并联导致系统输入阻抗降低,系统获取信号的能力降低,且各芯片性能不能保证完全的一致性,触发输入部分电路中的电阻存在一定的寄生电容,且受温度影响,对触发信号产生了一定的延迟影响,因此同步性未能达到要求。设计中输出脉冲宽度为 $10\text{ }\mu\text{s}$,而实验结果为 $9\text{ }\mu\text{s}$ 左右,则可能是在充放电回路中所使用的电容与电阻参数误差所引起的。基于 FPGA 设计的触发控制器各种指标均达设计要求,主要由于 FPGA 具有非常高的可靠性与抗干扰能力,同时控制芯片选用工业级型号,电源与电平转换芯片都使用工业级

产品,系统中只有一个触发输入电路,信号获取能力强。基于独立元器件设计的触发控制器灵活性不足,若通道较多将很难达到小型化要求,而基于 FPGA 设计的触发控制器却可以避免这些影响。

4 结 论

针对现有的爆炸场测试要求,使用独立元器件和 FPGA 分别设计了触发控制器,基于 FPGA 设计的触发控制器能够在恶劣环境下捕捉爆炸起始信号,并能可靠地输出脉冲信号,分别在常温环境、 $-30\text{ }^{\circ}\text{C}$ 极低温环境和地面温度为 $50\text{ }^{\circ}\text{C}$ 的高温环境中进行相关实验,同时在爆炸场恶劣环境中进行多次实际应用,结果表明基于 FPGA 设计的触发控制器无触发现象,同步时间小于 50 ns 。而基于独立元器件设计的触发控制器在同步性与可靠性方面均未达到要求。因此,基于 FPGA 设计的触发控制器能在及其恶劣的环境中正常工作,且具有较高的可靠性与稳定性,在爆炸场测试中具有较高的实际应用价值。

参考文献

- [1] 童晓. 爆炸场冲击波压力测量及数据处理方法研究[D]. 南京:南京理工大学, 2015.
- [2] 陈化良, 雍顺宁, 柯文, 等. 大当量战斗部静爆试验多参数测试设备同步触发方法[P]. CN105300198A, 2016.
- [3] 李永超, 郭晓非. 基于 FPGA 的冲击波超压测试系统研究[J]. 仪表技术, 2015(5):12-14.
- [4] 杨雨沱, 梁炜, 张晓玲, 等. 面向工厂自动化无线网络的时间同步方法[J]. 计算机研究与发展, 2014, 51(3):511-518.
- [5] 陈珍萍, 黄友锐, 唐超礼, 等. 无线传感器网络能量有效精度可控时间同步[J]. 电子测量与仪器学报, 2014, 28(6):597-603.
- [6] 李盛, 于长斌, 吴秋轩, 等. 一种基于自学习补偿频漂的轻量级 TPSN 时间同步优化算法[J]. 仪器仪表学报, 2015, 36(s1):97-102.
- [7] CAO X, YANG F, GAN X, et al. Joint estimation of clock skew and offset in pairwise broadcast synchronization mechanism[J]. IEEE Transactions on Communications, 2013, 61(6): 2508-2521.
- [8] 张晖, 赵鹏. 泛在协同环境下最大似然估计时间同步算法[J]. 仪器仪表学报, 2016, 37(10): 2373-2381.
- [9] 梁杰. 冲击波测试与光触发设计[D]. 太原:中北大学, 2014.
- [10] 党妙妙, 雷鸣, 付永升. 枪口声波触发系统设计[J]. 机械与电子, 2013(3):9-12.
- [11] 刘小彦, 刘吉, 张斌, 等. 大当量爆炸场破片速度测试系统中声光触发设计[J]. 火炮发射与控制学报, 2015, 36(2):73-76.

- [12] 徐景茂, 李永池, 陈安敏, 等. 化爆试验中测试系统触发同步的新方法[J]. 计量与测试技术, 2011, 38(10):58-59.
- [13] 乐联华. 基于FPGA的殉爆试验测试技术研究[D]. 南京:南京理工大学, 2016.
- [14] AGARWAL P, AGARWAL A, AGARWAL V. FPGA based space vector modulated trigger controller for a frequency converter[C]. International Conference on Power, Control and Embedded Systems, IEEE, 2010:1-4.
- [15] 蔡承翰. 应用无ADC之FPGA控制于多组输出之DC-DC转换器[D]. 台北:台北科技大学电机工程系研究所, 2009.
- [16] DENG D, CHEN S, JOOSG. FPGA implementation of PWM pattern generators[C]. Canadian Conference on Electrical and Computer Engineering, 2001, IEEE, 2001:1279-1284.
- [17] 姜昆, 杨日杰, 郑晓庆, 等. 基于FPGA的主动全向浮标探测信号模拟[J]. 国外电子测量技术, 2016, 35(11):94-97.
- [18] 李远茂, 刘桂雄, 曾成刚. 基于GPS的室外放射源信息监控系统设计[J]. 电子测量与仪器学报, 2016, 30(8):1244-1254.

作者简介

杜恩武, 硕士研究生, 主要从事精密仪器与测试技术方向的研究。

E-mail: duenwu_njust@163.com

江剑, 副教授, 主要从事测控技术与传感器设计方向的研究。

E-mail: 4315829@163.com