

DOI:10.19651/j.cnki.emt.2211849

# 一种小型化 SIR 交指带通滤波器设计

韩 威 贾世旺 魏 浩 唐陆瑶

(中国电子科技集团公司第五十四研究所 石家庄 050081)

**摘要:** 本文基于阶跃阻抗谐振器(SIR)比同频率均匀阻抗(UIR)尺寸更小的原理,结合薄膜工艺设计加工了一款小型化的交指滤波器。设计的 SIR 谐振器长度比 UIR 谐振器长度缩短了 24.8%。使用该小型化的谐振器设计了一款小型化的交指滤波器。使用薄膜工艺在 0.254 mm 厚的相对介电常数为 9.8 的陶瓷基板上对滤波器进行加工。经测试,滤波器的通带为 3.55~4.35 GHz,带内中心插损为 3 dB,带内平坦度为 1.7 dB,带内回波损耗小于 -18.6 dB,在带外 2.8 与 5.1 GHz 处的抑制度分别为 -42.8 与 -66.1 dB。滤波器尺寸仅为  $6.40\text{ mm} \times 4.79\text{ mm}$  ( $0.21\lambda_g \times 0.16\lambda_g$ )。

**关键词:** 带通滤波器;阶跃阻抗;小型化;交指滤波器

**中图分类号:** TN713.5 **文献标识码:** A **国家标准学科分类代码:** 510.5015

## Design of a miniaturized SIR interdigital bandpass filter

Han Wei Jia Shiwang Wei Hao Tang Luyao

(The 54th Research Institute of CETC, Shijiazhuang 050081, China)

**Abstract:** Based on the principle that the step impedance resonator (SIR) is smaller than the uniform impedance resonator (UIR) at the same frequency, a miniaturized interdigital filter is designed and fabricated by using thin film technology in this paper. The length of SIR resonator is 24.8% shorter than that of UIR resonator. A miniaturized interdigital filter is designed using this miniaturized resonator. The filter is fabricated on a 0.254 mm thick ceramic substrate with a relative dielectric constant of 9.8 using a thin film process. The measurement results show that the passband of the filter is 3.55~4.35 GHz, the insertion loss at the center frequency is 3 dB, the flatness in the band is 1.7 dB, the return loss in the band is less than -18.6 dB, and the rejection at 2.8 and 5.1 GHz outside the band is -42.8 and -66.1 dB respectively. The size of the miniaturized filter is only  $6.40\text{ mm} \times 4.79\text{ mm}$  ( $0.21\lambda_g \times 0.16\lambda_g$ ).

**Keywords:** bandpass filter; SIR; miniaturize; interdigital filter

## 0 引言

随着以 5G 为代表的新一代通信系统的发展,滤波器已经成为射频前端中最重要的器件之一。同时,随着通信系统朝着集成化方向发展,通信系统对滤波器的需求为更小的尺寸与更低的成本。近年来,研究者主要通过新工艺与新结构等方式来实现滤波器的小型化<sup>[1-4]</sup>。文献[1]中,借助低温共烧陶瓷(low temperature co-fired ceramic, LTCC)工艺的多层优势设计加工了一款中心频率为 3.35 GHz、相对带宽为 12%的梳状滤波器,该滤波器尺寸仅为  $5.3\text{ mm}^2 \times 0.9\text{ mm}$ ,带外抑制度超过 -40 dB。文献[2]中设计了一款中心频率为 4.1 GHz 的多层机电系统(micro-electro-mechanical system, MEMS)滤波器,该滤波器尺寸仅为  $7\text{ mm} \times 7.8\text{ mm} \times 0.8\text{ mm}$ 。文献[3]中,采用

GaAs 集成无源器件(integrated passive device, IPD)工艺设计了一款 1.8~3.0 GHz 的半集总滤波器芯片,该滤波器尺寸仅为  $2.2\text{ mm} \times 1.3\text{ mm} \times 0.1\text{ mm}$ ,化合物 IPD 工艺保障了滤波器的高精度设计与小型化实现。在文献[4]中,基于薄膜工艺,通过构造级联四边形(cascade quadrilateral, CQ)拓扑设计了一款中心频率为 3.7 GHz 带 4 个传输零点的紧凑型滤波器,该滤波器尺寸仅为  $7.2\text{ mm} \times 8\text{ mm}$ ,而带外抑制度超过 -60 dB。

阶跃阻抗谐振器(steped impedance resonator, SIR)通过高低阻抗线搭配构成谐振单元,可以实现比均匀阻抗谐振器(uniform impedance resonator, UIR)更小的尺寸,常被用于滤波器的小型化设计<sup>[5-7]</sup>。在文献[5]中,使用 SIR 谐振器设计了一款小型化滤波器,该滤波器尺寸仅为  $20.2\text{ mm} \times 17.3\text{ mm}$ ,比传统发夹滤波器尺寸( $30.6\text{ mm} \times$

收稿日期:2022-10-26

14.5 mm)缩小了 38%。在文献[6]中,使用短路 SIR 谐振器设计了一款三通带小型化带通滤波器,该滤波器的尺寸仅为  $0.15\lambda_g \times 0.16\lambda_g$ ,尺寸明显小于同类型的滤波器。交指滤波器模型以 1/4 波长短路谐振器交替平行耦合构成整个滤波器结构,可以通过平行耦合馈电或抽头馈电。相比于传统的平行耦合滤波器模型与夹叉滤波器模型,交指滤波器的结构更加紧凑,更适用于滤波器的小型化设计<sup>[7]</sup>。

本文结合薄膜工艺将紧凑型 SIR 谐振结构应用于交指滤波器的小型化设计,并通过阻抗补偿的方法对滤波器的带内驻波进行了优化。由于谐振器间的交叉耦合,在滤波器的高阻带加入一个传输零点,极大的改善了滤波器的带外抑制度。对滤波器进行加工测试,仿真与实测结果一致性良好。滤波器的带外抑制度超过 -40 dBc,而尺寸仅为  $0.21\lambda_g \times 0.16\lambda_g$ 。与国内外同类型的滤波器相比,该滤波器具有更高的带外抑制度与更小的尺寸。

### 1 SIR 交指滤波器设计原理

常规的交指滤波器由  $n$  个平行耦合的 1/4 短路谐振器交叉分布构成,通过抽头馈电的方式能够设计出结构较为紧凑的滤波器。但是交指滤波器的尺寸受频率影响极大,当滤波器的中心频率很低时,其谐振器长度 1/4 波长将会很长,这严重的限制了交指滤波器的小型化设计。采用 SIR 谐振器作为交指滤波器的谐振单元能在一定程度上优化该问题。

#### 1.1 SIR 谐振器设计

对于常规交指滤波器,其谐振器长度为  $1/4\lambda_g$ ,该长度严重限制了交指滤波器的进一步小型化。 $1/4\lambda_g$  SIR 谐振器由阻抗为  $Z_1$ 、电长度为  $\theta_1$  的高阻抗线与阻抗为  $Z_2$ 、电长度为  $\theta_2$  的低阻抗线构成,其中高阻抗线终端接地。图 1 为包含短路端、开路端以及阶跃阻抗面的 1/4 波长型 SIR 谐振单元结构图。

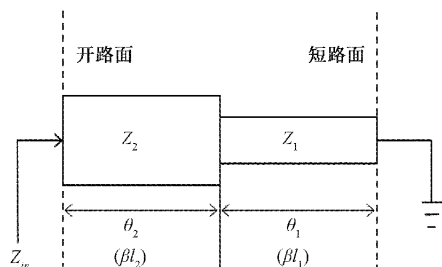


图 1 SIR 谐振器结构

定义阻抗比为:

$$R_Z = \frac{Z_2}{Z_1} \tag{1}$$

谐振器的输入阻抗为:

$$Z_i = jZ_2 \frac{Z_1 \tan\theta_1 + Z_2 \tan\theta_2}{Z_2 - Z_1 \tan\theta_1 \tan\theta_2} \tag{2}$$

当谐振单元谐振时,  $Y_i = 0$ , 得到 SIR 谐振单元的谐

振条件为:

$$\tan\theta_1 \tan\theta_2 = R_Z \tag{3}$$

由谐振条件可知 SIR 谐振器的谐振不仅与  $l_1, l_2$  有关,还受阻抗比  $R_Z$  的影响。相比于常用的 UIR 谐振器谐振频率只能由谐振器的长度决定, SIR 谐振器具有更多的设计自由度。通过选取合适的阻抗比,同频率的 SIR 谐振器的长度可以小于 UIR 谐振器,因此 SIR 谐振器常用于滤波器的小型化设计<sup>[8]</sup>。

#### 1.2 滤波器设计方法

设计微波滤波器首先需要根据滤波器的设计指标选取合适的滤波器函数模型。常用的滤波器设计模型有切比雪夫模型、巴特沃斯模型以及椭圆函数模型等。巴特沃斯模型带内平坦度高;切比雪夫模型带外抑制度高;椭圆函数模型能在有限频率处引入传输零点提高带外抑制度,但椭圆函数模型实现难度大。

随着高频仿真技术以及计算方法的发展,耦合系数法成为带通滤波器快速设计的重要方法,已经逐渐取代网络综合法成为滤波器设计的主要方法。通过耦合系数法结合滤波器的谐振频率、耦合系数以及外部 Q 值可以方便快速地提取出滤波器的各项尺寸。当前,利用电磁仿真软件 HFSS 结合滤波器基本理论的滤波器耦合系数法是近年来常用的滤波器设计方法。考虑到本文滤波器小型化的需求,对比滤波器抽头馈电与平行耦合馈电的特点,本文采用一种抽头馈电的滤波器快速设计方法,具体设计步骤如下<sup>[9-10]</sup>:

1) 结合拟设计的滤波器的带宽、中心频率、相对带宽 (FBW)、带内平坦度与带外抑制度等具体技术指标确定滤波器的拟合函数与阶数。

2) 根据滤波器函数模型查表获取滤波器的低通原型参数  $g_0 \sim g_{n+1}$ , 通过以下公式计算滤波器耦合系数  $k_{ij}$  与外部品质因数  $Q_{en}$  的理论值。

$$k_{ij} = \frac{FBW}{g_i \times g_j} \tag{4}$$

$$Q_{en} = \frac{g_n g_{n+1}}{FBW} \tag{5}$$

3) 在 HFSS 软件中建立单个谐振器模型,利用本征模仿真单个谐振器的谐振频率以此来确定单个谐振器的结构与尺寸。

4) 利用 HFSS 软件建立各谐振器之间的耦合情况模型并对两耦合谐振器的间距进行扫参,确定谐振器间距与耦合系数之间的关系。耦合系数仿真公式为:

$$M = \frac{f_2^2 - f_1^2}{f_1^2 + f_2^2} \tag{6}$$

式中:  $f_1$  与  $f_2$  为耦合谐振器的一次与二次本征模频率。对比步骤 2) 中计算得到的耦合系数的理论值  $k_{ij}$  与步骤 4) 中仿真得到的耦合系数与耦合间距之间的关系曲线就可确定各谐振器之间的间距。

5) 建立馈电抽头与其相连的谐振器的电磁仿真模型,

以抽头的位置进行扫参,利用外部品质因数  $Q_{en}$  与  $S_{11}$  群延时之间的关系可确定抽头的位置。对应关系如下:

$$\tau_{S_{11}}(\omega_0) = \frac{4 \times Q_{en}}{\omega_0} \quad (7)$$

6)对滤波器的结构进行微调以优化滤波器的带宽与回波损耗等指标。

## 2 滤波器设计

结合具体使用需求,本文拟设计的带通滤波器的技术指标如下:通带频率范围:3.55~4.35 GHz;带内波动  $\leq 2$  dB;回波损耗  $\leq -15$  dB;带外抑制  $\geq 40$  dB@  $f_0 \pm 1.15$  GHz;结构尺寸  $\leq 7$  mm  $\times$  7 mm。该滤波器设计重点为宽带宽、高的带外抑制与小型化实现。

对比巴特沃斯、切比雪夫与椭圆函数 3 种滤波器低通模型的特点,结合滤波器带外抑制制度的需求与滤波器设计的难易程度,所以使用切比雪夫模型设计滤波器<sup>[8]</sup>。切比雪夫模型中,电抗元件的数目计算公式为:

$$n \geq \left\lceil \frac{ch^{-1} \sqrt{(10^{\frac{L_{Ar}}{10}})/\epsilon}}{ch^{-1} \Omega_s} \right\rceil \quad (8)$$

式中:  $\Omega_s$  为阻带频率,  $L_{Ar}$  为阻带衰减,  $\epsilon$  为波纹因子。

考虑到工艺误差可能导致的滤波器的频偏,仿真设计的滤波器在滤波器的上下边带各留 100 MHz 的设计冗余度,即滤波器的设计带宽为 3.45~4.45 GHz。取切比雪夫滤波器波纹为 0.043 dB,阻带衰减 40 dB,  $f_s = 5.1$  GHz。代入式(8)得  $n \geq 6$ 。考虑到加工后微带线以及介质损耗,所以  $n$  取 8。通过查表得到各元件初始值:  $g_0 = 1, g_1 = 1.017 1, g_2 = 1.451 8, g_3 = 19 398, g_4 = 1.657 4, g_5 = 2.023 7, g_6 = 1.610 7, g_7 = 1.772 6, g_8 = 0.833 0, g_9 = 1.221 0$ 。得到:  $k_{12} \approx k_{78} = 0.209 8, k_{23} \approx k_{67} = 0.151 0, k_{34} \approx k_{56} = 0.141 3, k_{45} = 0.139 3, Q_{en} = 3.99$ 。

结合 SIR 谐振器谐振条件利用 HFSS 软件进行建模调节,得到中心频率  $f_0 = 3.95$  GHz 的谐振器结构尺寸如图 2 所示。SIR 谐振器的总长度仅为 5.6 mm,而如果使用均匀传输线设计中心频率  $f_0 = 3.95$  GHz 的谐振器,谐振器的长度为  $\lambda/4 = 7.45$  mm。相比于使用均匀传输线设计的谐振器,同频率的 SIR 谐振的长度缩短 24.8%。

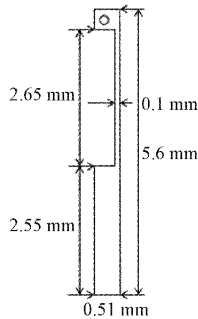


图 2 SIR 谐振器结构尺寸

对谐振器之间存在的两种不同耦合形式进行仿真,得到耦合系数与耦合间距之间的关系曲线如图 3 所示。

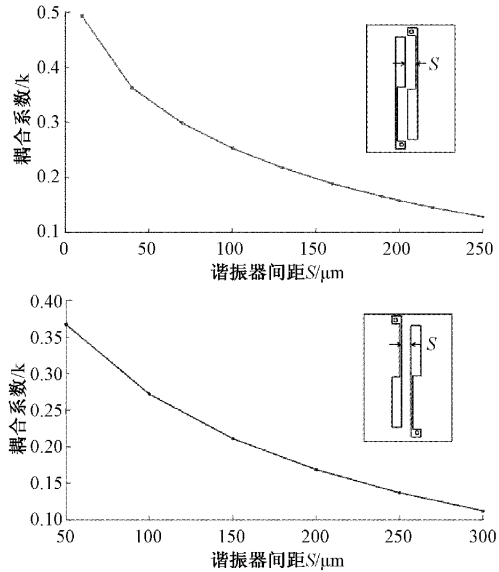


图 3 谐振单元耦合系数与间距关系曲线

对比耦合系数的理论值与仿真曲线,得到谐振器之间的间距:  $S_{12} = S_{78} = 0.11$  mm,  $S_{23} = S_{67} = 0.20$  mm,  $S_{34} = S_{56} = 0.11$  mm,  $S_{45} = 0.23$  mm。接下来只需确定滤波器抽头的位置就能完成整个滤波器结构的提取<sup>[11]</sup>。结合式中外品质因数  $Q_{en}$  与  $S_{11}$  群延时之间的关系得出  $\tau_{S_{11}}(\omega_0) = 645$  ps。设参数  $t$ /mm 描述滤波器输入输出抽头相对于地的位置,调节  $t$  值使  $S_{11}$  的群时延等于 645 ps,从而确定抽头的位置。为了方便使用探针台测试,滤波器的抽头采用 GSG 结构,  $S_{11}$  群时延曲线如图 4 所示,此时  $t = 1.95$  mm。

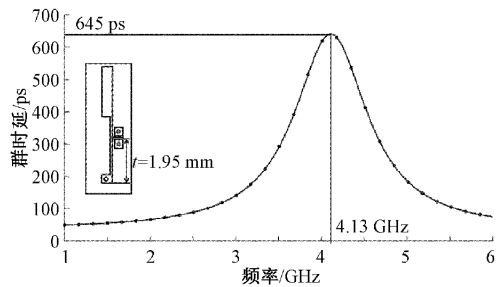


图 4 群延时随抽头位置变化曲线

提取的滤波器的结构以及尺寸如图 5 所示,对滤波器进行仿真,仿真结果如图 6 所示。

由图 6 的结果可得,滤波器的带宽为 3.45~4.45 GHz,带外抑制制度指标优于 40 dB。但是带内回波损耗仅为 -6 dB 左右,不满足需求。带内回波损耗差的原因是输入输出抽头的引入导致第 1 与第 8 谐振器的谐振频率偏高。由图 4 可知其谐振频率变为 4.13 GHz,大于中心频率  $f_0 = 3.95$  GHz。为了优化带内驻波,可以通过增长谐振器 1 与谐振器 8 的长度以使其谐振频率恢复到 3.95 GHz,但是该

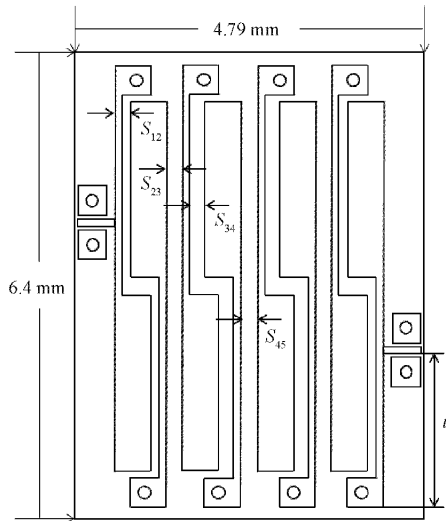


图 5 小型化 SIR 交指滤波器结构

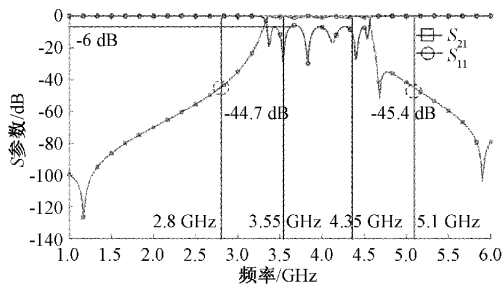


图 6 小型化交指滤波器仿真结果

方法不利于滤波器的小型化。对滤波器的输入阻抗进行定性分析,发现滤波器的整体阻抗感性。可以通过在谐振器 1 与谐振器 8 上进行阻抗补偿以优化带内回波损耗<sup>[12]</sup>。进行阻抗补偿的滤波器的结构图如图 7 所示。

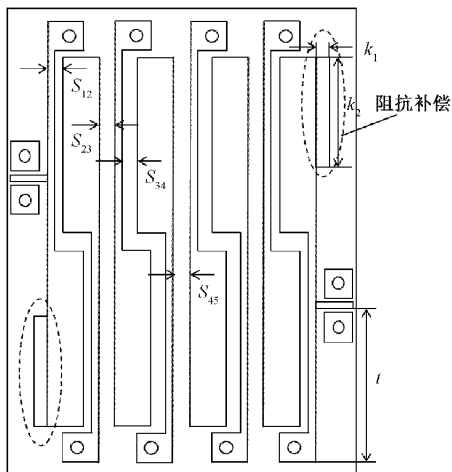


图 7 阻抗补偿后小型化 SIR 交指滤波器结构

借助 HFSS 软件对阻抗补偿的尺寸进行优化,得到阻抗补偿后的滤波器的仿真结果如图 8 所示。滤波器的通带

为 3.45~4.45 GHz,带内回波损耗小于 -16.8 dB,抑制度优于 40 dB。滤波器的尺寸仅为 6.40 m×4.79 mm(0.21λ<sub>g</sub>×0.16λ<sub>g</sub>)。

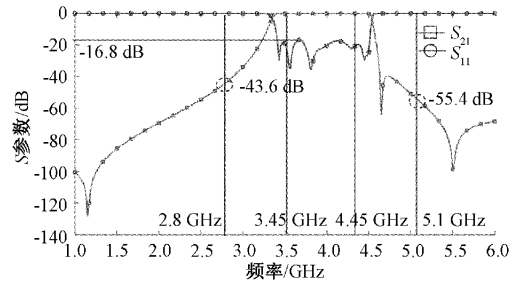


图 8 阻抗补偿后小型化交指滤波器仿真结果

### 3 滤波器测试结果

使用薄膜工艺对设计的小型化滤波器进行加工,滤波器的实物图如图 9 所示。为了方便使用射频探针进行测试,滤波器的输入输出端口设计为共面波导结构 (coplanar waveguide, CPW),通过 GSG 探针进行测试。测试系统如图 10 所示,测试前已对整个探针测试系统进行了校准。

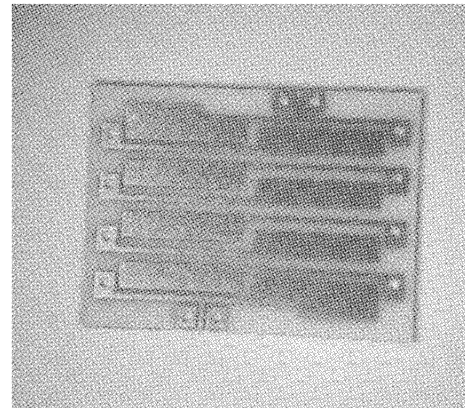


图 9 小型化 SIR 交指滤波器的实物图

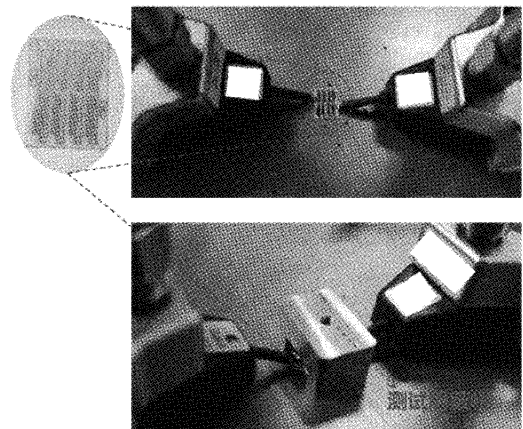


图 10 滤波器探针测试



经测试,仿真与实测的 S 参数曲线如图 11 所示。对比滤波器 S 参数的仿真曲线与实测曲线,一致性良好。由实测曲线可以看出,滤波器的通带为 3.55~4.35 GHz,带内中心插损为 3 dB,带内平坦度为 1.7 dB,带内回波损耗小于 -18.6 dB,带外抑制制度优于 42 dB。

将本文设计的小型化滤波器的各项性能参数与近年来发表的国内外同类型文献进行对比,结果如表 1 所示。可以看出本文设计的 SIR 交指滤波器兼顾了性能指标与小型化实现,尤其在相对带宽、抑制制度与结构尺寸等方面具有优异的表现。

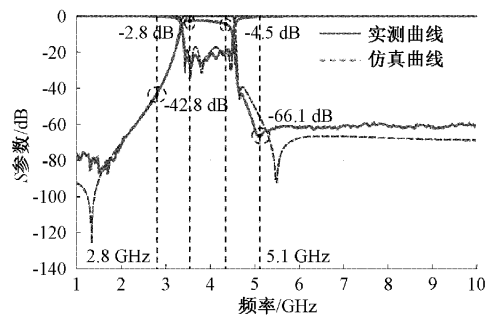


图 11 小型化 SIR 交指滤波器仿真与测试结果对比

表 1 与国内外滤波器各项参数对比

文献	工艺	中心频率/GHz	相对带宽/%	插损/dB	抑制制度	尺寸 ( $\lambda_g \times \lambda_g$ )
[2]	MEMS	4.1	15.0	4	-45 dB@5 GHz	0.32×0.35
[5]	薄膜	3.5	5.7	1.6	-40 dB@4 GHz	0.40×0.35
[7]	LTCC	6.5	30.7	2	-40 dB@11.6 GHz	0.26×0.32
[13]	PCB	10.2	18.2	1.5	-50 dB@12.2 GHz	0.79×1.33
[14]	薄膜	8.0	15.0	2.5	-45 dB@9.5 GHz	0.35×0.35
[15]	薄膜	8.0	17	2.7	NA	0.95×0.20
本文	薄膜	3.95	20.3	3	-66 dB@5.1 GHz	0.21×0.16

## 4 结 论

本文采用的同频率 SIR 谐振器相比于传统 UIR 谐振器更短,更利于滤波器的小型化。考虑到滤波器的带内驻波优化以及小型化设计需求,本文使用阻抗补偿的方法对带内驻波进行了优化设计,并采用薄膜工艺对滤波器进行了加工。经探针台测试,滤波器的仿真与实测结果一致性良好。滤波器的通带为 3.55~4.35 GHz,带内中心插损为 3 dB,带内平坦度为 1.7 dB,带内回波损耗小于 -18.6 dB,带外抑制制度优于 42 dB。最后,与国内外同类型的滤波器进行比较,本文设计的小型化滤波器在尺寸与带外抑制制度等指标上具有一定的优势,该技术可广泛应用于各类微波射频模组中的小型化高抑制滤波电路设计。

### 参考文献

- [1] 李永彬,王子良,程凯. 基于 LTCC 工艺的抽头式梳状线滤波器设计[J]. 固体电子学研究与进展, 2017, 37(1):36-39,44.
- [2] PENG Y J, JIA B F, YANG X Y. The design of double layer C-band MEMS filter [J]. Journal of Microwaves, 2016,32(S1):223-226.
- [3] CHEN Y, DENG B, SUN L, et al. A compact 1.8~3.0 GHz IPD-based wideband bandpass filter for system-on-package [C]. 2019 IEEE MTT-S International Wireless Symposium(IWS), 2019, DOI: 10.1109/IEEE-IWS.2019.8804017.
- [4] TANG L Y, JIANG X L, WEI H, et al. A novel

miniaturized C-band bandpass filter[J]. Progress In Electromagnetics Research M, 2021,106:167-177.

- [5] ZHANG M, LI M Q, ZHANG P J. A novel miniaturized bandpass filter basing on stepped-impedance resonator[J]. Progress In Electromagnetics Research Letters, 2021, 97: 77-85.
- [6] AI J, ZHANG Y H, XU K D, et al. Miniaturized frequency controllable band-stop filter using coupled-line stub-loaded shorted SIR for Tri-band application [C]. IEEE Microwave and Wireless Components Letters, 2017, DOI: 10.1109/LMWC.2017.2711532.
- [7] 谭承,王阳,于泽. 基于 LTCC 的 C 波段嵌入式布局滤波器研制[J]. 电子设计工程, 2020, 28(19):107-112.
- [8] HONG J S, LAVCASTER M J. Microstrip filters for RF/Microwave applications[M]. USA: John Wiley & Sons, 2004.
- [9] 文数文,高杨,许夏茜. 带抽头的微带交指滤波器初始设计流程[J]. 强激光与粒子束, 2018, 30(7):118-123.
- [10] 罗杰. 紧凑型多频滤波器的设计方法及其可靠性研究[D]. 成都:西南交通大学, 2019.
- [11] 王新,李其强,杨凯. Ku 频段梳状滤波器小型化设计[J]. 无线电工程, 2018, 48(7):597-600.
- [12] 唐陆瑶,江肖力,刘巍巍. 基于薄膜工艺的 C 频段交指滤波器小型化设计[J]. 电子测量技术, 2021, 44(16):86-90.
- [13] XU H, SHENG W. The X-band microstrip filter design[C]. 2017 7th IEEE International Symposium on

- Microwave, Antenna, Propagation, and EMC Technologies(MAPE), 2017: 351-355.
- [14] MIN T, YANG X, YONG M, et al. Design of C-band interdigital filter and compact C-band hairpin bandpass film filter on thin film substrate [M]. Springer International Publishing, 2017.
- [15] 杨小明, 詹泽舜, 许正彬. 基于小型化发卡谐振器的宽带带通滤波器设计[C]. 2021 年全国微波毫米波会议论文集(上册), 2021: 528-530.

#### 作者简介

韩威, 博士, 高级工程师, 主要研究方向为微波射频微系

统技术。

E-mail: whan@semi. ac. cn

贾世旺, 硕士, 研究员, 主要研究方向为射频微系统及相关工艺。

E-mail: jia\_shi\_wang@163. com

魏浩, 博士, 高级工程师, 主要研究方向为射频微波及小型化技术。

E-mail: haowei@bupt. edu. com

唐陆瑶(通信作者), 博士, 助理工程师, 主要研究方向为相控阵微系统以及滤波器小型化技术研究。

E-mail: tangluyao613@163. com