

DOI:10.19651/j.cnki.emt.2312783

# 基于 FPGA 的像增强器信噪比测试仪控制系统设计<sup>\*</sup>

王友康<sup>1,2,3</sup> 李从飞<sup>1,3</sup> 韩文昇<sup>1,3</sup> 胡雨阳<sup>1,2,3</sup> 邹鹏<sup>1,3</sup>(1. 中国科学院合肥物质科学研究院安徽光学精密机械研究所 合肥 230031; 2. 中国科学技术大学 合肥 230036;  
3. 中国科学院通用光学定标与表征技术重点实验室 合肥 230031)

**摘要:** 微光像增强器是夜视技术中的核心部件,信噪比是评价微光像增强器性能的重要参数之一。设计了一种基于 FPGA 的像增强器信噪比测试仪控制系统,包括信号采集模块、恒流驱动模块、主控模块、通信模块和电源模块等。系统以 XC7K325T 型 FPGA 为核心,完成 ADC、DAC、串口通信等功能以及接口间逻辑设计,实现光电流数据采集、信号处理以及系统参数设置等功能,从而完成像增强器信噪比的测量。测试结果表明,像增强器信噪比测试仪各项功能执行正常,信噪比测量误差小于 2%,验证了控制系统设计的正确性,为信噪比测试仪的可靠应用奠定基础。

**关键词:** 像增强器;信噪比;FPGA;采集测量

中图分类号: TP274 文献标识码: A 国家标准学科分类代码: 510.8040

## Design of signal to noise ratio test system for image intensifier based on FPGA

Wang Youkang<sup>1,2,3</sup> Li Congfei<sup>1,3</sup> Han Wensheng<sup>1,3</sup> Hu Yuyang<sup>1,2,3</sup> Zou Peng<sup>1,3</sup>(1. Anhui Institute of Optics and Fine Mechanics, Hefei Institutes of Physical Science, Chinese Academy of Science, Hefei 230031, China; 2. University of Science and Technology of China, Hefei 230036, China;  
3. Key Laboratory of Optical Calibration and Characterization, Chinese Academy of Science, Hefei 230031, China)

**Abstract:** Low-light image intensifier is a key component in night vision technology. The signal-to-noise ratio is one of the important parameters to evaluate the performance of low-light image intensifier. A control system of signal to noise ratio tester for image intensifier based on FPGA is designed, including signal acquisition module, constant current driving module, main control module, communication module and power module. The system takes XC7K325T FPGA as the core, complete the ADC, DAC, serial communication and other functions as well as interface logic design, realize the photocurrent data acquisition, signal processing and system parameter setting and other functions, so as to complete the measurement of signal to noise ratio of image intensifier. The test results show that the functions of the image intensifier signal-to-noise ratio tester are normal and the measurement error of the signal-to-noise ratio is less than 2%, which verifies the correctness of the design of the control system and lays the foundation for the reliable application of the signal-to-noise ratio tester.

**Keywords:** image intensifier; signal-to-noise ratio; FPGA; acquisition and measurement

## 0 引言

像增强器是微光成像装置的核心部件,决定着微光夜视设备性能。像增强器是能够将弱照度下的景物,通过光电转换再现为可视图像的光电仪器<sup>[1]</sup>。像增强器正常工作时,成像中的有效亮度与成像不需要的额外亮度是并存的,这些额外亮度一般被称作背景亮度或噪声亮度。正是因为这种亮度的影响,成像周围会叠加额外亮度,降低像增强器

成像对比度以及图像清晰度。像增强器通常工作于微弱光线下,当背景亮度大于图像亮度时,图像便会淹没在背景亮度中,使得像增强器无法成像<sup>[2-3]</sup>。信噪比即为反映器件噪声特性的重要参数,决定着微光器件的性能。

像增强器信噪比测试仪是一款综合运用光学技术、光电转换及信号处理技术、精密仪器控制及其接口技术的精密测量仪器。荷兰公司在 20 世纪 90 年代研制的像增强器信噪比测试仪具有较高的工作效率和可靠性,国内像增强

收稿日期:2023-02-10

\*基金项目:中国科学院重点实验室基金(CXJJ-22S002)项目资助

器信噪比测试仪大多数为该公司产品。该公司所研制的信噪比测试仪主要由光源、积分球、测试暗盒、光电倍增管以及数据采集处理装置组成。通过跨阻放大器,将探测器输出的光电流变换为电压信号,处理后的信号经 12 bit 模数转换器(analog digital converter, ADC)采样上传至上位机进行计算修正,处理器则采用基于 Z80 单片机的处理系统。2001 年南京理工大学在进口设备的基础上对数据采集处理模块加以改进,采集模块更换为台湾研华工控 PCL-831 采集卡,采集结果在计算机中进行计算和修正,信噪比测量结果分布在像管出厂数据与国内标称数据之间。但工控机的引入使得信噪比测试仪体积十分庞大。2005 年,为解决常规像增强器信噪比测试仪中所需设备多等问题,北理工研究团队给出了一种利用电荷耦合器件(charge coupled device,CCD)获取像增强器信噪比的新方法。该方法利用图像处理技术以及软件算法对 CCD 采集图像进行处理和分析获取每帧图像像素点的灰度值进而获得待测像管信噪比。为进一步减小信噪比测试仪体积,2013 年西光所研究团队自研信噪比测试仪,采用直流电压表和均方根电压表代替 ADC 采集环节对前放信号进行采样,采样数据在上位机进行后续计算,信噪比测量结果与标准值基本吻合<sup>[4-5]</sup>。但仍采用体积较大的光电倍增管。自 20 世纪 90 年代起,国内外像增强器信噪比测试技术取得显著进展,满足了像增强器信噪比校准的应用需求。但是目前信噪比测试仪中探测器模块大都采用体积较大光电倍增管,采集控制模块采用工控机或者大型采集设备,这都极大限制像增强器信噪比测试仪的使用场景,更适用于实验室应用,复杂应用条件下的环境适应能力有限。

针对传统的像增强器信噪比测试仪体积庞大,环境适应能力差等问题,本文介绍了一种基于硅(Si)探测器的信噪比测试装置,根据仪器特点,研制了配套主控系统。采用现场可编程门阵列(field programmable gate array,FPGA)作为系统主控,完成 Si 探测器光电流信号采集、卤钨灯恒流驱动、系统通信等功能。控制系统研制完成后,对其功能模块进行了测试验证,并开展了整机级信噪比测试,验证了控制系统设计的正确性。基于 FPGA 的像增强器信噪比具有体积小、功耗低、环境适应能力强等特点,大大拓展了信噪比测试仪的应用场合,为像增强器信噪比测试仪轻便化发展提供了参考依据。

## 1 信噪比测试原理

信噪比测试过程中,对像增强器施以额定工作电压,标准光源输出直径 0.2 mm,色温(2 856±50)K、照度  $1.08 \times 10^{-4}$  lx 的光斑至光电阴极中心区域,经像增强器放大后,在荧光屏上形成一个圆型亮斑,使用低噪声光电检测模块进行检测,使用数据采集模块获取光电转换模块输出的直流分量和交流均方根分量。测试完成后以相同的方式获取无光源输入时像增强器背景亮度的直流分量和交流分量。

待测像增强器的信噪比为像管输出亮度的平均信号值与偏离平均值的均方根噪声值之比,如式(1)所示。像增强器信噪比实测结果与像管的输入照度和像元面积有关,为减少入射照度、光阴极光斑面积以及系统带宽对测试结果的影响,需在标准参数下进行测试,若与标称值存在偏差,需利用 K 系数对测量结果进行修正。

$$\frac{S}{N} = \frac{S_1 - S_2}{\sqrt{N_1^2 - N_2^2}} \sqrt{\frac{E_0 \times A_0}{E_x \times A_x}} \left[ \frac{\Delta f}{\Delta f_0} \right]^{1/2} \quad (1)$$

式中:  $S_1$  为在标准光照度照射下,荧光屏输出的平均信号值;  $S_2$  为无光照射下,荧光屏输出的平均信号值;  $N_1$  为在标准照度光照射下,荧光屏输出信号与平均值的标准偏差;  $N_2$  为无光照射下,荧光屏输出信号与平均值的标准偏差;  $E_x$  为微光像增强器实际输入照度;  $E_0$  为标准输入照度  $1.08 \times 10^{-4}$  lx;  $A_x$  为光阴极光斑实际面积;  $A_0$  为光阴极光斑标准面积  $3.14 \times 10^{-8}$  m<sup>2</sup>;  $\Delta f$  为系统实际带宽;  $\Delta f_0$  标准系统带宽 10 Hz。

## 2 总体设计方案

基于 FPGA 的像增强器信噪比测试仪主控系统总体设计方案如图 1 所示,由恒流驱动模块、信号采集模块、主控模块、通信模块以及电源模块构成。恒流驱动模块驱动卤钨灯输出  $1.08 \times 10^{-4}$  lx 的稳定光斑,信号采集模块获取探测器输出信号,量化后缓存于 FPGA,主控模块实现采集时序控制以及系统工作模式控制,通信模块完成指令及测试数据的传输,电源模块完成电源变换,为系统各模块供电<sup>[6]</sup>。

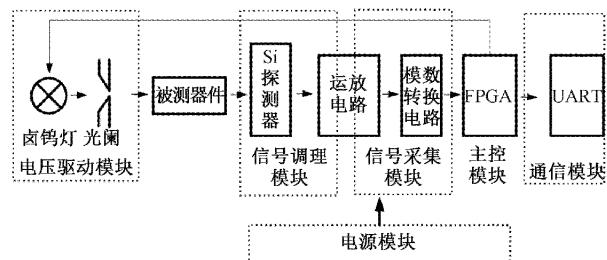


图 1 系统总体设计方案

### 2.1 电压驱动模块

信噪比采集过程中所需的  $1.08 \times 10^{-4}$  lx 照度以及(2 856±50)K 色温的稳定辐照度光源,由卤钨灯提供,采用压控恒流驱动的方案实现,电路原理如图 2 所示。

#### 1) 压控恒流源电路

恒流源驱动电路由运算放大器、精密采样电阻和金属氧化物半导体场效应管(metal-oxide semiconductor FET, MOS)等组成,恒流电路中运算放大器采用四通道、双电源供电的精密轨到轨运算放大器 OP484FPZ。恒流源开关管选用 HEXFET Power 公司 MOSFET-IRFB7545PbF,导通阻抗最低仅为  $5.9 \text{ m}\Omega$ ,导通电流最大可至 95 A; $R_s$  为取样电阻,通过  $R_5, R_6$  以及 U2B 对取样信号进行放大,放大后

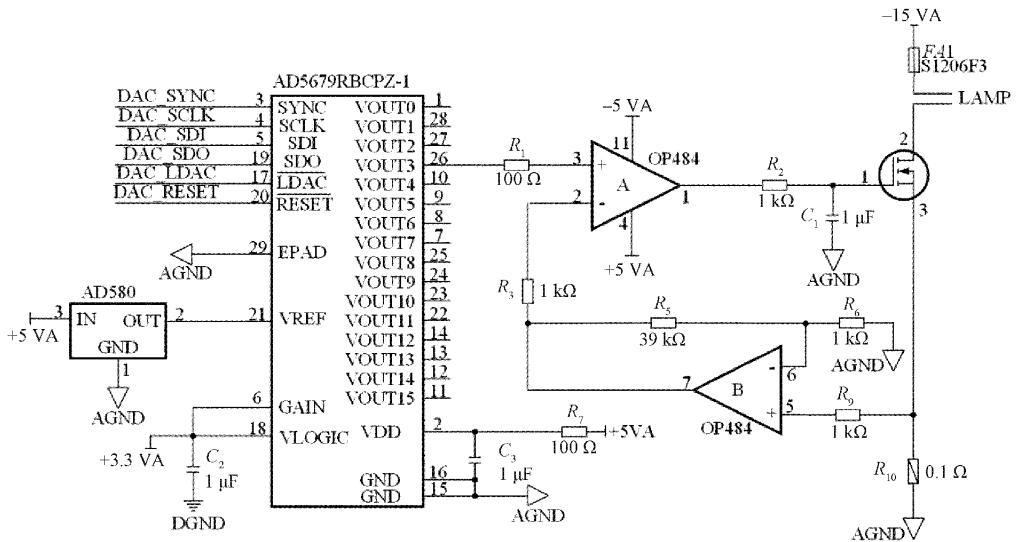


图 2 电压驱动模块原理

的电压信号与基准电压通过误差放大器 U1A 控制 MOS 管 Q1 导通来实现恒流控制<sup>[7]</sup>。电路原理图各参考点电压关系如式(2)~(5)所示。

$$V_5 = R_9 \times I \quad (2)$$

$$V_6 = V_5 \quad (3)$$

$$V_2 = \frac{R_3 + R_2}{R_2} V_{13} \quad (4)$$

$$V_2 = \frac{R_3 + R_2}{R_2} (R_9 \times I) = V_{DAC} \quad (5)$$

由式(5)可知,输出电流  $I$  只与输入电压  $V_{DAC}$ 、反馈电阻  $R_5$ 、 $R_6$  以及采样电阻  $R_9$  有关,与负载大小无关,且  $I$  与  $V_{DAC}$  成线性关系,只需调整控制电压即可调整卤钨灯的输出。

## 2) 数模转换电路

通过调整控制电压即可调整卤钨灯的输出,采用 ADI 公司的 16 bit 数模转换器(digital-to-analog converter, DAC)AD5679RBCPZ-1 完成控制电压的调整,该芯片有 16 通道,支持 SPI 接口,在 16 bit 转换模式下,积分非线性不高于  $\pm 4$  LSB。控制时序如图 3 所示。

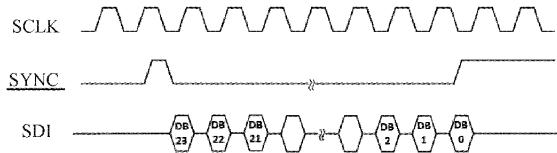


图 3 DAC 驱动时序图

SCLK 为串行时钟输入,数据在串行时钟输入的下降沿读入移位寄存器。SYNC 为低电平有效控制输入,为输入数据的帧同步信号,当 SYNC 变为低电平时,数据在后续 24 个时钟的下降沿读入。SDI 为串行数据输入,AD5679RBCPZ-1 内有 24 bit 输入移位寄存器,数据在串行时钟输入的下降沿读入该寄存器。由 FPGA 内部线性

序列机产生 DAC 转换所需时钟 SCLK, DAC 转换前,拉低 SYNC 信号, SDI 根据 SCLK 的下降沿依次输入 [3:0] CMD、[3:0] ADDR 和 [15:0] DATA 数据。SDI 端完成共计 24 bit 输入后拉高 SYNC, 完成一次 DAC 转换。

## 2.2 信号采集模块

根据探测器响应曲线,标准照度下像增强器输出光斑照射下输出信号光电流约为 10 pA, 前放电路设计需满足能够对光电流信号进行低噪声、高精度放大。采用典型跨阻放大(trans-impedance amplifier, TIA) 电路, 探测器工作于零偏条件<sup>[8]</sup>。跨阻放大器选用 ADI 公司的 ADA4530-1 型静电计级放大器, 输入偏置电流最大仅为 20 fA, 且内部集成了保护环缓冲器, 可有效降低信号输入环路引入的干扰, 适用于极微弱电流信号放大场合。电路原理图如图 4 所示。

探测器前放输出信号经后级增益调整后输入至模数转换器。模数转换器选用 ADS8509IBDWR 型 16 bit 逐次逼近型模数转换器, 支持 250 KSPS 的采样率, 具有集成度高、使用简便、功耗小等特点。主要由控制逻辑、寄存器、基准电压源、时钟、电容和比较器构成。逻辑输入脉冲有效的边沿复位内部寄存器并采样模拟输入信号, 经过逐次逼近得到对应的二进制编码, 转换结束后由逻辑输入控制代码输出。采集时序逻辑如图 5 所示<sup>[9]</sup>。

ADS8509IBDWR 通过配置该芯片内部的寄存器数据值实现, 采用自定义的接口方式来实现, R/C 与 BUSY 为 FPGA 与 ADC 实现交互的主要信号。当一次采集开始时, 通过 FPGA 将 R/C 拉低一个时钟周期, 此时 ADC 将 BUSY 信号拉低多个周期, 进入第 N 次数据的转化状态。当 16 bit 转化完成后, ADC 将 BUSY 信号复位, 随后当 FPGA 检测到 BUSY 上升沿时, 利用线性序列机产生 ADC 转换所需的内部时钟(DATACLK), 根据内部时钟按位输出第 N 次采样的 16 bit 数据。

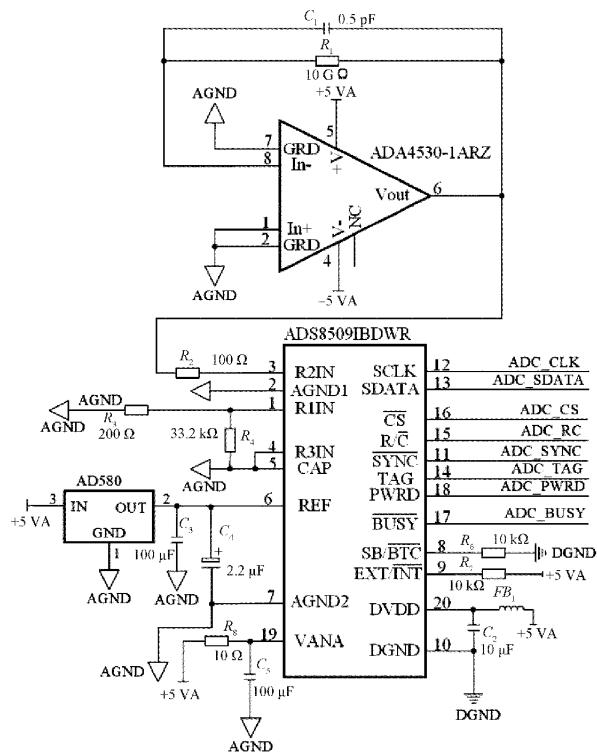


图 4 信号采集模块原理

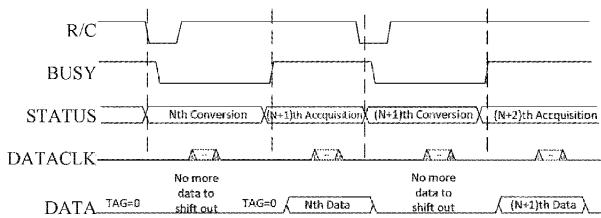


图 5 ADC 驱动时序图

表 1 常用通信指令

指令	指令码	功能
卤钨灯驱动参数设置	10H	设置 DAC 输出电压, 调节卤钨灯驱动电流
可调光阑参数设置	23H	调节可调光阑位置, 输出标准照度光源
系统状态遥测	14H	返回系统当前状态, 实现对卤钨灯、探测器等设备的实时监控
有效数据遥测	2CH	将 ADC 采集的数据上传至上位机中

## 2.4 电源模块

电源标称输入电压为 12 V, 经直流电压转换模块产生四组二次电源, 分别为  $\pm 5$  V、 $\pm 6$  V 数字供电模块、 $+7$  V 卤钨灯驱动供电模块、 $+8$  V 可调光阑供电模块、 $+2.8$  V 像增强器供电模块。其中  $+5$  V 输出二次电源作为 TPS82085SIL 芯片的输入产生  $+3.3$ 、 $+2.5$ 、 $+1.8$ 、 $+1.5$ 、 $+1.2$  V 等电源网络为 FPGA 外围模块供电<sup>[13]</sup>。为保证辐照度光源输出稳定, 卤钨灯恒流驱动电路供电入口部分采用  $\pi$  型滤波, 降低电源纹波, 减小电流脉动, 提高

## 2.3 通信模块

通信模块采用 RS-232 接口, 波特率为 256 000 bps, 使用 MAX3160EAP 芯片完成通信模块收发接口的驱动, 将 RS-232 接口电平信号转换成晶体管-晶体管逻辑 (transistor transistor logic, TTL) 信号输入到 FPGA 模块中进行解析, 同时将 FPGA 输出的 TTL 信号转换成 RS-232 信号输出<sup>[10-11]</sup>。串口模块的电路原理如图 6 所示。

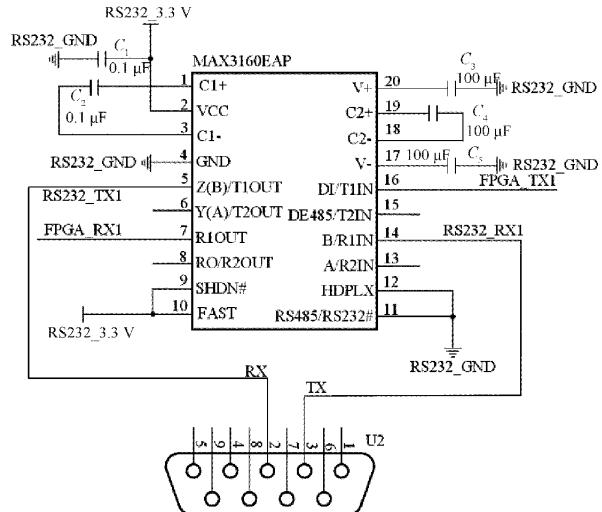


图 6 通信模块原理

通信采用主从结构, 主机发送 1 帧, 从机应答 1 帧。发送帧的长度为 8 byte, 应答帧的长度为 16 byte。通信帧内容包括: 起始字符, 命令码, 信息字符和校验码<sup>[12]</sup>。起始字符定义为 72H, 命令码为单条通信指令的指令信息, 信息字符传递具体的信息数据, 校验码为传输帧中命令码、信息字符的算术累加和的低字节。主要通信指令如表 1 所示。

驱动电流的稳定性。系统中一次电源与二次电源地线隔离。模拟地与数字地通过星型接地, 并最终连接至结构框架, 系统供电框图如图 7 所示。

## 3 测试结果与分析

### 3.1 电压驱动稳定性测试

恒流驱动输出的稳定性决定卤钨灯输出照度的稳定性, 并最终影响信噪比的测试结果, 为评估恒流驱动输出稳定性, 对恒流驱动模块进行了性能评估。

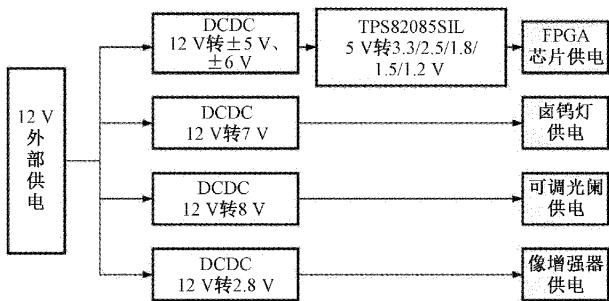


图 7 电源模块框图

测试电路如图 8 所示, 使用阻值为  $0.1\Omega$ , 型号为 RX24-25-R1-F-Y-B 的低温漂功率电阻作为负载, 并做散热处理。调节 DAC 输出使得恒流驱动模块输出 400 mA 电流驱动该负载, 利用 34 972 A 型数据采集器采集负载两端电压<sup>[14]</sup>。

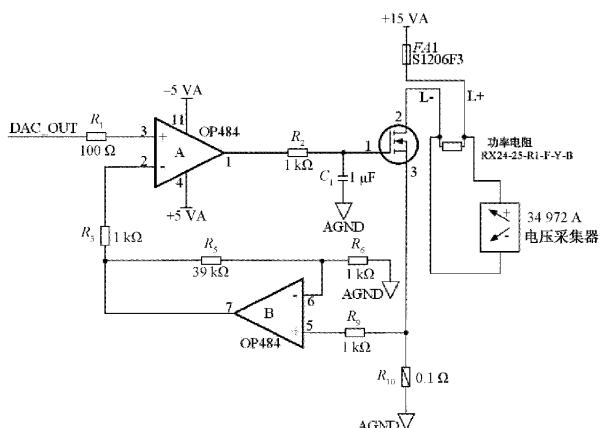


图 8 电压驱动稳定性测试电路

以 1 h 内电压输出的标准偏差作为恒流驱动稳定性评估结果, 如图 9 所示, 1 h 内采集近 1 300 个点, 计算获得恒流驱动输出稳定性优于 99.92%, 满足光源稳定的设计目标要求。

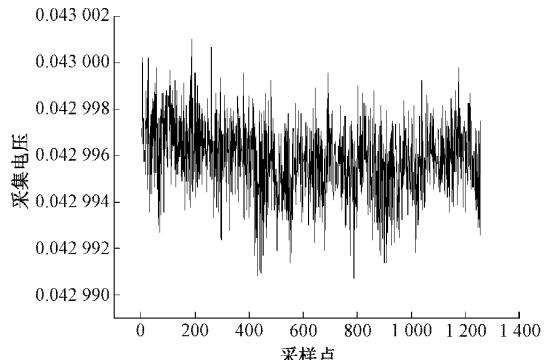


图 9 电压稳定性测试结果

### 3.2 采集功能测试

系统采集功能测试采用 Xilinx 集成逻辑分析仪抓取信号的方式实现, 调试结果如图 10 所示, 系统时钟 Clk 频率为 50 MHz, 复位完成后拉高芯片使能端 ad\_en 开始一次数据采集, 拉低 ad\_rc 开始第  $n$  次数据转换, 完成后 ad\_busy\_n 复位, 提取 ad\_busy\_n 上升沿如图 10 红线处所示, 开始输出第  $n$  次转换数据。如图 10 黄线所示, 当前采样值 data\_r 为 32 768。

设定采集间隔为 1 ms, 每 256 个数据为一组, 每组求平均得出一个点, 信号和背景各采集 60 000 个点。采集模块完成一个点的采集, 数据便会发送至通信模块, 采集结果如图 11 所示, 图 11(a) 为信号数据波形, 图 11(b) 为背景信号波形, 系统采集功能执行正常。

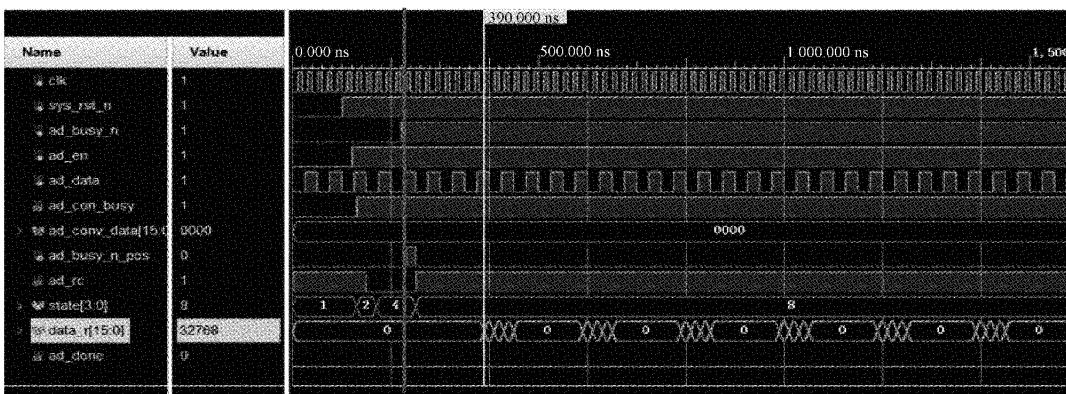


图 10 采集波形调试

### 3.3 通信功能测试

为保证数据的准确性, 通信模块对帧协议中奇偶校验位、停止位、命令码、校验和以及通信时长等进行校验。同样采用 Xilinx 集成逻辑分析仪抓取信号的方式测试通信模块, 如图 12 所示, 矩形框内 overtime\_error、parity\_error、end\_error 等信号均为低, 表示此帧未出现错误, 数据有效。

通信有效后 rs\_vld 信号拉高, 对此帧译码, 如图 13 红线处所示, 72H 为帧头, 11H 为设置卤灯开关指令码, 后 4 byte 为所设置卤灯状态。由图可以看出, lamp\_1~lamp\_4 卤灯状态均由 aaH 变为 55H, 系统通信以及指令功能正常。

### 3.4 信噪比测量结果分析

像增强器信噪比测试仪控制系统硬件实物如图 14 所

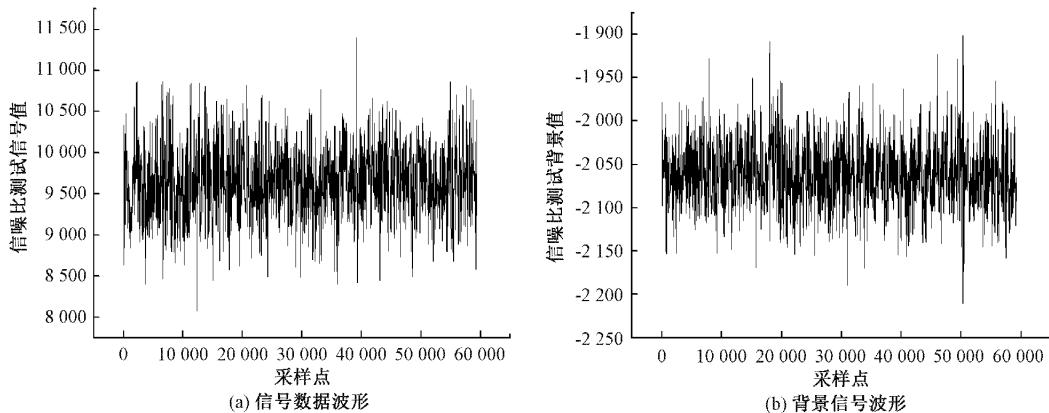


图 11 信噪比信号数值与背景数值采集波形

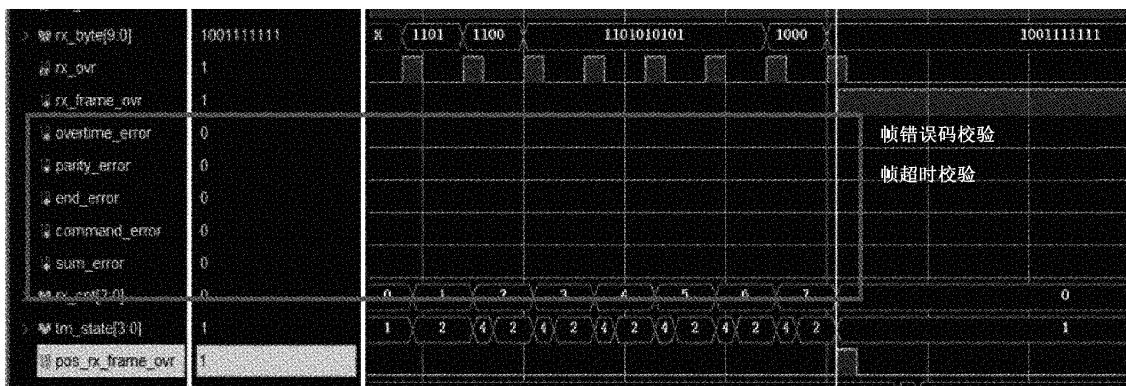


图 12 通信校验功能调试

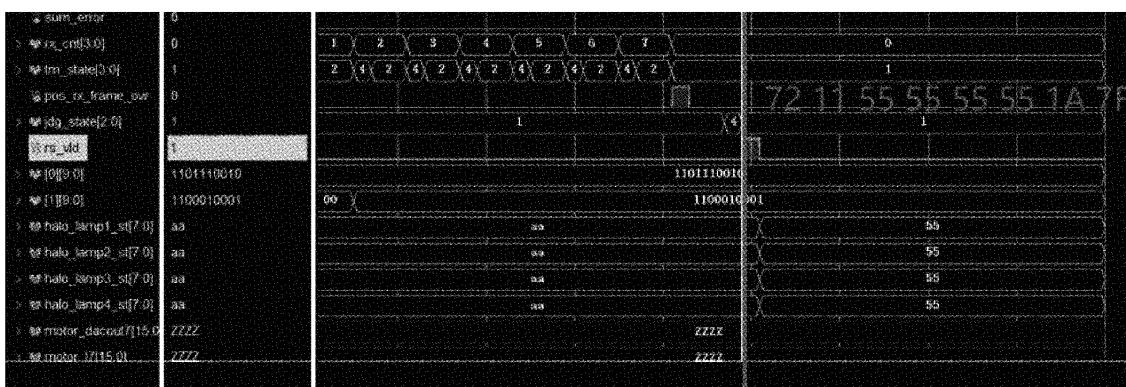


图 13 通信指令功能调试

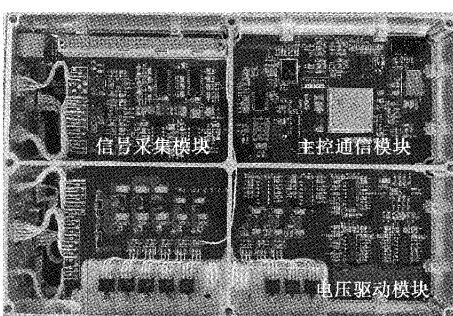


图 14 像增强器信噪比测试系统硬件实物

示。为评估系统整体性能,将控制系统集成至信噪比测试仪整机后开展了微光像增强器信噪比测量试验。

由式(1)可知,测量像增强器信噪比不仅需要有光照时输出信号,还需调节光阑测量无光照时背景信号。在测量过程中,对光阑的位置以及光源的输出进行实时监测。具体工作流程如图 15 所示,系统上电复位后驱动卤钨灯工作,调节光阑实时监测输出照度是否稳定且为目标设计值,当输出照度稳定后开始采集光照信号。光照信号上传完成后,调节光阑至暗室环境采集像增强器背景信号。上位机将同一组光照信号与背景信号代入式(1)计算得出测像增强器信噪比数值<sup>[15]</sup>。

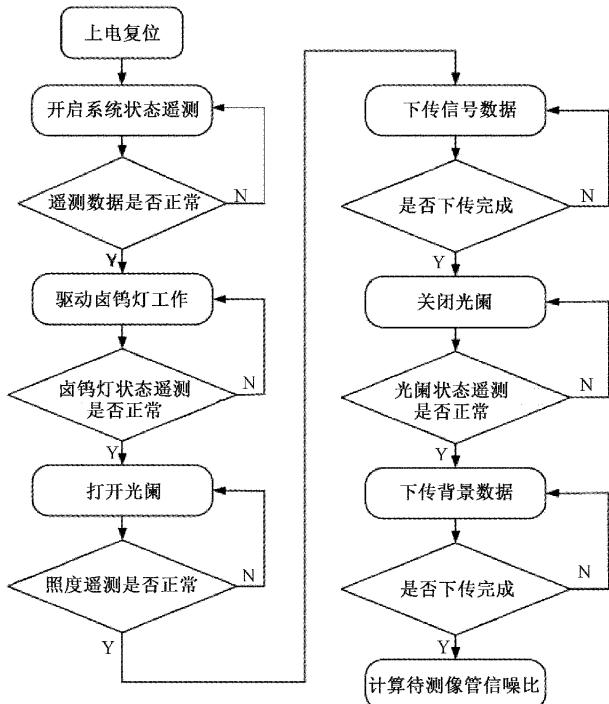


图 15 工作流程

为测试像增强器信噪比测试仪控制系统的整体性能, 使用两只校准后的像增强器作为标准像管, 其信噪比标称值分别为: 28.4、29.2, 测量偏差为 $\pm 6\%$ , 即两只像增强器信噪比正常偏差范围分别为: 26.69~30.104、27.448~30.952。利用本系统对两只像管进行检测, 查验测试结果与标准像管的偏差, 所测结果如表 2 所示。

表 2 信噪比测试结果

测量次数	像管编号	
	5 080 129	5 081 875
1	29.11	30.1
2	29.49	30.2
3	28.66	29.1
4	29.73	29.5
5	28.90	29.4
平均值	29.17	29.68
标称值	28.4% $\pm 6\%$	29.2% $\pm 6\%$
标准偏差	0.43	0.52
相对误差/%	1.5	1.8

像增强器信噪比实验结果分布在标准值正常偏差范围内, 且 5 次测试的相对误差小于 2%, 说明系统运行功能正常, 信噪比测试结果稳定、可靠。

## 4 结 论

本文设计了一种基于 FPGA 的像增强器信噪比仪控

制系统, 完成系统硬件电路设计、FPGA 软件设计及调试。系统研制完成后, 依次开展了恒流驱动性能、数据采集功能以及通信功能等的测试, 并装配于整机完成像增强器信噪比测试。测试结果表明, 控制系统各项功能正常, 恒流驱动输出稳定性优于 0.1%, 满足卤钨灯光源高稳定驱动要求。系统信噪比测试结果在标称值正常偏差范围内, 并且多次测量的相对误差小于 1.8%, 验证了系统设计的合理性及准确性, 为微光像增强器信噪比测试仪的广泛应用提供了可靠保障。

## 参考文献

- [1] 孙宇楠. 微光像增强器信噪比校准装置校准技术研究[D]. 南京: 南京理工大学, 2014.
- [2] 王生云, 孙宇楠, 史继芳, 等. 三代微光像增强器信噪比测量技术研究[J]. 应用光学, 2013, 34(4): 676-679.
- [3] 崔东旭. 三代微光像增强器信噪比测试与噪声特性分析[D]. 南京: 南京理工大学, 2013.
- [4] 杨书宁, 拜晓锋, 贺英萍, 等. 微光像增强器信噪比校正测试方法研究[J]. 红外技术, 2018, 40(10): 1019-1022.
- [5] 罗浩波. 微光夜视系统仿真关键技术研究[D]. 武汉: 华中科技大学, 2021.
- [6] 刘浩, 任乾钰, 刘佳, 等. 基于 FPGA 的红外光谱传感器驱动采集电路设计[J]. 电子测量技术, 2021, 44(2): 159-164.
- [7] 刘宏岩, 徐东明. 压控恒流源电路分析[J]. 无线互联科技, 2018, 15(2): 74-75.
- [8] 陈旭, 夏果, 马艳, 等. 基于 FPGA 的光谱数据采集系统设计[J]. 电子测量技术, 2019, 42(14): 157-162.
- [9] 于波, 李建成, 张强, 等. 基于 FPGA 的振动采集监控系统[J]. 电子测量技术, 2021, 44(14): 33-37.
- [10] 谈良, 纪凌. 基于 FPGA 的多通道数据采集系统设计与实现[J]. 电子测量技术, 2018, 41(5): 57-63.
- [11] 常学仕, 李锦明. 基于 FPGA 的管道缺陷检测系统设计[J]. 自动化与仪表, 2023, 38(1): 76-80.
- [12] 聂聪聪, 李永红, 岳凤英, 等. 基于 FPGA 的某型遥测装置检测工作台设计[J]. 电子测量技术, 2022, 45(7): 21-26.
- [13] 蔡伟杰, 吴洋, 邹鹏, 等. 基于 FPGA 与 PXIe 总线的光纤通信板卡设计与实现[J]. 电子测量技术, 2021, 44(22): 1-6.
- [14] 马朝骥, 任华平, 胡怀莲. 一种压控恒流源的设计[J]. 电子技术, 2020, 49(9): 16-17.
- [15] 张琴, 拜晓锋, 程宏昌, 等. 基于夜天光光谱匹配的微光像增强器信噪比研究[J]. 光子学报, 2022, 51(3): 173-181.

## 作者简介

王友康, 硕士研究生, 主要研究方向为控制工程。

E-mail: 18855825655@163.com

邹鹏(通信作者), 博士, 副研究员, 主要研究方向为光电检测技术、信号处理。

E-mail: pzou@iofm.ac.cn