

DOI:10.19651/j.cnki.emt.2312894

# 建筑电气监控 L-N 总线控制器设计与测试\*

孙立法 易茂祥 刘正文 鲁迎春 梁华国

(合肥工业大学微电子学院 合肥 230009)

**摘要:** L-N 总线具有抗干扰性强、应用成本低和自主化的特点,可广泛用于建筑电气智能监控系统。针对当前 L-N 总线通信协议的软件实现带来的 CPU 开销问题,设计了一种可配置 L-N 总线控制器,从而实现通信协议的硬化。通过对 L-N 总线通信协议的深度分析,确认协议硬化的是可行的,在此基础上建立了协议控制器的硬件架构,对控制器各构成模块及其关系进行划分,然后在行为层对各功能模块进行描述,对其逻辑功能进行仿真,并实施 FPGA 原型验证。最后结合物理层测试平台的搭建,模拟控制器的应用场景,对控制器功能进行实测,包括通信测试、可配置功能测试及其可靠性测试。结果表明,所设计的 L-N 总线控制器能够很好地实现协议规范,并表现出良好的可靠性,通过分析可为 CPU 带来 46% 的效率提升。

**关键词:** 建筑电气监控;L-N 总线;总线协议;协议硬化;功能可配置

**中图分类号:** TP273.5 **文献标识码:** A **国家标准学科分类代码:** 510.5030

## L-N bus controller design and test for building electrical monitoring

Sun Lifa Yi Maoxiang Liu Zhengwen Lu Yingchun Liang Huaguo

(School of Microelectronics, Hefei University of Technology, Hefei 230009, China)

**Abstract:** The L-N bus could be widely used in building electrical intelligent monitoring system as the characteristics of strong anti-interference, low application cost and autonomy. Aiming at the CPU overhead problem caused by the current software implementation of L-N bus communication protocol, a configurable L-N bus controller is designed to achieve the hardening of communication protocol. Through the in-depth analysis of L-N bus communication protocol, the feasibility of the protocol hardening is confirmed. On this basis, we established the hardware architecture, each component module and its relationship of the protocol controller. Then, we described function of each module in the behavior layer, simulated its logic function and implemented the prototype verification on the FPGA. Finally, we simulate the application scenario of the controller by the construction of the physical layer test platform and test its functions, including communication test, configurable function test and reliability test. The results show that the L-N bus controller could well implement the protocol specification, and shows good reliability. It can improve the CPU efficiency by 46% in the test environment.

**Keywords:** building electrical monitoring; L-N bus; bus protocol; agreement hardening; configurable function

## 0 引言

随着社会的发展和以电子、计算机、通信技术为代表的科学技术的不断进步,人们对生活质量、资源节约、环境保护等方面提出了更高的要求,而智能建筑与智能家居是改善居住质量、提高工作效率、实现节能减排及安全预警的一种重要手段<sup>[1-2]</sup>。建筑电气智能监控是智能建筑和智能家居的重要组成部分,其核心是现场总线技术及基于现场总线的实时通信控制协议,因此对智能建筑电气监控系统的

现场总线相关技术的研究尤为重要<sup>[3-4]</sup>。

现场总线是用于工业及建筑等现场的智能化设备、控制器和执行器节点之间的数据传输通路,具有开放性、兼容性和互操作性等特点<sup>[5]</sup>。目前,各种现场总线技术获得广泛研发和应用,很多已成为相关领域的标准。标准工业现场总线如 CAN(controller area network)总线、485 总线、422 总线、LIN(local interconnect network)总线等。在智能建筑电气监控领域,代表性的现场总线有 LON(local operating network)总线、EIB(electrical installation bus)总

收稿日期:2023-02-23

\* 基金项目:国家自然科学基金重大科研仪器研制项目(62027815)、安徽省重点研究与开发计划项目(JZ2015AKKG0225)资助

线等,并开发出相应的总线通信控制器,或形成行业标准,它们具备现场总线的诸多优点,但无法完全兼顾电气监控系统对总线提出的抗电力谐波影响、强负载能力和低成本的特殊要求<sup>[6]</sup>。我国基于现场总线技术的应用发展迅速,但在自主现场总线相关技术,与国际水平相比存在较大差距<sup>[7]</sup>。L-N(local-monitoring-network)总线是针对建筑电气监控应用场景研发的一种现场总线技术,包括总线驱动接口及多主通信协议,并在其基础上开发了完整的建筑电气监控系统,是一种现场总线技术自主化的成功尝试<sup>[8]</sup>。L-N 总线兼具了现场总线的特点并满足电气监控应用需求。而与应用广泛的总线相比<sup>[9-10]</sup>,基于 L-N 总线的建筑电气监控系统在推广应用上存在局限,主要表现为通信控制协议采用软件实现,导致系统节点主机 CPU(central processing unit)的时间开销较大,并降低了系统通信的实时性。同时也使得协议的封装性不高,增加了第三方的应用开发难度<sup>[11]</sup>。

为了解决上述问题,本文基于 L-N 总线协议规范,设计了一种可配置的 L-N 总线控制器(下称总线控制器)。从总线控制器的架构设计入手,对控制器进行模块划分和多主通信协议实现,然后基于 FPGA(field programmable gate array)平台对控制器进行仿真与实现。最后,配合 L-N 总线接口电路,搭建多点通信网络系统,完成对系统控制器功能进行物理层的测试。该控制器成功实现 L-N 总线多主通信协议的成果硬化,可有效提高协议处理效率以及标准化进程,减轻用户开发负担,从而推广系统的应用。本文余下部分包括 L-N 总线及其通信协议分析,L-N 总线协议控制器的设计仿真、物理测试与结果及其分析,最后给出结论。

## 1 L-N 总线与通信协议

L-N 总线协议包含电气控制协议、媒体访问控制协议、逻辑链路控制协议和物理层四部分,其中媒体访问控制协议、逻辑链路控制协议组成通信协议,通信协议与物理层是本文研究的重点。

物理层规定 L-N 总线(底层)是由 3 根常规电力线(火线、零线、数据线)组成,总线节点通过接口电路挂载在总线上,如图 1 所示。通信协议规定 L-N 总线为多主通信的总线,采用动态信道分配策略,提高了信道利用率。L-N 总线最大支持 250 个节点,波特率为 9 600 bits/s,最大通信距离为 1 000 m<sup>[12]</sup>。图 2 所示为通信协议的流程,其中垂直的三总线为 L-N 总线,总线左侧为报文发送流程,右侧为报文接收流程。

## 2 总线控制器设计

### 2.1 总线控制器总体结构与设计方案

总线控制器介于 CPU 与接口电路之间,可以将单片机发送的数据按照协议打包,并驱动接口电路完成数据在总

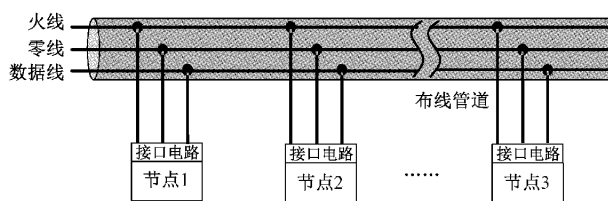


图 1 基于电力线的 L-N 总线构成

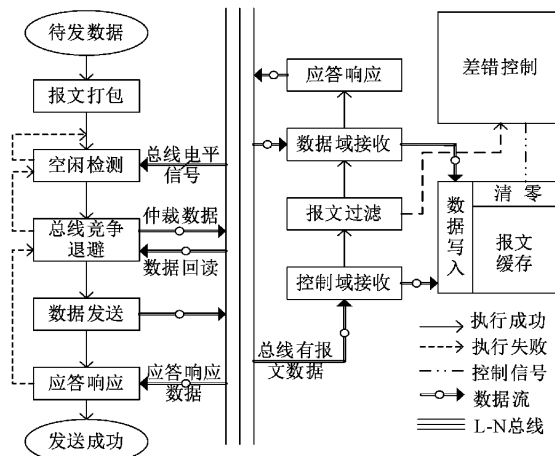


图 2 通信协议流程

线上传输,其物理层接线方式如图 3 所示。

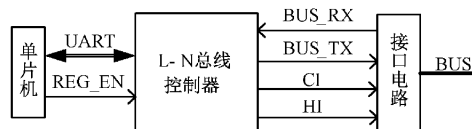


图 3 节点模块接线方式

总线控制器的功能设计采用自顶向下的方式,参考成熟的控制器设计思路<sup>[13-17]</sup>,将其分为功能处理与接口电路驱动两部分,图 4 为总线控制器架构图。L-N 总线控制器可以过滤总线上的无效数据,与软件实现方案相比,本方案非目标接收节点的 CPU 可不受无效数据影响;同时发送节点本身 CPU 效率提升  $E_p$  可根据式(1)、(2)计算如下:

$$E_p = \frac{T_s}{T_o} \times 100\% \quad (1)$$

$$T_s = nT_f + mT_c + kT_A + lT_D + iT_J \quad (2)$$

其中,  $T_s$  为节省时间,  $T_o$  为原用时间,  $T_f$  为空闲检测时间,  $T_c$  为总线竞争时间,  $T_A$  为应答响应时间,  $T_D$  为数据发送时间,  $T_J$  为校验数据帧发送时间;  $n, m, k, l, i$  为对应过程的执行次数。

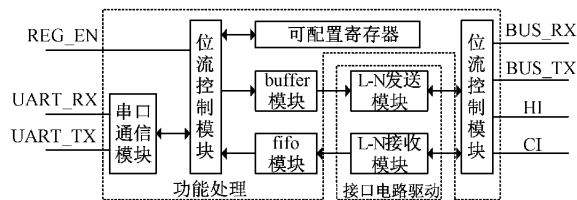


图 4 总线控制器架构图

表 1 是以 8 帧报文为例,对比新旧方案在正常发送、信道繁忙(有 5 条优先级更高的报文等待发送)、信道质量差(发送 10 次报文仍未检测到应答信号)3 种情况下,CPU 执行时间及效率提升的结果。

表 1 处理单元效率分析

总线状况	所用时间/ms		节省时间/ms	效率提升/%
	CPU	控制器		
正常情况	12.65	6.84	5.81	46
总线繁忙	75.9	6.84	69.06	91
质量差	126.5	6.84	119.66	95

2.2 功能处理部分

功能处理部分包含了非接口电路驱动的所有模块,主要完成与单片机的数据传递、数据缓存和可配置等功能。

1)可配置功能

可配置功能主要由可配置寄存器实现,可以对总线控制器的 ID(identity document),串口通信位数和波特率进行设置,使其使用更加灵活。

寄存器的配置是由单片机发送配置报文实现的,配置报文被单独设计成两帧,每帧包含 10 bit,封装格式如图 5 所示。可配置寄存器会根据配置报文中地址控制帧的数据确定对哪个寄存器执行读或写操作。执行写操作时寄存器的状态控制模块会跳转到数据帧接收状态,将接收到的数据写入对应寄存器,执行读操作时状态控制模块则会跳到数据发送状态,将对应寄存器的值发送给单片机。

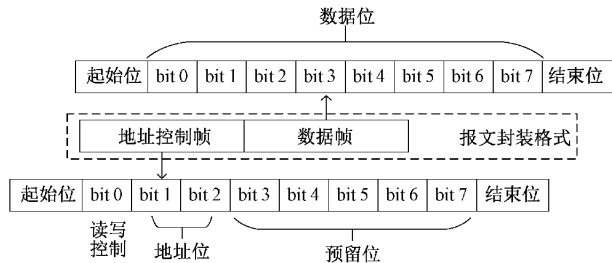


图 5 寄存器配置报文

2)数据缓存功能

数据缓存保证了数据传输的稳定性,该功能分为 buffer 模块和 fifo 模块,为总线控制器片上存储单元<sup>[18]</sup>,均由 FIFO(first input first output)子模块构成。每个 FIFO 子模块只缓存 1 条报文,其宽度为 1 位,深度为 198 位(协议规定的报文最大数据量)。buffer 模块包含 1 个 FIFO,在实现数据缓存的同时完报文打包与 CRC (cyclic redundancy check) 校验等功能。fifo 模块则由 5 个 FIFO 串联组成,形成对报文的先进先出的缓存模式。

2.3 接口电路驱动部分

接口电路驱动部分包括 L-N 发送模块与 L-N 接收模块,它们共同驱动接口电路实现总线数据传输。

1)L-N 发送模块

L-N 发送模块负责发送过程的接口电路驱动,原理图如图 6 所示。过程控制模块控制对应子模块依次执行通信协议规定的空闲检测、总线竞争与退避、数据发送与应答响应信号接收等过程,并通过竞争计数模块对竞争次数进行控制。数据缓存与控制模块将 buffer 中的数据一次性读取,形成发送数据的二级缓存。

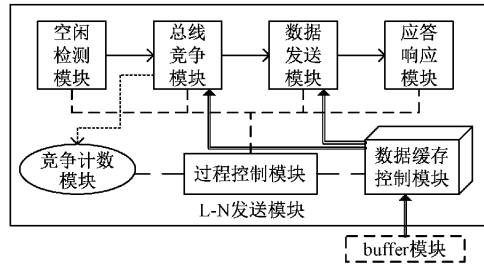


图 6 发送模块原理图

2)L-N 接收模块

L-N 接收模块如图 7 所示,负责接收过程的接口电路驱动。过程控制模块控制子模块完成数据接收与过滤、CRC 数据比对以及应答响应信号发送等功能,同时根据帧与帧的间隔时间判断接收是否中断。接受数据无效或中断,由清零控制模块清除 fifo 中已缓存当前帧的数据。

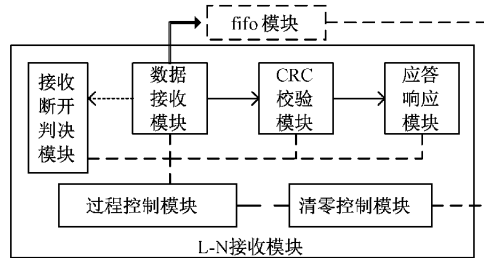


图 7 接收模块原理图

2.4 关键功能设计及硬件实现

1)空闲检测

空闲检测是为了确定总线是否已被占用,只有当总线是空闲时才能竞争总线使用权。总线数据的基本组成单位是帧(包括起始位、9 位数据位、停止位),帧组成参照串口通信协议。报文是由多个帧组成,帧与帧之间以帧间间隔,间隔时间最大为  $T_{IFS(max)}$ 。

一帧数据必定包含起始位(逻辑 0),若总线被占用,则在“一定时间”内必然可以检测到逻辑 0。而“一定时间” $T_{boundary}$  的计算公式:

$$T_{boundary} = 10T_{data} + T_{IFS(max)} \quad (3)$$

其中,  $T_{data}$  每位数据发送时长,一帧数据共 11 位,而最大非零数据位为 10 位,则  $T_{data}$  需要乘常数 10;总线波特率为 9 600 bit/s,  $T_{IFS(max)}$  取值为 156.25  $\mu$ s,故  $T_{boundary}$  的值应为 1.2 ms。

即空闲检测原理是在 1.2 ms 内总线控制器的 RX 端



未检测到逻辑 0,为总线空闲。

### 2) 总线竞争与退避

L-N 总线的多主通信是指每个节点都有可能得到总线使用权,并发送数据。当多个节点同时需要使用总线时会产生冲突,而总线竞争与退避是解决总线使用权冲突的仲裁机制。该机制的以发送节点 ID 大小为依据(ID 越小,优先级越高),由发送节点 ID 组成报文的仲裁帧。仲裁时,在有效数据发送前先将接口电路设置为高阻,处于竞争状态的多个节点均可通过有效数据设置总线电平。有效数据发送的同时会通过接口电路 RX 端回读总线电平,与发送数据不符说明本节点权限低,退出总线竞争过程。当仲裁帧发送结束,只有一个节点可以取得总线控制权<sup>[19]</sup>。

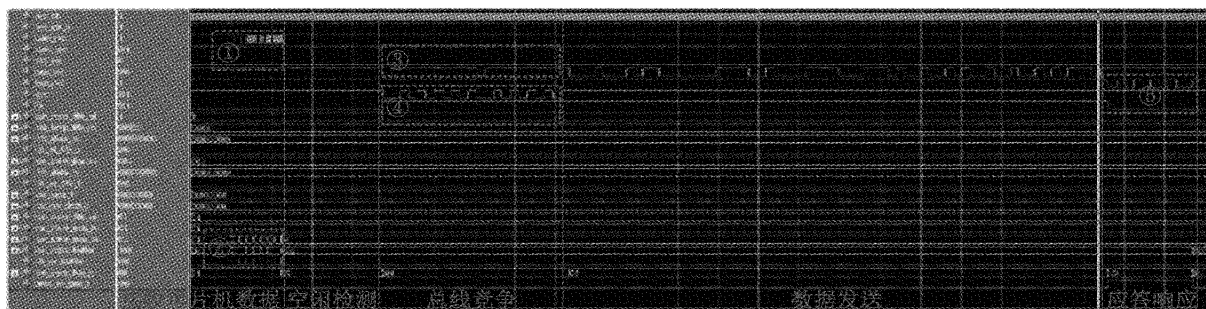
## 3 仿真验证与实验测试

L-N 总线控制器使用 Altera 公司的 Quartus 软件设

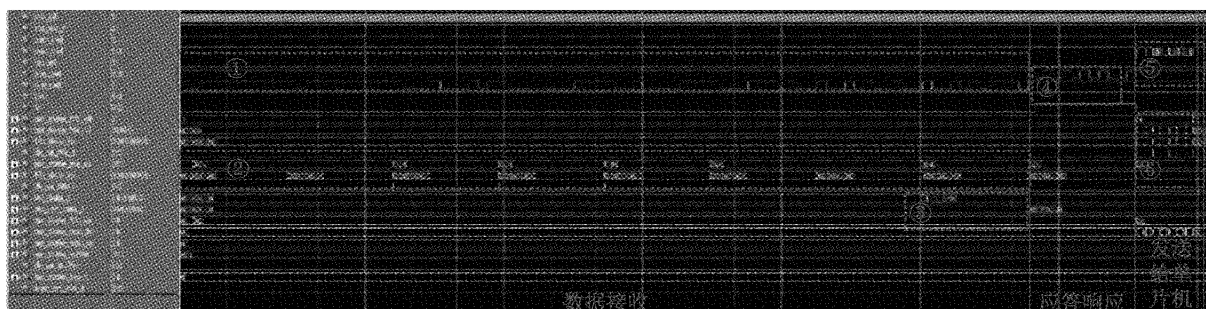
计,辅以 ModelSim 进行逻辑仿真,并在 Cyclone IV 系列 FPGA 上做原型验证。确保逻辑功能实现后模拟物理层,搭建硬件测试平台,进行物理层的应用测试。

### 3.1 ModelSim 逻辑功能仿真

逻辑功能仿真与子模块设计是同步进行的,所有子模块功能设计完成后进行总线控制器的功能集成并辅以 ModelSim 仿真,图 8 所示为总线控制器的顶层模块仿真结果。其中图 8(a)所示为发送过程:①为串口接收端的波形变化;②是 buffer 根据串口通信模块的写信号存储数据的过程;③④是总线控制器 TX、HI 和 CI 端信号,驱动接口电路完成总线竞争;⑤为数据发送完成后 RX 端接收的应答响应信号。图 8(b)所示为接收过程:①为总线控制器 RX 端接收的报文信号;②为数据写入 fifo 的过程;③为 CRC 校验结果;④为发送应答响应信号的过程;⑤⑥为读取 fifo 数据并发送给单片机的过程。



(a) 发送过程仿真结果



(b) 接收过程仿真结果

图 8 总线控制器的 ModelSim 软件模拟结果

### 3.2 FPGA 硬件验证

为进一步确认总线控制器功能,使用 Quartus 软件自带的 signaltap 工具并结合 Altera 公司的 Cyclone IV 系列 FPGA 开发板进行原型验证,结果如图 9 所示。总线控制器的原型验证波形图与 ModelSim 仿真结果基本一致,不同之处在于原型验证在接收时突出了 FIFO 子模块数据调整过程,该功能实现了以报文为单位的先进先出的缓存方式。

### 3.3 实验测试

#### 1) 测试平台搭建

测试平台由 3 个节点与 L-N 总线组成的物理层和计

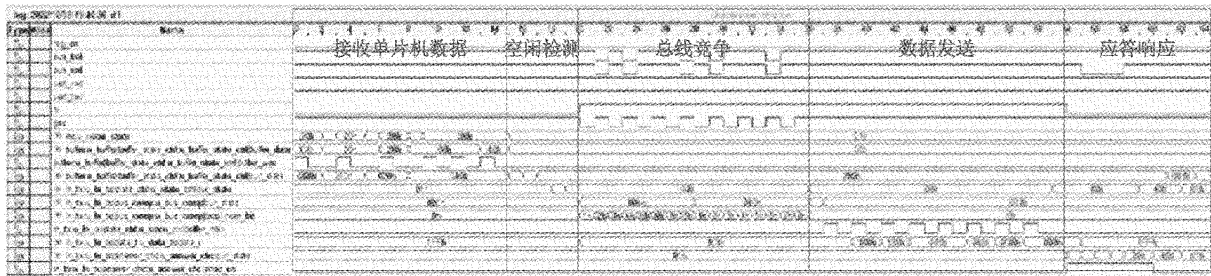
算机构成,STM32 开发板模拟节点 CPU 进行报文收发并将发送与接收的报文显示在开发板的显示屏(liquid crystal display,LCD)上、FPGA 开发板模拟总线控制器并通过接口电路挂载在总线上,计算机可以通过数据监控线接收监测点的数据。原理图如图 10 所示,图 11 所示为测试平台实物图。

#### 2) 测试过程及结果

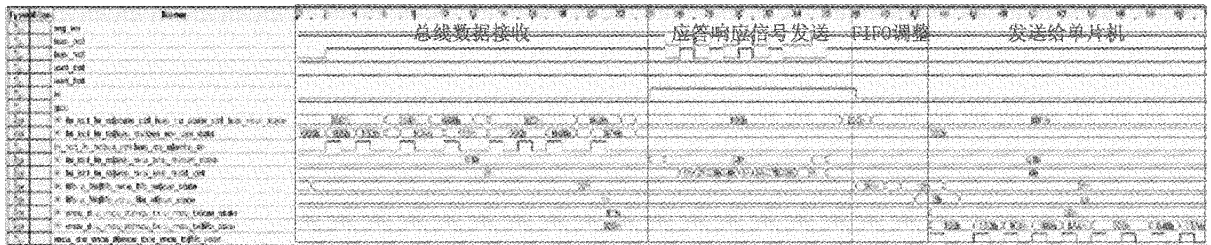
测试分为通信测试、可配置功能测试和稳定性测试三部分,测试不涉及群间通信(群 ID 设置为 0)。

##### (1) 通信测试

通信测试又分为点对点通信和总线网络通信两部分,



(a) 发送过程验证结果



(b) 接收过程验证结果

图 9 总线控制器的 FPGA 硬件仿真结果

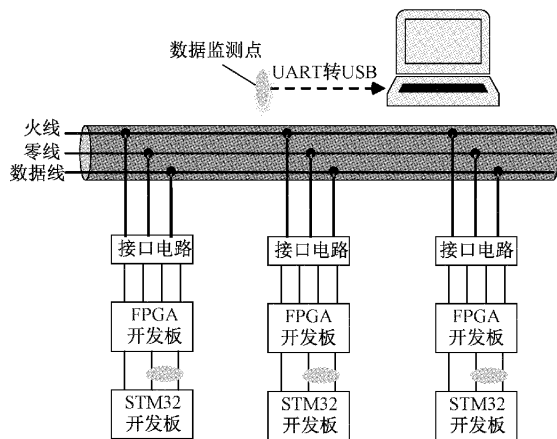


图 10 硬件测试平台原理图

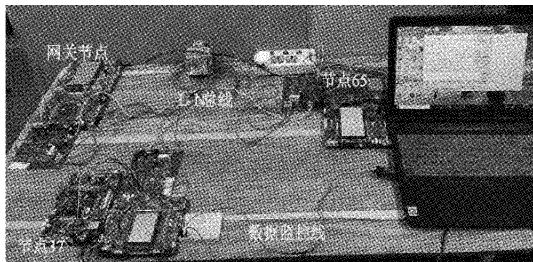


图 11 硬件测试平台实物图

测试前将总线控制器配置为默认工作模式(不带 ID/不带 tb8/波特率 115 200)。

点对点通信测试是为了验证总线控制器的通信功能,其测试方案为:由网关节点(ID 为 4)向群内普通节点(ID 为 65)发送指令、查询、配置等报文,由普通节点发送反馈报文给网关节点。单片机 LCD 屏会显示本节点发送与接收到的报文,对比发送报文与接收报文是否匹配判断通信是否成功。测试结果如表 2 所示。

总线网络通信测试为了验证总线控制器的报文过滤和竞争退避功能。测试方案:由网关节点给不同群内节点(ID 为 37 和 65)发送指令报文,群内节点接收到报文后会立刻给网关节点发送反馈报文,通过网关节点 LCD 显示的发送报文与接收报文判断报文过滤功能是否成功(当发送给 ID37 指令后,只会接收到 ID37 发送的反馈报文);由网关节点向群内所有节点发送指令报文,观察网关节点 LCD 显示,网关节点显示先接收到节点 37 的反馈报文,再接收到节点 65 的反馈报文,说明总线竞争功能成功。结果如表 3 所示。

(2)可配置功能测试

可配置功能测试又分为寄存器配置测试与不同工作模式下的通信测试两部分。

寄存器配置测试为了验证可配置寄存器是否可以通

表 2 点对点通信测试结果

发送报文	报文类型	报文描述	接收报文	结果
23 00 41 00 00 02	指令	本群节点 65 第 1 路继电器切换	AA BA 23 00 41 00 00 02	成功
C2 00 41 78 00	查询	查询本群节点 65 的继电器状态	AA BA C2 00 41 78 00	成功
43 00 41 00 10 05	配置	将本群节点 65 的 ID 修改为 5	AA BA 43 00 41 00 10 05	成功
83 00 41 70 00 00	反馈	本群节点 65 继电器状态断开反馈	BA AB 83 00 41 70 00 00	成功

表 3 总线网络通信测试结果

发送报文	报文内容	反馈报文	报文内容	结果
23 00 41 00 00 02	节点 65 第 1 路继电器切换	BA AB 83 00 41 70 00 00	节点 65 第 1 路继电器断开	成功
23 00 25 00 00 02	节点 37 第 1 路继电器切换	AE BB 83 00 25 70 00 01	节点 37 第 1 路继电器闭合	成功
23 00 03 00 00 02	所有节点第 1 路继电器切换	AE BB 83 00 25 70 00 00 BA AB 83 00 41 70 00 01	节点 37 第 1 路继电器断开 节点 65 第 1 路继电器闭合	成功

过配置报文进行配置。测试方案:单片机使能寄存器读写 (REG\_EN 信号拉高),发送配置报文对不同的寄存器进行配置,然后查询该寄存器配置后的值,配置值与查询值相同则表示测试成功,结果如表 4 所示。

表 4 寄存器配置测试结果

测试项目	报文类型	报文内容	报文描述	反馈报文	结果
配置群 ID	配置	00 66	将控制器所在模块群 ID 号配置为 01100110	无	成功
查询群 ID	查询	01	读取控制器的群 ID 号	66	
配置节点 ID	配置	06 A5	将控制器所在模块节点 ID 号配置为 10100101	无	成功
查询群 ID	查询	07	读取控制器的节点 ID 号	A5	
配置工作模式	配置	02 02	将工作模式设置成带 ID/带 tb8/波特率 115200	无	成功
查询工作模式	查询	03	读取控制器工作方式	02	
配置工作状态	配置	04 03	配置工作状态寄存器一个值	无	成功
查询工作状态	查询	05	读取控制器的工作状态	00	

不同工作模式下的通信测试主要验证工作模式寄存器和节点 ID 寄存器配置成不同值后,总线控制器是否能按照配置正常工作。工作模式寄存器可以配置与单片机通信时的串口波特率、单片机发送的报文是否需要带发送节点 ID 和 tb8 位。测试过程:首先将工作模式寄存器配置为不同值,单片机发送与当前工作模式相对应的报文,在发送节点与接收节点的 LCD 上观察报文信息,对比发送报文与接收报文是否一致,来确定总线控制器可配置功能是否成功。注:当配置为不带 ID

或者不带 tb8 时,总线控制器会根据总线协议及 ID 寄存器值补全报文数据。为了同步验证 ID 寄存器的功能,将单片机发送报文所含的节点 ID 与总线控制器 ID 设置为不同值(单片机发送报文的 ID 为 37,总线控制器 ID 为 4),当总线控制器带 ID 发送则接收到的报文的发送节点 ID 为“AE BB”,不带 ID 发送则为“AA BA”。tb8 位是总线报文控制域与数据域的标志位,带 tb8 发送时需将单片机串口配置为 9 数据,LCD 显示为 9 位数据,结果如表 5 所示。

表 5 不同工作模式下的通信测试结果

寄存器值	寄存器值对应的工作模式	发送报文	接收报文	结果
00	带 ID/不带 tb8/波特率 115200	AE BB 23 00 41 00 00 02	AE BB 23 00 41 00 00 02	成功
03	不带 ID/带 tb8/波特率 115200	123 100 141 000 000 002	1AA 1BA 123 100 141 000 000 002	成功
01	不带 ID/不带 tb8/波特率 115200	23 00 41 00 00 02	AA BA 23 00 41 00 00 02	成功
05	不带 ID/不带 tb8/波特率 19200	23 00 41 00 00 02	AA BA 23 00 41 00 00 02	成功
09	不带 ID/不带 tb8/波特率 56000	23 00 41 00 00 02	AA BA 23 00 41 00 00 02	成功
0D	不带 ID/不带 tb8/波特率 230400	23 00 41 00 00 02	AA BA 23 00 41 00 00 02	成功

### (3) 可靠性测试

可靠性测试是对总线控制器进行通信压力测试,由于 L-N 总线是基于电力线设计的,通信过程会受到电力波动的影响,因此将测试按照时间段分组,每个时间段测试 100 条数据,结果如表 6 所示。

表 6 可靠性测试结果

开始时间	发送报文条数	接收报文条数	成功率/%
9:00	100	100	100
14:00	100	99	99
20:00	100	100	100



## 4 结 论

L-N 总线控制器以硬件方式独立地实现总线协议,将协议实现标准化,免去了用户的额外编程负担。同时为总线控制器增加可配置功能,对总线协议做了配置报文的相关补充,提高总线控制器使用的灵活性和数据传输时 CPU 的效率。当前设计过程优先考虑功能实现,进一步工作将优化控制器的功能及开销,并优化时序、低功耗等性能参数,完成控制器的后端实现。

### 参考文献

- [1] 王宏,韩晨,李丹丹,等. AIoT 技术在绿色智能建筑楼宇自控系统中的最新发展和应用探究[J]. 华中师范大学学报(自然科学版), 2021, 55(1): 52-60.
- [2] 李立飞,王长江,刘凯. 大数据在智能建筑中的应用[J]. 智能建筑与智慧城市, 2021(9): 140-141.
- [3] 穆醇. 建筑电气智能化设计对智能建筑发展的影响分析[J]. 房地产世界, 2021(23): 19-20,24.
- [4] 韩海花. 现场总线技术在智能楼宇中的应用[J]. 通讯世界, 2020, 27(2): 33-34.
- [5] 曾印. 小区安防系统设计与实现[D]. 南昌: 南昌大学, 2020.
- [6] 易茂祥,陶金,吴友杰,等. 一种基于电力线的现场总线设计与仿真[J]. 电子测量与仪器学报, 2015, 29(2): 258-264.
- [7] 刘文怡. 军工现场总线技术发展趋势与展望[J]. 计算机测量与控制, 2018, 26(7): 1-7,20.
- [8] 桂昀,易茂祥,孟祥麟,等. 智能建筑电气监控网络节点的功能重配置设计[J]. 电子测量与仪器学报, 2018, 32(1): 150-158.
- [9] 杨帅,王超,成建生. 基于 Host Based 架构模式的 LON 总线协议转换控制器[J]. 制造业自动化, 2014, 36(11): 116-119.
- [10] 潘玉静. 基于 FPGA 的 CAN 控制器软核的设计与实现[D]. 合肥: 合肥工业大学, 2011.
- [11] 王雪迪,王博,时广轶,等. 现场总线协议转换硬件架构设计[J]. 电子技术应用, 2022, 48(4): 12-17,23.
- [12] 于金星,易茂祥,鲁迎春,等. L-N 系统智能电气终端监控无线扩展[J]. 电子测量技术, 2020, 43(24): 151-157.
- [13] 甄国涌,苏慧思,陈建军,等. 基于 FPGA 的 PCIe 接口的数据传输设计与实现[J]. 国外电子测量技术, 2021, 40(12): 72-76.
- [14] 张明望. 基于 UVM 的 CAN 总线控制器的验证方法研究[D]. 西安: 西安电子科技大学, 2018.
- [15] 冯宇彤. 基于 FIFO 和优先级序列 CAN 总线系统研究[D]. 南京: 南京信息工程大学, 2021.
- [16] HAN X, YUAN H, ZHAO X. Design of dual redundancy CAN-bus controller based on FPGA[C]. IEEE 8th Conference on Industrial Electronics and Applications(ICIEA), 2013, 843-847.
- [17] 季风云. 基于 FPGA 的 CAN 总线控制器的研究与设计[D]. 北京: 北京交通大学, 2019.
- [18] 彭宇,姬森展,于希明,等. 语义分割网络的 FPGA 加速计算方法综述[J]. 仪器仪表学报, 2021, 42(9): 1-12.
- [19] 余成林. 建筑电气监控现场总线技术开发及应用[D]. 合肥: 合肥工业大学, 2014.

### 作者简介

孙立法,硕士研究生,主要研究方向为数字电路设计与测试。

E-mail: sunlifa@126.com

易茂祥(通信作者),博士,教授,主要研究方向为 VLSI 可测性、可靠性及安全性设计、计算机应用技术(软硬件)开发。

E-mail: mxyl126@126.com