

基于内部通道参考的时间失配误差校正方法^{*}吴朱羽¹ 戴永寿¹ 张鹏² 李武¹

(1. 中国石油大学(华东)海洋与空间信息学院 青岛 266580; 2. 中电科思仪科技股份有限公司 青岛 266555)

摘要: 为了提升 TIADC 系统采样率,解决时间失配误差校正的主流方法参考通道法限制采样率提升的问题,在对时间失配误差的估计中以系统内部通道作为参考通道,提出一种基于内部通道参考的时间失配误差校正方法。采用内部通道参考方法估计出时间失配误差参数,中心求导法求得目标信号导数,利用时间失配误差参数和目标信号导数对时间失配误差进行重构并完成误差补偿。仿真结果表明,所提出的方法可以在后台、自适应、无额外限制的情况下,实现 30 dB 左右的无杂散动态范围提升,5 位左右的有效位数提升。对误差的压制能力接近参考通道法。

关键词: 时间交织采样;时间失配误差校正;内部通道参考估计方法;中心求导法

中图分类号: TN91 **文献标识码:** A **国家标准学科分类代码:** 510.5

Time mismatch error correction method based on internal channel reference

Wu Zhuayu¹ Dai Yongshou¹ Zhang Peng² Li Wu¹

(1. China University of Petroleum, College of Oceanography and Space Informatics, Qingdao 266580, China;

2. Ceyear Technologies Co., Ltd., Qingdao 266555, China)

Abstract: To improve the sampling rate of time-interleaved analog-to-digital converter (TIADC) systems and address the limitation imposed by the mainstream method of reference channel in time misalignment error correction, a method for time misalignment error correction based on internal channel reference is proposed. In this method, the internal channels of the system are utilized as reference channels for estimating time mismatch errors. The time mismatch error parameters are estimated using the internal channel reference method, and the derivative of the target signal is obtained using the central differencing method. The time mismatch error is then reconstructed and compensated for using the estimated error parameters and the derivative of the target signal. Simulation results demonstrate that the proposed method can achieve an improvement of around 30 dB in spurious-free dynamic range and an increase of about 5 bits in effective resolution without additional restrictions, in a background, adaptive manner. The error suppression capability is comparable to that of the reference channel method.

Keywords: time interleaved sampling; time mismatch error correction; internal channel reference estimation method; central differencing method

0 引言

模数转换器(analog to digital converter, ADC),作为现代通信系统中的重要组成部分,已经广泛应用于无线通信、数字信号处理以及各种传感器应用中^[1]。然而,模数转换器的采样速度和分辨率往往相互制约,为了解决该问题,现代模数转换系统引入了一种称为时间交织采样(time-interleaved analog-to-digital converter, TIADC)的技术^[2]。该技术通过设置 M 个子通道 ADC,对目标信号依次交替采样来实现分辨率不变,采样率达到单个子通道 ADC 的 M 倍^[3]。但时间交织采样技术会额外引入通道间失配误

差。失配误差是子通道 ADC 之间参数不一致所导致的误差,主要分为增益失配误差、失调失配误差和时间失配误差 3 种^[4]。

本文在 Solis 等^[5]研究的基础上,进一步总结了校正方法的 6 个评价维度,分别是:1)校正效果如何。2)校正过程资源消耗多少。3)校正过程是否在数字域。4)校正过程是否可以后台进行。5)校正方法是否对系统有额外限制。6)校正方法能否自适应误差和目标信号的变化。

目前在 3 种失配误差中,增益失配误差和失调失配误差已有可以满足 6 个维度的校正方法^[6]。针对失调失配误

差,可以通过消除子通道 ADC 间直流分量偏差的方法^[6],或者稍显复杂但更加准确的切割(chopping)方法^[7],这两种方法都可以实现对失调失配误差后台自适应校正,并且具有良好的校正效果。相似地,针对增益误差失配,也可以通过消除子通道 ADC 间增益偏差的方法来实现后台自适应的误差校正^[8]。

针对时间失配误差的校正,目前已有很多研究。在实际应用中较为主流的是基于参考通道的校正方法^[9-10],这类方法需要额外的参考通道,并且会对系统采样率有所限制。Singh 等^[11]提出一种基于同向正交调制的校正方法,该方法无杂散动态范围提升可以达到 23 dB,但调制过程软硬件资源消耗量非常大。白旭等^[12]提出一种基于可变步长最小均方算法的自适应估计方法,估计较为准确、收敛速度快,但需要外部输入参考信号,无法后台校正,无法适应目标信号和误差的变化。部分研究^[13-15]采用基于通道随机化的校正方法,刘虎生^[13]在通道随机化打散误差后,增加一个高频滤波器提取底噪功率驱动最小均方算法(least mean squares, LMS),实现了包含非线性误差的联合校正,但软硬件资源消耗大,校正效果不好。李睿^[6]提出基于片外延时滤波的校正方法,但补偿过程基于可变延时线,会使得方法部署困难,适应性差。张洋等^[16]提出基于改进级联泰勒补偿的校正方法,通过相邻通道做差估计误差,再通过三级泰勒补偿。但方法需要额外的 LMS 算法模块使得误差收敛,资源消耗大,收敛速度慢。崔文涛等^[17]提出结合拉格朗日插值和 farrow 分数延时滤波器的校正方法,校正效果好,但需部署大量有限脉冲响应(finite impulse response, FIR)滤波器,硬件资源消耗大,并且难以动态调整滤波器阶数,对目标信号变换适应性不好^[18]。

综上,目前在时间失配误差的校正上,已有方法主要在资源消耗、对系统的额外限制和对误差和目标信号的适应性上存在欠缺。本文提出一种基于内部参考通道的时间失配误差校正方法,将时间交织采样系统的一个子通道 ADC 作为内部参考通道来估计误差参数,通过误差重构的方法简洁地实现对误差的补偿。相比于文献^[6, 16, 17]中类似的方法,资源消耗量显著减少,而校正效果相近。最后通过仿真实验验证了本文方法的有效性。

1 方法核心理念

本文提出内部通道参考法作为误差估计方法,利用 TIADC 系统内部的子通道 ADC 作为参考通道。误差补偿过程则重构出时间失配误差在对应点处的影响。将重构出的误差影响从输出结果中减去即完成对误差的补偿。方法逻辑关系如图 1 所示。

2 TIADC 系统的数学建模和时间失配误差的分析

2.1 TIADC 系统的数学建模

一个 TIADC 系统是由 M 个并行子通道 ADC 组成。

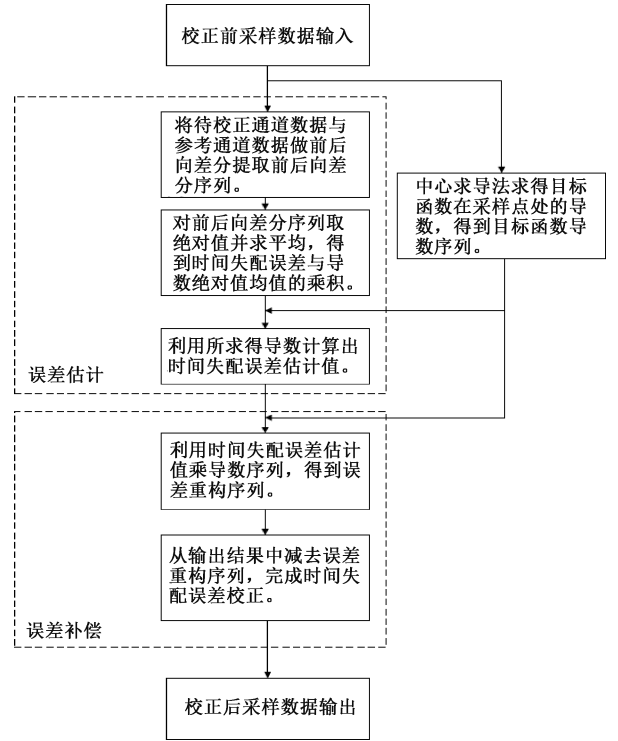


图 1 基于内部通道参考的时间失配误差校正方法逻辑关系示意图

Fig. 1 Schematic diagram of the logical relationship for time mismatch error correction method based on internal channel reference

每个子通道 ADC 的采样间隔为 MT_s , 每个子通道 ADC 的时钟相位与前一个子通道 ADC 相差 T_s , 各个子通道 ADC 的输出最终汇聚成一路输出。

以子通道 ADC₁ 第 1 次采样位置为参考时间零点, ADC_m 第 l 次采样时刻 t_{ml} 可表示为:

$$t_{ml} = \delta(t - lMT_s - mT_s) \quad (1)$$

在采样时刻 t_m 上, ADC_m 的采样输出可表示为:

$$y_m(t) = x(t) \sum_{l=-\infty}^{\infty} \delta(t - lMT_s - mT_s) \quad (2)$$

进一步地, 各个子通道 ADC 量化输出组合后可得到的整个 TIADC 系统的输出结果表示为:

$$y(t) = \sum_{m=0}^{M-1} y_m(t) = \sum_{m=0}^{M-1} \left(x(t) \sum_{l=-\infty}^{\infty} \delta(t - lMT_s - mT_s) \right) \quad (3)$$

将式(3)整理可得, 一个理想的 M 通道时间交织采样系统输出的结果应该为:

$$y(t) = x(t) \sum_{l=-\infty}^{\infty} \delta(t - lMT_s) \quad (4)$$

根据理想情况下的 M 通道时间交织采样系统数学模型, 可以求得时间失配误差的数学模型, 进而分析出时间失配误差的影响因素和校正方法。

2.2 时间失配误差的数学建模

在理想情况下, 两片相邻的子通道 ADC 采样时刻依次

延迟 T_s 。由于采样时间失配误差的存在,使采样时间间隔不为 T_s 。假设第 m 片子通道 ADC 的采样时间偏差为 Δt_m ,这会导致该子通道 ADC 相对于前一片子通道 ADC 的采样时间延迟 $T_s + \Delta t_m$,而不是 T_s ,从而形成时间失配误差。

时间失配误差 Δt_m 会在第 m 个子通道 ADC 的第 l 个点 t_{ml} 处产生一个值为 θ_{ml} 的时间失配误差值,可表示为:

$$y^*(t_{ml}) = y(t_{ml}) + \theta_{ml} \quad (5)$$

式(5)中利用 $y^*(t_{ml})$ 表示含有时间失配误差的采样输出结果。时间失配误差 θ_{ml} 的值可以用该子通道 ADC 的采样时间偏差和目标信号 $x(t)$ 在该点处的导数 $x'(t_{ml})$ 计算得到,可表示为:

$$\theta_{ml} = x'(t_{ml}) \cdot \Delta t_m \quad (6)$$

如式(6)所示,时间失配误差 θ_{ml} 的值取决于时间偏差 Δt_m 和目标信号在该点的导数 $x'(t_{ml})$ 。如果采用实时校正的方法,在 TIADC 系统正常工作时校正系统只能得到带有误差的输出数据 $y^*(t_{ml})$,又由于 θ_{ml} 在各点处的值同时受到该采样通道时间偏差和该点处目标信号导数的影响,因此难以在实时校正中直接提取或者估计误差值。

3 内部参考通道方法

内部参考通道方法利用 TIADC 系统中的其中一个子通道 ADC 作为参考通道,避免了单片 ADC 对系统的指标限制,也节省了参考通道 ADC 的硬件资源。

方法的核心思想是利用差分运算来比较参考通道和待估计通道之间的时间间隔差异,通过计算差分模值的均值,得到估计参数 α ,以此来反映时间间隔差异在待估计通道的影响。

1) 参考通道和待估计通道的差分运算

假设一个双通道系统,其中通道 1 的采样数据为 x_{2n-1} ,通道 2 的采样数据为 x_{2n} ,如果将通道 1 的信号进行一个延时则会得到 x_{2n+1} 。前向差分定义为通道 2 相对于通道 1 的差:

$$\Delta_{forward}(t) = x_{2n}(t) - x_{2n-1}(t) \quad (7)$$

而后向差分则定义为延时后的通道 1 相对于通道 2 的差:

$$\Delta_{backward}(t) = x_{2n+1}(t) - x_{2n}(t) \quad (8)$$

式(7)前向差分对应通道 2 的采样点与前面一个通道 1 采样点的时间间隔,而式(8)后向差分则对应通道 2 采样点与后面一个通道 1 采样点的时间间隔。

2) 模取值和均值计算

正如前文提到的,目标信号的导数可能存在正负的变化。因此对前后向差分取模来去除导数正负的影响。考虑到目标信号导数的变化,并不能直接将模值序列对应相减作为时间间隔的估计,但导数的均值是确定的常数。因此通过对两个模值序列求均值,可以使导数化为一个常数,从而方便估计时间失配误差。如式(9)所示。

$$E = \frac{1}{N} \sum_{t=1}^N |\Delta(t)| \quad (9)$$

3) 估计参数的计算

在经过一系列的处理之后,得到了前后向差分模值序列的均值,将这前后向序列的均值做差,即得到时间失配误差估计参数,这里用 α 来表示。如下:

$$\alpha = E_{forward} - E_{backward} \quad (10)$$

将计算步骤整理代入式(10)可得:

$$\alpha = \frac{1}{N} \sum_{t=1}^N |x_{2n}(t) - x_{2n-1}(t)| - \frac{1}{N} \sum_{t=1}^N |x_{2n+1}(t) - x_{2n}(t)| \quad (11)$$

由式(11)获得了估计参数 α 之后,对 α 的物理意义进行分析。 α 所提取的是时间间隔误差在待校正通道采样点的时间误差均值,即前文中的均值。每一个待校正通道都可以计算得到一个误差参数 α ,如式(12)所示。

$$\alpha_m = \frac{1}{N} \sum_{t=1}^N \theta_{ml} + \epsilon \quad (12)$$

根据式(6),可以将式(12)变形为:

$$\alpha_m = \frac{1}{N} \sum_{l=1}^N x'(t_{ml}) \cdot \Delta t_m + \epsilon = \Delta t_m \cdot \frac{1}{N} \sum_{l=1}^N x'(t_{ml}) + \epsilon \quad (13)$$

从式(13)中可以看到,用第 m 通道和参考通道计算得到的参数,其物理意义为该通道的采样时间偏差与目标信号在该通道采样点导数均值的乘积,而计算时产生的误差来自于序列中首项和末项之差除以 N ,因此是一个极小值。

4 校正流程设计

4.1 基于误差重构的时间失配误差补偿方法

接下来基于误差参数 α 对时间失配误差进行补偿,利用采样数据计算目标信号的导数,然后对时间失配误差进行重构,最后再从对应的数据上减去重构出的时间失配误差,即完成时间失配误差的补偿。

求导方法采用中心差分法,相比于常用的前向差分法,中心差分法能获得更小的截断误差和更高的数值稳定性,能更好地逼近实际的导数值。

4.2 校正具体实现过程

自参考估计方法中需要对数据进行差分、取模、求均值和求导计算。在时间失配误差校正的过程中,为了有效控制计算复杂性并确保及时的处理结果,采取了一种逐批次处理的策略。校正模块接收一定点数的原始采样数据作为一个批次,首先对该批次数据进行误差校正,校正完成之后,保存误差参数并输出该批次的数据。随后,模块接收下一批次的数据,然后基于上一批次的参数进行校正。这一策略旨在确保计算效率、处理实时性,并在处理过程中形成负反馈循环。处理流程如图 2 所示。

在每个批次的数据处理中,存在一个权衡问题。如果仅根据该批次的数据进行误差的估计和校正,式(13)中

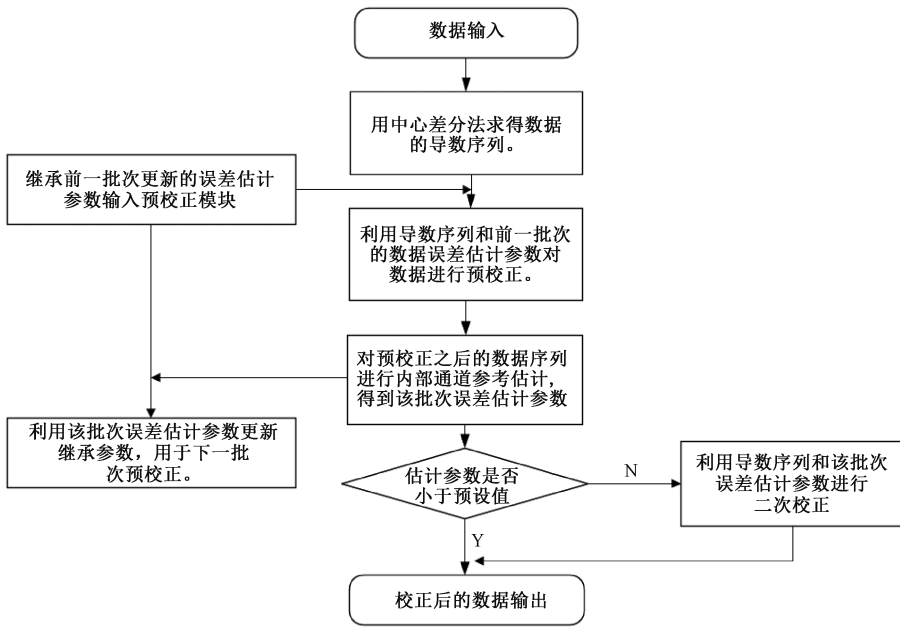


图 2 时间失配误差校正流程图

Fig. 2 Flowchart of the time mismatch error correction process

的 N 值可能过小, 导致误差值增大, 从而影响误差的准确度。另一方面, 如果每个批次使用大量数据来增大 N 值, 则可能牺牲计算效率和实时性。因此, 通过引入预校正的流程, 能够继承先前批次的误差估计参数, 实现对误差值的有效控制, 同时避免了过度增加计算量的问题。

5 测试与结果

为验证该方法的有效性, 利用仿真软件 (win10, MATLAB 2016a) 对不同情况下的 TIADC 系统时间失配误差校正进行了仿真验证。

针对四通道系统, 不能选定一个通道然后依次校正其他 3 个通道。所以采用了选定子通道 1 作为参考通道先校正子通道 3, 然后将校正完成的子通道 3 数据作为参考通道数据的延伸来校正子通道 2 和子通道 4。通过这样的校正策略成功仿真了四通道系统的时间失配误差校正。

对四通道系统仿真, 目标信号设置为频率是采样率 10% 的余弦信号, 时间误差设置为 $-0.4\% \sim 0.4\%$ 的随机数, 每个批次处理的采样数据量设置为 240 个数据点, 图 3 所示为校正前后的仿真结果频谱图。

图 3 中 0.1 频点处频谱分量为设定的目标信号, 0.15、0.35 和 0.4 频点处频谱分量为时间失配误差产生的误差分量。可以看到经过校正之后, 误差分量得到了较好的抑制。图中校正前的数据无杂散动态范围为 40.9 dB, 有效位数为 7.2 位。校正后无杂散动态范围提升至 75.4 dB, 有效位数提升至 12.8 位。经过时间失配误差校正, 无杂散动态范围提升幅度为 34.5 dB, 有效位数提升幅度为 5.6 位。

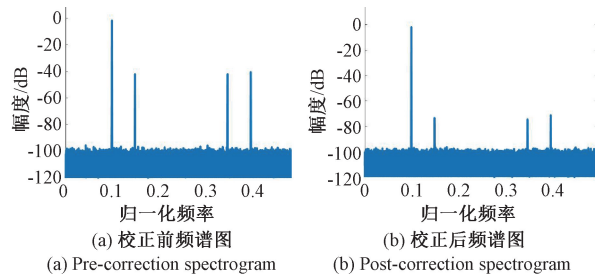


图 3 四通道系统 10% 频率仿真结果频谱图

Fig. 3 Spectrum of the simulation results for the four-channel system at 10% frequency

为了验证本方法在不同目标信号频率下的效果, 设置目标信号频率分别为采样率的 17% 和 23%, 时间误差和采样数据量设置与 10% 频率时相同。图 4 和 5 为校正前后的仿真结果频谱图。

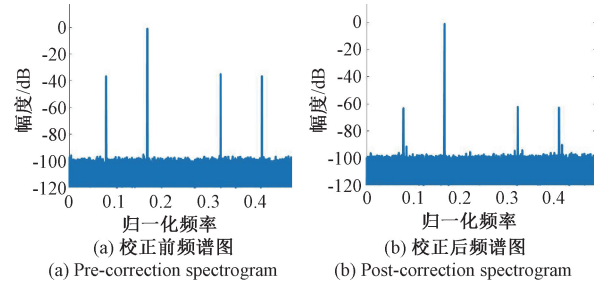


图 4 四通道系统 17% 频率仿真结果频谱图

Fig. 4 Spectrum of the simulation results for the four-channel system at 17% frequency

在目标信号频率为采样率 17% 和 23% 的情况下, 无杂

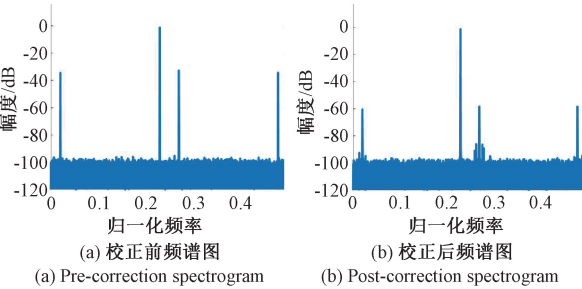


图 5 四通道系统 23% 频率仿真结果频谱图
Fig. 5 Spectrum of the simulation results for the four-channel system at 23% frequency

散动态范围分别由校正前的 35.8 dB 提升至 62.9 dB,提升幅度 27.1 dB; 34.2 dB 提升至 60.5 dB,提升幅度为 26.3 dB。有效位数从 6.4 位提升至 11.6 位,提升幅度 5.1 位;有效位数从 6.0 位提升至 10.4 位,提升幅度 4.3 位。可以看到,随着目标信号频率的上升,校正效果有所降低,但在第一奈奎斯特带内的信号仍然能得到较好的校正效果。

为了凸显本文方法创新性与先进性,对同样满足后台校正和自适应性评价维度的方法,在同等条件下进行了仿真实验,并将结果依据另 4 种评价维度整合对比如表 1 所示。

表 1 本文与其他文献方法四维度对比

Table 1 Four-Dimensional comparison of this work with methods from other references

评价维度	本文	文献[11]	文献[13]	文献[16]	文献[6]
校正效果	26 dB	20 dB	16 dB	30 dB	27 dB
资源消耗	5.75 次加法 1 次乘法	1 次加法 2 次乘法	20 次乘法以上	18 次加法 15 次乘法	4.75 次加法 2 次乘法
额外条件或限制	无	有	有	有	有
数字域	是	是	否	是	否

从表中可以看出,在同样满足后台校正和自适应性的方法中,本文方法矫正效果较好,计算资源消耗显著少于其他方法,这里之所以采用每采样点计算次数的多少来做对比,主要是考虑到对计算次数对比适用于绝大多数的实现平台,而如果统计加法器等器件数量,则更多是针对现场可编程门阵列(field-programmable gate array, FPGA)平台。本文方法没有额外条件限制,校正过程位于数字域。

综上,本文方法具有校正效果较好,计算资源消耗少,没有额外条件限制及位于数字域的优势。这些优势使得本文方法适用于基于多种平台的超高速高分辨率 TIADC 采样。

6 结 论

本文针对时间交织采样系统中的时间失配误差校正需求,提出了一种基于内部通道参考的时间失配误差校正方法。该方法由内部通道参考时间失配误差估计方法和误差重构时间失配误差补偿方法组成。内部通道参考时间失配误差估计方法将时间交织采样系统的一条子通道 ADC 作为参考通道,实现了对时间失配误差的后台、无需额外硬件、自适应的估计。误差重构方法利用内部通道参考估计得到的误差参数和目标信号的导数重构出时间失配误差,从带误差信号中把时间失配误差减去完成补偿。

结果表明,本方法对第一奈奎斯特带内的目标信号具有良好的校正效果,无杂散动态范围提升在 30 dB 左右,有效位数提升在 5 位左右,并且对目标信号频率的变化具有

良好的适应性。

参考文献

[1] 姜子林,吴旦昱,季尔优,等. 基于以太网通信的高采样率 ADC 交织校准实现[J]. 电子测量技术, 2021, 44(20): 53-59.
JIANG Z L, WU D Y, JI E R Y, et al. Implementation of high-sampling-rate ADC interleaving calibration based on ethernet communication[J]. Journal of Electronic Measurement and Instrumentation, 2021, 44(20): 53-59.

[2] 杨扩军,田书林,蒋俊,等. 基于 TIADC 的 20 GS/s 高速数据采集系统[J]. 仪器仪表学报, 2014, 35(4): 841-849.
YANG K J, TIAN SH L, JIANG J, et al. High-speed data acquisition system based on TIADC with 20 GS/s[J]. Chinese Journal of Scientific Instrument, 2014, 35(4): 841-849.

[3] 贾逸群. 多通道时间交织高速采样算法研究及 FPGA 实现[D]. 南京:南京航空航天大学, 2019.
JIA Y Q. Research on multi-channel time interleaving high-speed sampling algorithm and FPGA implementation[D]. Nanjing: Nanjing University of Aeronautics and Astronautics, 2019.

[4] 杨扩军,孔祥伟,施佳丽,等. 数理统计和频谱分析的 TIADC 误差校正方法[J]. 电子科技大学学报, 2018, 47(1): 43-50.
YANG K J, KONG X W, SHI J L, et al. TIADC

- error correction method based on mathematical statistics and spectrum analysis [J]. Journal of University of Electronic Science and Technology of China, 2018, 47(1): 43-50.
- [5] SOLIS F, REYES B T, MORERO D A, et al. Design and experimental verification of a novel error-backpropagation-based background calibration for time interleaved ADC in digital communication receivers[J]. ArXiv preprint arXiv, 2204.04806, 2022.
- [6] 李睿. 高速高精度时间交织型 ADC 校准技术研究[D]. 成都:电子科技大学, 2023.
- LI R. Research on calibration technology for high-speed, high-precision time-interleaved ADCs [D]. Chengdu: University of Electronic Science and Technology of China, 2023.
- [7] LIU X Y, XU H, WANG Y N, et al. Calibration for sample-and-hold mismatches in M-channel TIADCs based on statistics [J]. Applied Sciences, 2019, 9(1): 198.
- [8] 杨楠. 一种高速低功耗流水线 ADC 的设计[D]. 成都:电子科技大学, 2016.
- YANG N. Design of a high-speed, low-power pipeline ADC[D]. Chengdu: University of Electronic Science and Technology of China, 2016.
- [9] KANG H W, HONG H K, PARK S, et al. A sign-equality-based background timing-mismatch calibration algorithm for time-interleaved ADCs [J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2016, 63(6): 518-522.
- [10] 曹宇, 苗澎, 黎飞, 等. 625 MS/s, 12 bit 双通道时间交织 ADC 的设计研究[J]. 电子测量与仪器学报, 2021, 35(3): 10.
- CAO Y, MIAO P, LI F, et al. Design research of 625 MS/s, 12 bit two-channel time-interleaved ADC [J]. Journal of Electronic Measurement and Instrumentation, 2021, 35(3): 10.
- [11] SINGH S, ANTILA L, EPP M, et al. Frequency response mismatches in 4-channel time-interleaved ADCs: Analysis, blind identification, and correction[J]. IEEE Transactions on Circuits & Systems I: Regular Papers, 2015, 62(9): 2268-2279.
- [12] 白旭, 韦雪洁, 胡辉, 等. TIADC 系统误差自适应估计及补偿方法[J]. 电子测量与仪器学报, 2017, 31(12): 7.
- BAI X, WEI X J, HU H, et al. Adaptive estimation and compensation method for TIADC system errors [J]. Journal of Electronic Measurement and Instrumentation, 2017, 31(12): 7.
- [13] 刘虎生. 多通道时间交错采集系统通道失配误差校准算法研究[D]. 长沙:国防科技大学, 2020.
- LIU H SH. Research on channel mismatch error calibration algorithm for multi-channel time-interleaved acquisition system [D]. Changsha: National University of Defense Technology, 2020.
- [14] DEVARAJAN S, SINGER L, KELLY D, et al. 16.7 A 12b 10 GS/s interleaved pipeline ADC in 28 nm CMOS technology [C]. 2017 IEEE Solid-State Circuits Conference (ISSCC), 2017.
- [15] 肖瑞, 陈红梅, 王舰, 等. 基于参考通道随机化的 TIADC 校准算法[J]. 电子测量与仪器学报, 2021, 35(6): 147-153.
- XIAO R, CHEN H M, WANG J, et al. TIADC calibration algorithm based on reference channel randomization[J]. Journal of Electronic Measurement and Instrumentation, 2021, 35(6): 147-153.
- [16] 张洋, 崔子豪, 张建伟, 等. 基于改进级联泰勒补偿的 TIADC 时间误差校准[J]. 电子测量技术, 2023, 46(11): 66-73.
- ZHANG Y, CUI Z H, ZHANG J W, et al. TIADC time error calibration based on improved cascaded taylor compensation [J]. Electronic Measurement Technology, 2023, 46(11): 66-73.
- [17] 崔文涛, 李杰, 张德彪, 等. 基于国产 ADC 芯片的 TIADC 系统时间误差自适应校准算法[J]. 仪器仪表学报, 2021, 42(11): 132-139.
- CUI W T, LI J, ZHANG D B, et al. Adaptive calibration algorithm for TIADC system time error based on domestic ADC chips[J]. Chinese Journal of Scientific Instrument, 2021, 42(11): 132-139.
- [18] 许川佩, 江林, 黄喜军. 基于埃特金逐步插值滤波器的 TIADC 时间误差校准方法[J]. 仪器仪表学报, 2023, 44(2): 93-100.
- XU CH P, JIANG L, HUANG X J. TIADC time error calibration method based on Aitken's stepwise interpolation filter[J]. Chinese Journal of Scientific Instrument, 2023, 44(2): 93-100.

作者简介

吴朱羽, 硕士研究生, 主要研究方向为时间交织采样系统的失配误差校正算法研究与实现。

E-mail: wuhoang@foxmail.com

戴永寿(通信作者), 教授, 主要研究方向为智能信息处理。

E-mail: daiys@upc.edu.cn