

DOI:10.19651/j.cnki.emt.2415447

# 星载 CCD 图像数据高速可靠性传输接口设计\*

陈云坤<sup>1,2</sup> 赵欣<sup>2</sup> 邱晓晗<sup>2</sup> 林方<sup>1,2</sup> 毋路遥<sup>1,2</sup>(1. 中国科学技术大学 合肥 230026; 2. 中国科学院合肥物质科学研究院安徽光学精密机械研究所  
环境光学与技术重点实验室 合肥 230031)

**摘要:** 随着高分辨率卫星载荷 CCD 相机的分辨率越来越高,其获取的图像数据量急剧增加,如何将载荷数据高速可靠地传输至后端设备处理是必须解决的问题。本文在高速串行接口芯片 TLK2711 和同源时钟的基础上进行研究,针对星载 TLK2711 在高速数传链路中可能出现的传输误码等问题进行分析,提出了一种基于低复杂度 CRC 算法的高速数传接口设计,分别从硬件和逻辑两个方面进行高速数传的可靠性分析。硬件方面基于同源时钟,在发送端和接收端对 FPGA 和 TLK2711 提供参考时钟,逻辑方面通过 FB-SC-CRC 校验方法,在高速传输时为数据提供数据监测、少错纠正的技术保障,降低了数据传输时的资源消耗。经试验验证,通过使用同源时钟,该数传接口实现了可靠的数据传输,码率可达 1 600 Mbit/s,误码率约为 0,逻辑资源使用比传统 CRC 降低了约 2/3。

**关键词:** 高速串行传输;TLK2711;CRC 校验;低误码率

**中图分类号:** TN4 **文献标识码:** A **国家标准学科分类代码:** 510.1050

## Design of high-speed and reliable transmission interface for spaceborne CCD image data

Chen Yunkun<sup>1,2</sup> Zhao Xin<sup>2</sup> Qiu Xiaohan<sup>2</sup> Lin Fang<sup>1,2</sup> Wu Luyao<sup>1,2</sup>

(1. University of Science and Technology of China, Hefei 230026, China; 2. Key Laboratory of Environmental Optics and Technology, Anhui Institute of Optics and Fine Mechanics HFIPS, Chinese Academy of Sciences, Hefei 230031, China)

**Abstract:** With the increasing resolution of high-resolution satellite payload CCD cameras, the amount of image data they obtain has sharply increased. How to transmit payload data to backend devices for processing at high speed and reliability is a problem that must be solved. This article conducts research on the high-speed serial interface chip TLK2711 and the same source clock, and analyzes the transmission errors and other issues that may occur in the high-speed data transmission link of the onboard TLK2711. A high-speed data transmission interface design based on the low complexity CRC algorithm is proposed, and the reliability analysis of high-speed data transmission is carried out from both hardware and logic aspects. In terms of hardware, it is based on the same origin clock, providing reference clocks for FPGA and TLK2711 at the sending and receiving ends. In terms of logic, it uses the FB-SC-CRC verification method to provide technical support for data monitoring and error correction during high-speed transmission, reducing resource consumption during data transmission. Through experimental verification, the data transmission interface has achieved reliable data transmission through the use of homologous clocks, with a bit rate of up to 1 600 Mbit/s and an error rate of 0. The use of logical resources has been reduced by about 2/3 compared to traditional CRC.

**Keywords:** high-speed serial transmission; TLK2711; CRC parity; low error rate

## 0 引言

空间光学传感器在对地观测、气象观测、天文探索等领域有着广泛的应用<sup>[1]</sup>。近年来,空间遥感技术的发展,使得卫星遥感数据的获取方式呈现多样化趋势。空间面阵型

电荷耦合器件(charge-coupled device, CCD)具有输出数据率大、输出通道多和图像量化位数高等特点,导致载荷的实时输出数据量急剧增加<sup>[2-4]</sup>。数据在高速传输中,由于信道衰减、传输线反射、噪声及扰动等各种因素的影响,导致数据在接收时产生误码。为保证星上图像数据传输的高可靠

收稿日期:2024-01-28

\* 基金项目:国家重点研发计划项目(2022YFB3904805)资助

性,数据传输系统必须具有传输速率高、低功耗、低误码率等特点<sup>[5-6]</sup>。传统的 RS422 接口和低电压差分信号(low voltage differential signal, LVDS)接口已经无法满足高速大容量数据传输的需求,如果通过增加并行线路的数量来实现载荷数据传输速率的提高,不仅会增加成本,不利于小型化、集成化,而且线路数量的增加也会影响信号的质量,并行线路越多,越容易受到外界的干扰,导致信号存在较大的时延,数据传输不可靠<sup>[7]</sup>。TLK2711 是一种基于串行/解串(serializer/de-serializer, SerDes)技术的高速收发器件,单路串行传输速率高达 2.5 Gbit/s<sup>[8]</sup>。但 TLK2711 对输入的时钟要求较高,实际图像传输时可能出现超乎预期的误码。张媚等<sup>[9]</sup>在文章中指出,在数据发送端,多位宽并行数据传输方式易受信号同步问题影响,各信号的瞬时抖动不一致必将导致传输质量的下降。徐磊等<sup>[10]</sup>通过设计时钟管理控制模块来对信息传输进行时序控制,可以高速传输数据,但存在信号延迟较大,同步性较差等问题。何品权等<sup>[11-12]</sup>所设计的高速数传接口,应用效果良好,但缺少纠错编码算法的设计,导致误码率偏高,无法保证传输可靠性。任静<sup>[13]</sup>设计了以太网协议到专用链路协议的高速协议转换地检系统,系统使用了循环冗余校验(cyclic redundancy check, CRC)编码技术,但仅用于校验数据传输是否出错,并未进行纠错。Ken-ichi 等<sup>[14-15]</sup>采用前向纠错编码(forward error correction, FEC),虽然提高了数据传输的可靠性,但 FEC 算法译码过程较为复杂,且耗时较长,不适用于卫星载荷相机的高速数据传输。余达等<sup>[16]</sup>采用晶振输出的时钟经多路时钟分路器输出多路低抖动时钟作为发送端系统的参考时钟,虽然能解决时钟相位对齐,但仍存在时钟抖动较大等问题。温超然等<sup>[17]</sup>提出基于同源时钟和使用里德-所罗门(reed-solomon, RS)编码的低抖动延时设计,但是 RS 编码运算强度大,处理数据量小。

本文针对上述方案的不足,在现有基础上提出了一种具有高传输速率高可靠性的数传接口设计。硬件上采用同源时钟,逻辑上加入一种纠错能力强且易于硬件实现的低复杂度的 CRC 纠错编码算法,该算法的译码过程比传统 CRC 更加简单。预计可以实现占用更少的逻辑资源,但仍满足降低误码率的需求。

## 1 数据传输接口设计

### 1.1 CCD 图像数据传输结构

成像光谱仪每次对地拍摄获取的是按光谱展开的地面条带图像,其空间分辨率要求低,但获取精度高。图像探测器选用紫外增强背照帧转移型探测器 CCD-47-20,该型号 CCD 在探测波段(300~500 nm)具有大于 50% 的量子效率,该 CCD 电势阱高,具有低速低噪声读出端口,同时芯片自带真空封装的半导体制冷器可以有效降低暗电流。包含 1 024×1 024 有效像素,像元尺寸为 13 μm,满阱电荷数为 100Ke-/pixel<sup>[18]</sup>。每块 CCD 均通过 LVDS 接口进行数据

传输。本研究共采用了 4 块 CCD,它们通过四通道 LVDS 进行数据传输。

采用 DS90LV032A 作为 LVDS 传输 CCD 采集设备数据的芯片。该芯片将串行信号输入到现场可编程门阵列(field-programmable gate array, FPGA),经过 FPGA 的转换,将信号转化为 16 位的并行信号,然后传输到 TLK2711 芯片。在 FPGA 的选择上,本文采用了 Xilinx 公司的 Spartan6 系列的 XC6SLX75-3FGG484C 作为数据传输系统的主控芯片。该芯片采用 SPI 主从模式,上电后, SPI-Flash 芯片引导程序启动。本文选用的芯片型号为 M25P32。系统采用 100 MHz 恒温晶振为 FPGA 提供时钟信号,同时, FPGA 也将同源晶振时钟供给 TLK2711 芯片。

TLK2711 是属于数千兆位收发器的 Wizard Link 收发器系列,是一种物理层接口器件,支持 1.6~2.5 Gbps 的串行数据率,提供超过 2 Gbps 的数据带宽,可应用于超高速、点对点的双向传输系统中;支持片内 8 B/10 B 编解码和逗号对齐(comma alignment);串行输出可以编程设置预加重,对高频分量进行补偿;所以 TLK2711 满足高速串行数据传输的需求。TLK2711 串行差分信号经超小型连接器(subminiature version A, SMA)接口输出到接收端,同时单端信号线阻抗匹配设计为 50 Ω。差分信号输入到接收端 TLK2711,可被芯片解析出串行数据中内嵌的时钟信号并将串行数据恢复成 16 位并行数据传输到 FPGA。FPGA 对数据进行 CRC 校验,随后将数据通过采集卡(PCIe-7821R)并口(VHDCI-68)发送到上位机进行数据采集。CCD 相机数据传输接口如图 1 所示。

### 1.2 数据传输协议制定

为了确保数据在协议通道中正确传输,必须在通道中输入一些控制信息。系统上电后,需要对 TLK2711 进行初始化,通过连续发送 1 ms 的同步字符以完成握手,确保数据的正常收发。在串行数据传输时,由于并行数据经串行器变为串行数据时,字符边界丢失。当串行数据恢复为并行数据时,必须依赖数据对齐,链路才能识别出并行数据相关的字符边界,因此,在发送完一行数据包之后必须发送至少两个同步字符数据进行对齐。协议的状态转换图如图 2 所示。

TLK2711 协议使用 8 B/10 B 编码,有效的保持了直流平衡,预防数据传输过程中出现连续的 5 个 0 或 1。利用 8 B/10 B 编码中的 K 字符和 D 字符组合实现数据的接收发送功能,而数据对齐所需要的“comma”正是通过组合的同步字符 K28.5 D5.6 编码生成。帧头采用 K28.5 D11.5、帧尾采用 K29.7 K28.5。协议发送接收数据所用的时序和所采用的数据帧格式如图 3 所示。每个时钟上升沿发送和接收 16 bit 并行数据,发送 K 码时 TKLSB 和 TKMSB 置 1,发送 D 码时置 0。图中 0xC5BC 是由同步字符 K28.5 D5.6 计算得到的 16 进制数,由于 8 B/10 B 编码,所以必须发送两个 C5BC 才能编码生成 1 个“comma”。0xABBC 和

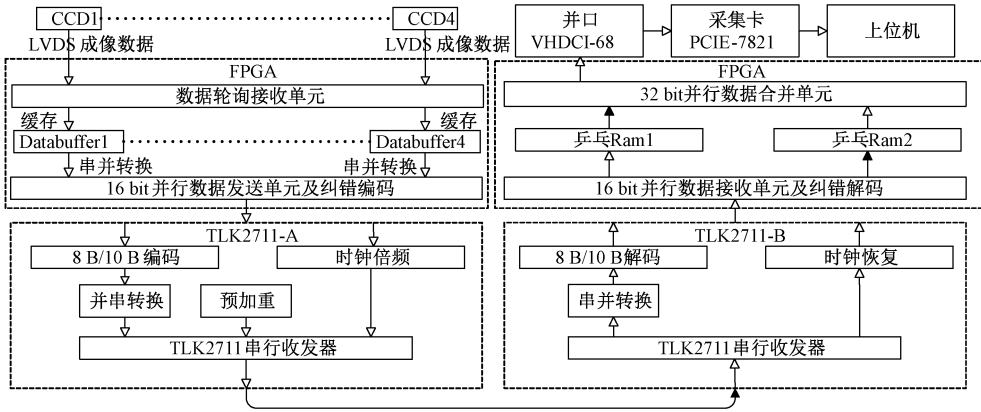


图 1 CCD 相机数据传输结构

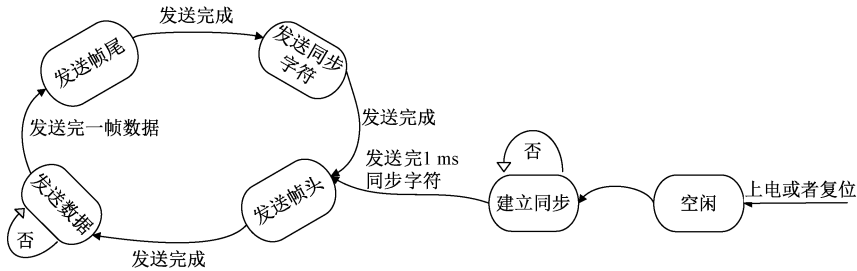


图 2 协议状态转换图

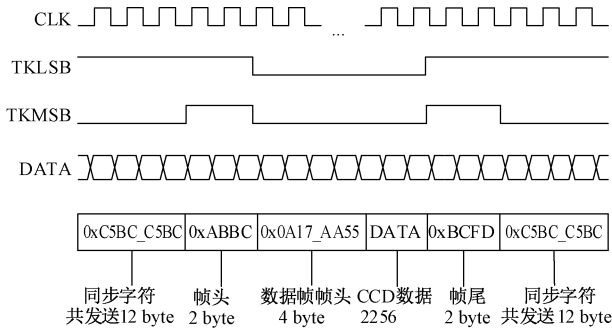


图 3 时序图及数据帧格式

0xBCFD 分别是 K28.5 D11.5 和 K29.7 K28.5 计算得来的 16 进制数。在每两个数据包之间,持续发送 6 个同步字符以实现数据的对齐。此外,如果前端没有数据需要发送,将持续发送同步字符。

## 2 算法原理

### 2.1 FB-SC-CRC 算法

由于星载光谱仪相机数据传输的实时性,以及 FPGA 的数据处理能力和资源有限性,为了降低误码率,使用基于前向后向综合征计算(forward backward syndrome computation, FBSC)<sup>[19]</sup>的 CRC 纠错编码算法,该算法译码简单快速、纠错能力强,且占用逻辑资源少。

#### 1) 对称编码原理

由传统 CRC 算法可知,码字  $c(x)$  是生成多项式  $g(x)$  的倍数,所以存在 1 个单一的倍数  $q(x)$ ,使得:

$$c(x) = q(x)g(x) \quad (1)$$

将式(1)中的  $x$  替换成  $x^{-1}$ ,两边同时乘以  $x^{N-1}$ ,得到:

$$c(x^{-1})x^{N-1} = q(x^{-1})g(x^{-1})x^{N-1} \quad (2)$$

右侧  $x^{N-1}$  可以分解为  $x^{K-1}x^{N-K}$ ,因为  $M = N - K$ ,所以等价于  $x^{K-1}x^M$ 。因此,式(2)变为:

$$c(x^{-1})x^{N-1} = (q(x^{-1})x^{K-1})(g(x^{-1})x^M) \quad (3)$$

根据式(3),反次序多项式  $c(x^{-1})x^{N-1}$  是反次序多项式  $g'(x) = g(x^{-1})x^M$  的倍数。即  $c' = (c_0, c_1, \dots, c_{N-2}, c_{N-1})$  是多项式  $g' = (g_0, g_1, \dots, g_{M-1}, g_M)$  生成的码字。因此,通过反转所有多项式的次序,以对称的方式回顾解码的过程。

反次序综合征  $s'(x) = y(x^{-1})x^{N-1} \text{ bmod } g'(x)$ ,从方程中给出  $s'(x) + y(x^{-1})x^{N-1} = 0 (\text{bmod } g'(x))$  且  $q'(x)$  存在,使得:

$$s'(x) + y(x^{-1})x^{N-1} = q'(x)g'(x) \quad (4)$$

将式(4)中  $x$  替换为  $x^{-1}$ ,同时两边乘以  $x^{N-1}$ ,恢复为正常的次序。整个方程为:

$$s'(x^{-1})x^{N-1} + y(x) = q''(x)g(x) \quad (5)$$

其中,  $q''(x) = q'(x^{-1})x^{N-1}$ 。  $y(x) + s'(x^{-1})x^{N-1}$  是

生成多项式  $g(x)$  生成的代码的码字。 $s'(x^{-1})x^{N-1}$  是  $N-1$  次多项式,它的  $K$  位最低阶系数都是 0。

2) 纠错编码原理

分解大小为  $N$  阶的公式  $y(x)$  为如下 3 个公式所示,其公式分解图如图 4 所示。

$$y(x) = y_l^f(x)x^{l+M} + y_l^m(x)x^l + y_l^b(x) \quad (6)$$

其中,  $y_l^f(x)$  对应于多项式  $y(x)$  的  $N-M-l$  位最高次项系数 ( $f$  代表“前向系数”),  $y_l^m(x)$  对应于多项式  $y(x)$  在  $x^l$  到  $x^{l+M-1}$  中间的  $M$  位系数 ( $m$  代表“中间系数”),  $y_l^b(x)$  对应于多项式  $y(x)$  的  $l$  位最低次项系数 ( $b$  代表“后向系数”)。这些公式定义为  $y_l^f(x) = \sum_{i=l+M}^{N-1} y_i x^{i-M-l}$ ,  $y_l^m(x) = \sum_{i=l}^{l+M-1} y_i x^{i-l}$  和  $y_l^b(x) = \sum_{i=0}^{l-1} y_i x^i$ 。

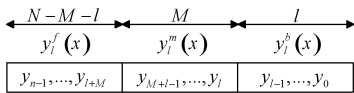


图 4  $y(x)$  公式分解图示

部分前向余数  $r_l^f(x)$  表示为:

$$r_l^f(x) = y_l^f(x)x^M \pmod{g(x)} \quad (7)$$

位反转顺序过程定义部分后向余数  $r_l^b(x)$  由反序多项式  $y_l^b(x) = y_l^b(x^{-1})x^l$  乘以  $x^M$  和反序多项式  $g'(x)$  构成:

$$r_l^b(x) = y_l^b(x)x^M \pmod{g'(x)} \quad (8)$$

由式(4)、(5)可知,  $r_l^b(x) = r_l^b(x^{-1})x^M$  表示  $r_l^b(x)$  的逆阶多项式。

将  $r_l^f(x)$  和  $r_l^b(x)$  相加,可以得到中间余数  $r_l^m(x)$  为:

$$r_l^m(x) = r_l^f(x) + r_l^b(x) \quad (9)$$

同时在帧内  $l$  比特的水平下,中间综合征  $s_l^m(x)$  为:

$$s_l^m(x) = y_l^m(x) + r_l^m(x) \quad (10)$$

根据计算结果可以等效为多项式码的码字,如图 5 所示。

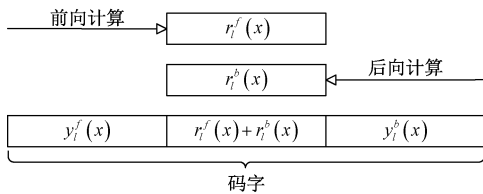


图 5 等效多项式码字

将  $y(x)$  分解为  $\lambda$  个部分,每个部分大小为  $M$ ,然后计算  $\lambda$  个部分的中间综合征  $s_{kM}^m(x) = r_{kM}^m(x) + y_{kM}^m(x)$ ,其中  $k = 0, 1, \dots, \lambda - 1$ ,中间余数由部分余数  $r_{kM}^f(x)$  和  $r_{kM}^b(x)$  计算得来。

设传输后只有 1 个错误发生在位置  $a(a = k_a M + \delta_a)$  处,其中  $0 \leq \delta_a < M$ ,即错误发生在第  $k_a$  个部分。根据传统 CRC,可知道在相同参数的情况下,中间综合征仅取决于误差多项式  $e(x)$ 。因为  $e(x) = x^a$ ,所以  $e_{k_a M}^f(x) = 0$ ,

$e_{k_a M}^m(x) = x^{\delta_a}$  和  $e_{k_a M}^b(x) = 0$ 。因此,部分与  $e(x)$  相关的前向后向的余数等于 0,  $s_{k_a M}^m = x^{\delta_a}$ ,即权重为 1 的多项式。值  $\delta_a$  就代表  $y(x)$  在索引  $a = k_a M + \delta_a$  的比特位翻转获得码字。

3) 复杂度对比

检测过程分为两个步骤。首先,当生成多项式为  $g(x)$  时,通过递归计算  $r_l^f(x)$ ,完成全部递归计算所需的异或门数为  $N(\omega(g) - 1)$ ,其中  $\omega(g)$  表示生成多项式  $g(x)$  中非零系数的数量。对于 FB-SC-CRC 算法,由于需要计算前向和后向余数,因此需要两倍数量的异或门。此外,该算法还需要计算中间余数,因此需要额外的  $N$  个异或门。因此,异或门的总数为  $2N(\omega(g) - 1) + N = 2N\omega(g) - N$ 。其次,传统的 CRC 算法需要将实际接收到的码字综合征与  $N$  个综合征进行比较,然后检测结果向量是否为零向量,这种方法实际上需要共  $2N \times M$  个异或门和或门。而 FB-SC-CRC 算法需要检测是否存在汉明权重为 1 的中间综合征,如果综合征的汉明权重大于 1 或者等于 0,则  $y(x)$  保持不变。因此,每个 bit 的复杂度可以表示为 5 个二进制操作(1 个异或门和 4 个或门,以计算综合征的汉明权重是否为 1),总计  $5N$  个两输入门操作。传统 CRC 与 FB-SC-CRC 算法的复杂度对比情况如表 1 所示。

表 1 传统算法与 FB-SC-CRC 算法的复杂度对比

	传统算法	FB-SC-CRC 算法
综合征计算	$N\omega(g) - N$	$2N\omega(g) - N$
检错纠错	$2NM$	$5N$
总和	$N(2M + \omega(g) - 1)$	$N(2\omega(g) + 4)$

2.2 校验逻辑实现

对 FB-SC-CRC 算法加入后的系统传输实时性进行了深入分析。图像数据以 64 bit 为基本单元,经过纠错算法处理,增加了冗余信息,扩展为 80 bit,导致需要传输的总数据率增加了 1/5。TLK2711 芯片的收发性能优越,在 100 M 时钟下,提供 1.6 Gbps 的有效数据带宽,在满足有效数据带宽占比的情况下,完全满足该算法对于带宽的消耗。图 6 展示了 FB-SC-CRC 算法应用于数据传输的结构功能框图。CCD 图像数据经过 FPGA 轮询接收多通道串行数据并转化为 16 bit 并行数据,使用两片块存储(Block RAM)进行乒乓缓存操作,当数据到来时缓存进 RAM1 中,同时进行纠错编码,将校验码缓存。完成 1 包数据的缓存后,将缓存位置切换至 RAM2,同时读取 RAM1 中的数据。在接收端,将图像数据与校验数据分开,同时对图像数据进行纠错编码,并对比两组校验数据对图像数据进行检错纠错。

3 试验验证及分析

该数据传输系统主要由数据采集设备、数据传输设备



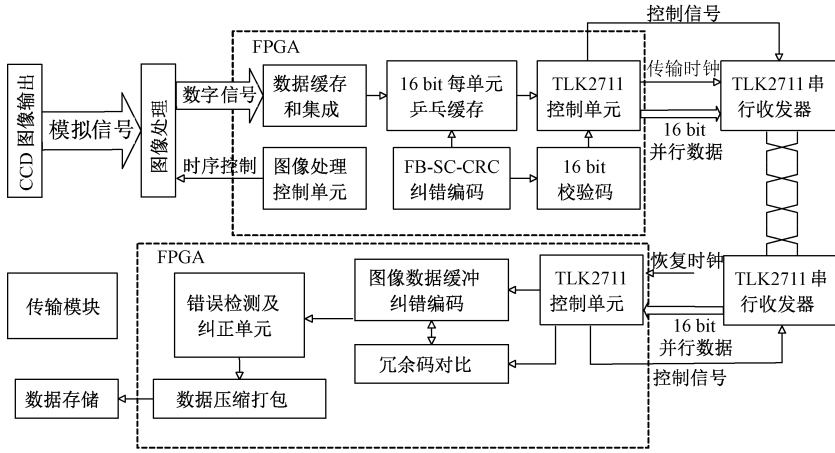


图 6 FB-SC-CRC 纠错编码算法实现结构功能框图

以及上位机组成。如图 7 所示，其中，数据采集设备主要负责从 CCD 图像传感器获取图像数据并将其发送，数据传输设备则负责将数据进行 CRC 编码和解码并传输，而上位机软件则负责接收、显示和存储传输过来的图像数据。系统上电之后，芯片初始化，传感器开始采集图像数据，模拟星载连续发送数据。数据先经过 FPGA 进行 CRC 编码，每 64 bit 有效数据编码生成 16 bit CRC 校验码，然后连续发送到 TLK2711\_A，经 TLK2711\_A 并串转换成串行数据，串行数据经超小型连接器 SMA 接口输出，由 TLK2711\_B 接收并恢复成 16 bit 并行数据，发送给 FPGA 接收并进行 CRC 解码，由 FPGA 的乒乓缓存模块将数据存储，发送时将每两个 16 bit 数据合并作为 1 个 32 bit 数据，通过 VHDCI\_68 并口传输到上位机接收、显示和存储。

### 3.1 纠错性能验证

对 FB-SC-CRC 纠错算法进行正确性验证。在 FPGA 内部通过模拟数据源向算法编码器发送 0x0000-0x040f 连

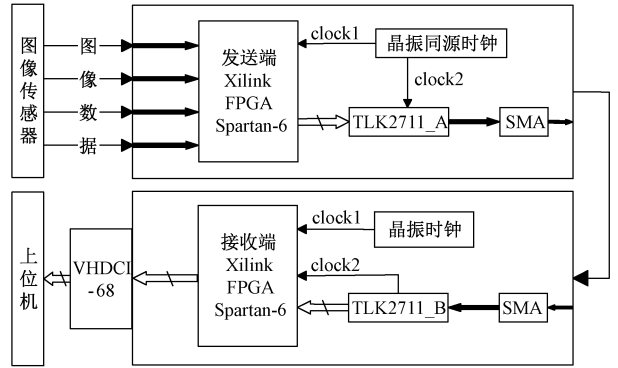


图 7 系统整体框图

续递增的自校数据，同时对每组数据加入单粒子翻转，以测试其纠错能力。随机取 1 组仿真数据进行分析，纠错编码的时序仿真波形如图 8 所示。

Tx_Data[15:0]	012d	0128	0128	012a	012a	012c	defc	012c	012d
crcData[63:0]	012c012d012a01	0128012801280127	0128012801280127	01280128012a0127	01280128012a012b	012c0128012a012b	012c0128012a012b	012c0128012a012b	012c0128012a012b
Rx_Data[15:0]	012d	0128	0128	012a	012a	012c	defc	012c	012d
crcData[179:0]	0128012a012b0a	012d012801280127d0f7	012801280127d0f78128	01280127d0f781280128	0127d0f781280128012a	d0f781280128012a012b	01280128012a012bdefc	0128012a012bdefc812c	0128
RecData[15:0]	012d	0128	0128	012a	012a	012c	0127	012c	012d

图 8 FB-SC-CRC 纠错算法仿真时序图

由图可知，以 0x0128\_0129\_012a\_012b 为例，生成的冗余校验码为 0xdefc，加入单比特翻转，可以看到 0128 变为 8128。根据算法可知后向余数计算为 0128，将 8128 与 0128 进行异或运算，得到 8000，结果中显示只有第一位是 bit“1”，说明第一“bit”位的数据发生了翻转，将 8000 与 8128 进行异或运算，得到 0128，即为纠正后数据，与原始数据一致。实验得出的结果与单比特翻转位置一致，证明 FB-SC-CRC 纠错算法能够发现并正确纠正单比特错误。

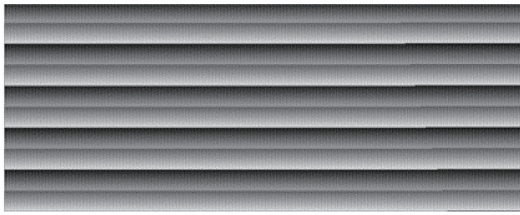
### 3.2 传输系统性能分析

对 FB-SC-CRC 纠错算法进行传输系统性能验证。对高速传输系统进行性能测试的过程中，本文使用 CCD 相机模拟数据源，通过连续发送自加数据并加入单比特翻转，

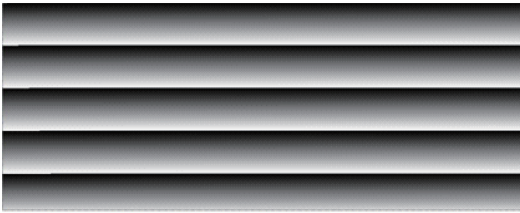
收集了在算法参与和不参与两种情况下的图像数据，这些数据在上位机上分别被显示为图像。如图 9(a)是未经纠错算法校验的直接显示结果，数据在传输过程中出现了明显的错误，导致图像显示出现明显的光暗条纹。图 9(b)是经纠错算法纠正过后的传输结果，显示结果与数据源发送图像一致。

### 3.3 资源及误码率验证

采集设备通过 TLK2711 传输电路向上位机传输数据。由于发送端的信号由多通道信号发送，数据传输速率在不同通道数下会有所不同，分别测试在 200、400、800 和 1 600 Mbit/s 速率下的有纠错算法和无纠错算法的误码率，每种传输速率进行为期 7 天的不间断运行，同时每天



(a) 错误数据图



(b) 纠正数据图

图 9 纠错算法测试结果

取 5 组数据,每组 200 G 数据进行误码率验证,累积误码率测试结果如图 10 所示。

由图 10 中的数据可知,图 10(a)~(d)无校验算法的累积误码率分别为  $9.7 \times 10^{-7}$ 、 $5.6 \times 10^{-6}$ 、 $1.69 \times 10^{-5}$  和  $2.5 \times 10^{-5}$ ,在不加校验算法的情况下,硬件电路的传输误码率随着传输速率的增加也呈现增加的趋势,且随着运行天数的增加,误码率也在增加。在增加校验算法之后,图 10(a)~(d)的累积误码率分别为  $7 \times 10^{-8}$ 、 $1.37 \times 10^{-6}$ 、 $4.8 \times 10^{-6}$  和  $8.03 \times 10^{-6}$ ,误码率明显降低,仅存在少量多比特错误无法纠正。但在星载数据传输中,由于宇宙射线或其他干扰因素的存在,一般发生的都是单粒子翻转,从而引起错误,多粒子翻转情况比较罕见,而多比特纠正会占用更多的逻辑资源,因此采用单比特纠正算法就满足使用需求。

该校验算法能够和传统 CRC 算法一样对单比特误码

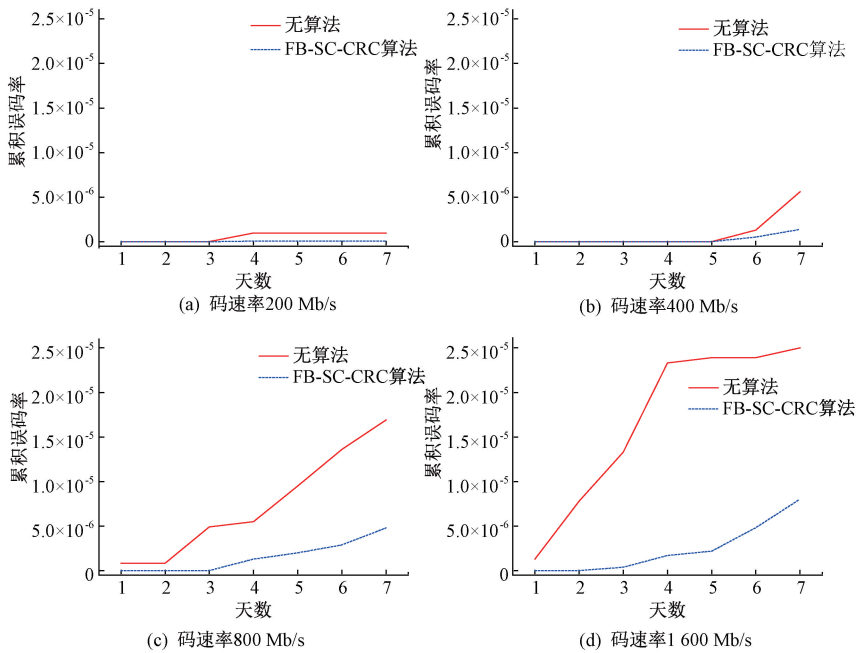


图 10 误码率测试结果

进行正确纠正,但是 FB-SC-CRC 算法相比较传统算法更具有优势,根据本文采用的码长  $N=80$ ,综合征长度  $M=16$ ,生成多项式的非零系数  $\omega(g)=4$ ,所占用的 FPGA 逻辑资源为传

统算法的 12/35,减少了逻辑门的数量,从而减小电路面积和功耗消耗。在本设计中,硬件逻辑设计由 Verilog HDL 语言实现,综合后 FPGA 中的资源占用情况如表 2 所示。

表 2 FPGA 资源占用情况

资源名称	资源总数	使用传统 CRC 占用资源数	占用百分比/ %	使用 FB-SC-CRC 占用资源数	占用百分比/ %
Slices Registers	93 296	1 486	1	946	1
Slices LUTs	46 648	6 182	13	2 400	5
Occupied Slices	11 662	1 983	17	969	8
Bonded IOBS	280	94	33	94	33

### 3.4 汞灯成像测试

汞灯会产生的特定波长的光常用于光学系统性能的测试和评估。在本节中,通过对汞灯进行成像测试,对 CCD 成像系统、数据传输系统以及上位机进行全面测试。将汞灯光源投射到 CCD 图像传感器上,通过传感器记录的信号来评估系统的传输性能。CCD 成像系统主要是将各像元所记录的输出电压转化为数字化数值进行输出,即 DN 值(digital number)输出。DN 值越高表示像素接收到的光信号越强,反之则越弱,它反映了图像传感器对光信号的响应程度。由于汞灯的光波长固定,因此进行光谱定标之后吸收像元也固定,可以根据该像元的 DN 值反演出光谱图像。而 DN 值在传输过程中可能会因为丢失使像元位置偏移或者因为误码而大小改变。像元位置偏移会影响后端数据处理,从而降低光谱图像反演精度;而 DN 值大小的改变会影响光谱维记录的不同波长的光强分布,影响光谱分析。接收到的汞灯光谱图像波段为 290~400 nm,如图 11 所示。

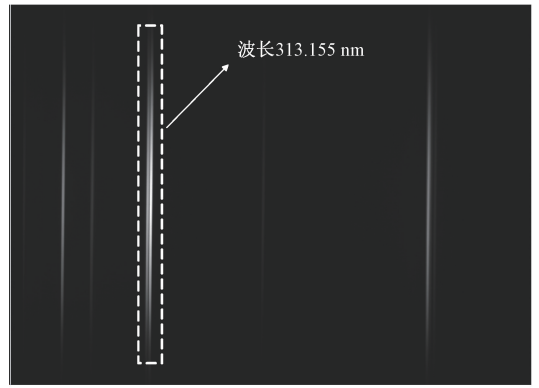


图 11 汞灯光谱图像

根据汞灯光谱图像,可以明显看到汞灯谱线的光暗条纹,其中最亮的双峰谱线对应于汞灯 313.155 nm 波长的光在 CCD 像元上显示的图像。其最高峰所在的像元对应于 CCD 第 291 和 292 列像元,随机选取这两列像元中的一个像元进行单比特造错,本研究选取第 290 行、第 292 列像元进行单比特造错,造错像元如图 12 所示。

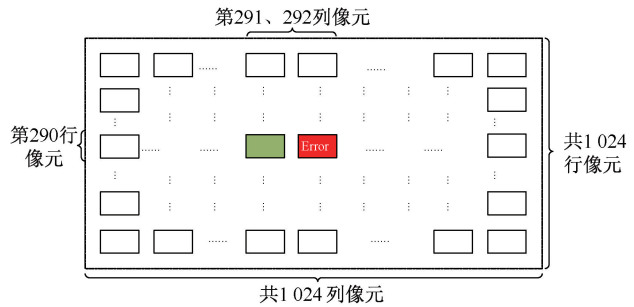
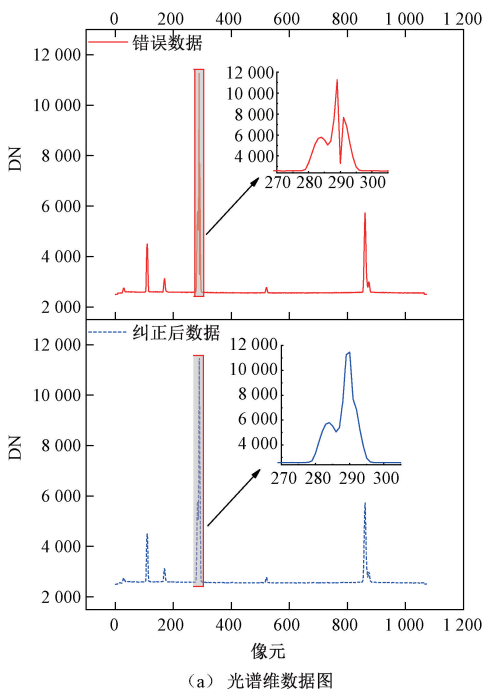


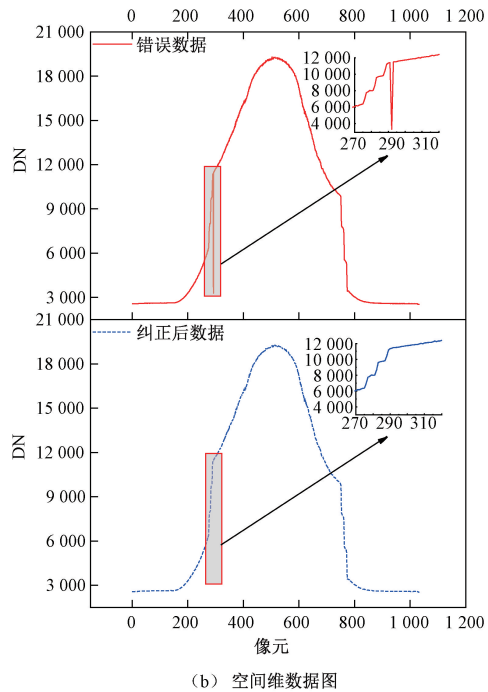
图 12 造错像元图

对采集到的 CCD 光谱数据进行分析,分别在无算法和使用算法两种情况下,取第 290 行光谱维数据和第 292 列空间维数据,生成的谱线如图 13 所示。从图中可以看出,未加算法的错误数据的光谱维和空间维图像都出现 DN

值向下越变,导致谱线出现向下尖峰。对应的该波长光谱维谱线由双峰变成了三峰,而空间维谱线光谱强度不连续。而经过算法纠错后的光谱维数据谱线恢复为双峰,空间维数据谱线光强连续。



(a) 光谱维数据图



(b) 空间维数据图

图 13 光谱维和空间维谱线算法纠错前后结果对比

## 4 结 论

本文针对 CCD 图像数据在高速传输时存在可靠性低的问题,设计了基于 FB-SC-CRC 算法的高速串行数据传输接口。在不断增加数据传输速率的同时,在数据链路发送端和接收端的电路设计上,使用同源时钟的方式保证了数据传输的可靠性。逻辑上采用 FB-SC-CRC 算法,提供了数据在高速传输时少纠错的技术支持,同时也降低了校验算法对数据传输时 FPGA 资源的损耗。经试验验证,基于 FB-SC-CRC 算法的高速串行数据传输接口在可控范围内消耗少量带宽资源的情况下,可实现速率高达 1 600 Mbit/s 的有效信号高速可靠传输,同时降低了 FPGA 资源使用,相对传统 CRC 算法降低了约 2/3,减少电路面积和功耗消耗。此方案算法可以进行单比特纠错,但在多比特纠错领域还缺少理论支撑,有待进一步开展。

## 参考文献

- [1] 任建岳. 空间光学传感器专题文章导读[J]. 光学精密工程, 2008, 16(10): 1852-1852.
- [2] 孙振亚, 刘栋斌, 方伟, 等. 高密度模块化 TDI CCD 成像系统设计[J]. 红外与激光工程, 2018, 47(6): 164-171.
- [3] 潘明, 陈元枝, 李强. 基于 FPGA 的图像采集系统的设计[J]. 国外电子测量技术, 2012, 31(3): 58-61.
- [4] 刘静军, 贺小军, 王鹏, 等. 星载多模式和多通道图像采集与处理[J]. 电子测量技术, 2023, 46(20): 30-35.
- [5] 王洋, 贺强民, 肖龙. 一种高分辨率遥感相机的高速数传系统设计[J]. 电子测量技术, 2017, 40(2): 94-100.
- [6] 孙楠, 张鹏, 孟园. 全景图像采集与高速传输系统设计[J]. 国外电子测量技术, 2023, (7): 88-94.
- [7] 蒋志胜, 吴振广, 周浩, 等. 高速 SERDES 接口芯片 TLK2711 宇航应用研究[J]. 电子元器件与信息技术, 2021, 5(3): 1-3.
- [8] Texas Instruments Incorporated. TLK2711-SP: 1.6-Gb-pps to 2.5-Gbps class V transceiver[Z]. Texas: Texas Instruments Incorporated, 2012.
- [9] 张媚, 杜辉, 关晖, 等. 基于 TLK2711 的遥感卫星高速

串行载荷数据接口设计[J]. 航天器工程, 2015, 24(6): 13-19.

- [10] 徐磊, 崔雪楠. 基于 FPGA 的遥感高速图像数传系统设计[J]. 电子测量技术, 2015, 38(3): 72-76.
- [11] 何品权, 耿晨曦, 张力丹, 等. 高速大容量 TLK2711 接口卫星数传基带模拟源的研制[J]. 科学技术与工程, 2021, 21(36): 15555-15562.
- [12] 宋景星, 朱岩, 饶家宁, 等. 星载高速串行数据处理系统设计与实现[J]. 空间科学学报, 2023, 43(1): 174-182.
- [13] 任静. 基于 FPGA 的 TLK2711 高速协议转换地检系统设计及实现[D]. 秦皇岛: 燕山大学, 2021.
- [14] KEN-ICHI K, AKIHIRO M, YUKI Y. Digital coherent technology for optical fiber and radio-over-fiber transmission systems[J]. Journal of Lightwave Technology, 2015, 32(20): 3411-3420.
- [15] 朱华涛, 蒲涛, 方涛, 等. 基于码移键控-光码分多址技术的光隐匿通信系统实验[J]. 光学学报, 2014, 34(9): 63-67.
- [16] 余达, 刘金国, 徐东, 等. 多路基于 TLK2711 高速串行图像数据的传输系统[J]. 液晶与显示, 2017, 32(10): 815-821.
- [17] 温超然, 聂婷, 王晓峰, 等. 基于三路同源时钟的 TLK2711 高速数传接口设计[J]. 电子测量技术, 2023, 46(11): 173-178.
- [18] 邱晓晗, 王煜, 常振, 等. 机载紫外 DOAS 成像光谱仪 CCD 成像电路的设计及实施[J]. 红外与激光工程, 2017, 46(5): 230-237.
- [19] GENDRON T, BOUILLON E, NOUR C A, et al. Forward backward syndrome computation: A reduced complexity CRC code decoder [J]. In IEEE Communications Letters, 2023, 27(5): 1267-1271.

## 作者简介

陈云坤, 硕士, 主要研究方向为光电信息工程。

E-mail: 2935374400@qq.com

赵欣(通信作者), 副研究员, 硕士生导师, 博士研究生, 主要研究方向为环境光学监测仪器、光学遥感技术。

E-mail: xzhao@aiofm.ac.cn