

基于FPGA的遥感相机多模式数传转接电路设计

徐磊 崔雪楠

(北京空间机电研究所 北京 100074)

摘要: 为满足遥感相机视频处理电路的测试需求,研究并设计了一种遥感相机数传转接电路,对视频处理电路处理过的不同模式的图像数据进行格式转换,再通过 Cameralink 接口与上位机进行图像数据传输并实时成像,同时系统采用乒乓操作提高图像数据的传输速率。主要描述系统的主要组成和 FPGA 模块化设计的实现方法。以 Xilinx 公司 XC2V 型号 FPGA 为核心,采用 VHDL 语言实现图像数传转换的逻辑设计,利用 RS232 接口接收上位机指令实现不同模式图像信号的选择输出,对不同模式的图像信号进行格式转换。实际应用表明,本系统成像结果准确,具有较好的灵活性,能够满足多种遥感相机视频处理电路的测试需求。

关键词: 数传; Cameralink; FPGA

中图分类号: TP337 **文献标识码:** A **国家标准学科分类代码:** 520.4030

Design of camera data transferring system based on FPGA

Xu Lei Cui Xuenan

(Beijing Institute of Space Mechanics & Electricity, Beijing 100074, China)

Abstract: To satisfy the needs for testing video process circuit of satellite cameras, this paper researched and designed an image data transformation system of remote sensing camera, which can convert the format of image data processed by video electronic systems and realize the transformation of image data in different modes. Then, the image transformation and real-time imaging will be finished on host computer through Cameralink. This paper mainly describes the major components of the system and the implementation method of FPGA's modular design. An FPGA of Xilinx XC2V was adopted to make a center unit, the logic of image data transformation is developed with VHDL. The RS-232 interface is used to receive instructions from the host computer, and different types of signals are outputted and transformed depending on the instructions. Practical applications show that the imaging result of the system is clear and accurate, the transform system is flexible and can work well. The design meets the requirements of testing video process circuit in several different types of satellite cameras.

Keywords: image data transformation; Cameralink; FPGA

1 引言

随着 CMOS 图像传感器制造工艺的不断提高,数字相机的分辨率和帧频也不断提高,这使得相机和图像采集卡之间的通信速率变的异常重要,相应地对成像电路的数据传输系统也提出了更高的要求。高性能的数据传输系统迫切需要高可靠、高传输速率的数据传输技术来解决实时型相机数据传输问题^[1-3]。

Cameralink 是一种基于视频应用发展而来的通信接口,它由美国 National Semiconductor 公司基于 Channel Link 计数发展而来。在现阶段,应用 Channel Link 计数可实现高达 2.38 Gbps 的传输速率足以满足当今数字相机对数据传输速率的要求。

为提高成像系统的开发效率,在系统组装前实现对卫星相机视频处理电路的高速传输性能与预处理功能的测试,针对视频电子学对遥感相机图像传输系统的需求,开发一种遥感相机多模式图像数传转接系统,通过串行收发器能够对信号处理器输出的不同模式的图像数据进行传输,并通过 Cameralink 接口送给图像采集卡成像。本系统能实现多谱段多模式图像的切换显示,采用乒乓操作提高系统传输速率,具有 120 MHz, 14 bits 位宽的数据快速显示能力,能够满足目前绝大多数卫星相机视频处理电路功能的测试需求,缩短遥感相机视频处理器开发时间,并在未来一段时间内有效^[4-6]。

2 功能及技术指标

遥感相机数传转接电路的功能是接收信号处理器发送

的像元信号,按照不同的模式转换成 Cameralink 接收的格式,在上位机上显示。

遥感相机数传转接电路的技术指标如下:

- 1)能够接收信号处理器发送的 P、B 两个谱段像元数据;
- 2)数据格式存在串行输入、并行输入等多种模式,软件要求能够自动检测模式变化并进行切换;
- 3)按照要求输出到数据 Cameralink 接口芯片上,并完成对 Cameralink 接口芯片的控制管理;
- 4)数传时钟、同步和数据满足数传接口要求;
- 5)对不同的数据与时钟的相位可通过 FPGA 锁相环进行调节,保证采数正确;
- 6)数传转接电路时钟频率不低于 120 MHz。

3 设计与实现

3.1 需求分析

遥感相机数传转接电路的主要功能是转换像元信号的格式,这就要求数传转接电路的核心处理器具有并行数据处理的能力,可以选择 CPLD 或者 FPGA。CPLD 芯片价格较低但片上集成资源较少,综合考虑管脚数量和片上资源情况,最终确定选用 FPGA 芯片作为模拟器的核心处理器。

由于数据格式存在串行输入、并行输入等多种模式,数传转接电路要求能够自动检测模式变化并进行切换,P、B 谱段的数据输入格式。

3.1.1 输入 P 谱段图像数据

包括同步,时钟和 14 bit 数据,数据格式如图 1 所示。

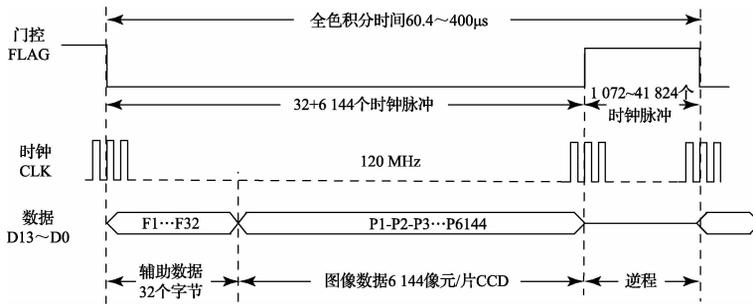


图 1 全色图像数据时序

每片 CCD 全色输出信号包括 14 bit 数据、1 bit 时钟和 1 bit 门控,时钟频率为 120 MHz。

B 谱段数据分 3 种模式:6 bit 拼接模式,14 bit 拼接模式,14 bit 直通模式。

3.1.2 输入 B 谱段图像数据

1)6 bit 拼接模式的时序如图 2 所示。

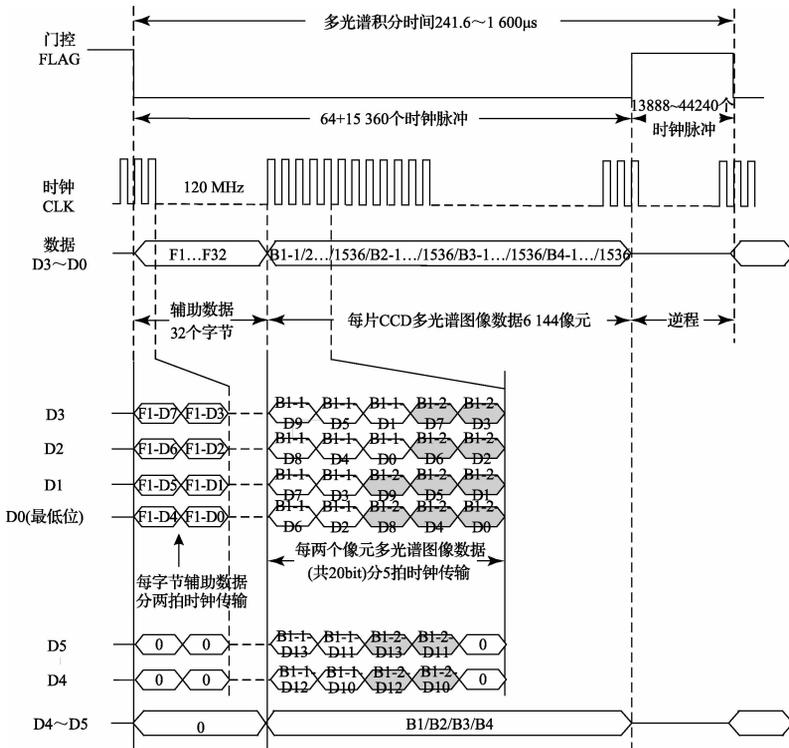


图 2 一种 6 bits 多光谱数传时序示意

将 6 bit 数据接收解串之后,前 32 个辅助数据的 8 bit 有效位放置于输出并行 14 bit 的 D4~D11 中,之后 6 144 个图像数据将由 D0~D3 解串出来的 10 bit 数据放置在输

出 14 bit 数据的高位,而由 D4~D5 解串出来的 4 bit 数据放置在输出 14 bit 数据的低位。

2) 14 bit 拼接模式,如图 3 所示。

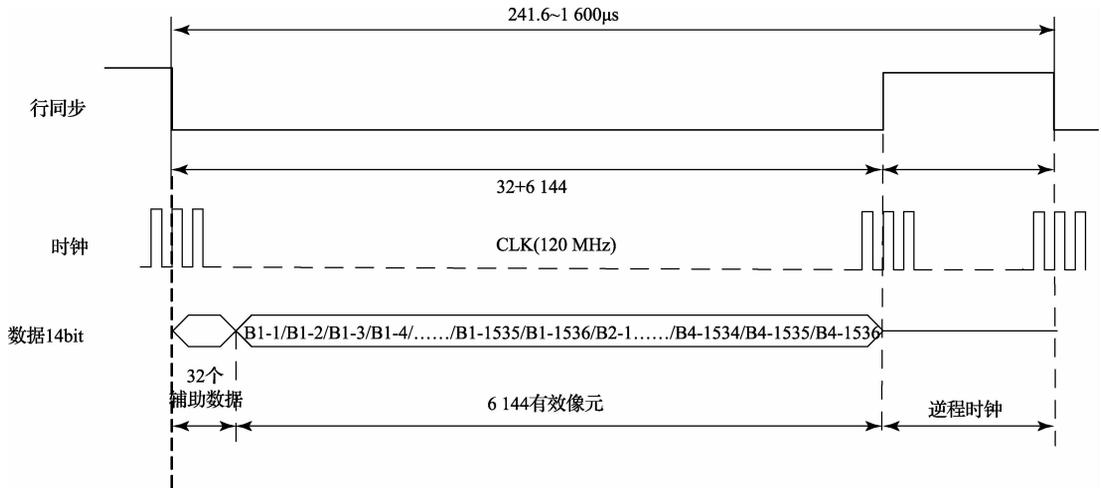


图 3 多光谱谱段接口信号时序

14 bit 拼接模式输出信号包括 14 bit 数据、1 bit 时钟和 1 bit 门控,时钟频率为 120 MHz。

3) 14 bit 直通模式如图 4 所示。

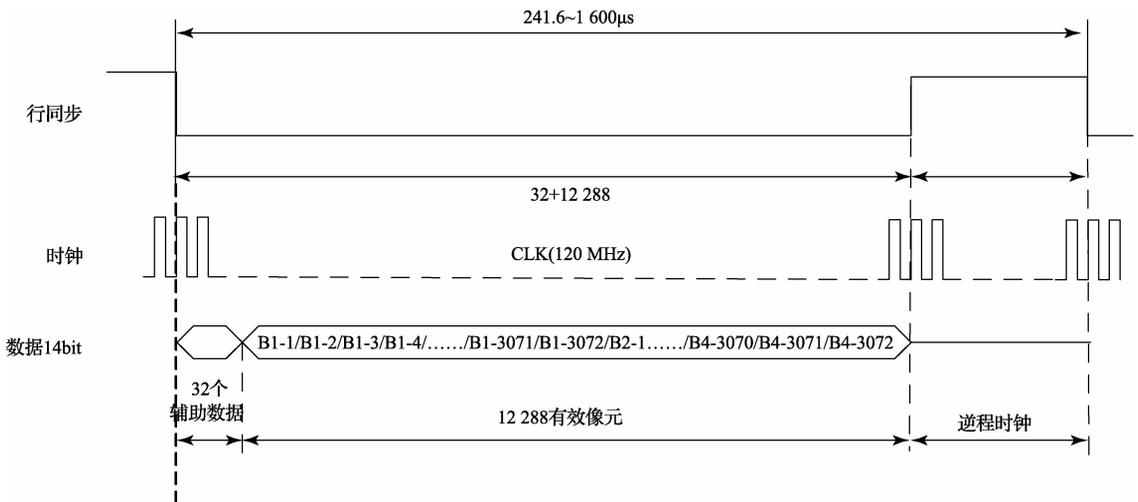


图 4 14 bit 传输模式时序示意

数传转接电路依据以上数据格式自动检测模式变化,输出数据给 Cameralink。

详细的需求分析及验证,设计出数传转接电路的硬件方案。遥感相机数传系统的硬件设计如图 5 所示。

3.2 硬件电路设计

针对遥感相机数传系统的功能和技术指标,经过

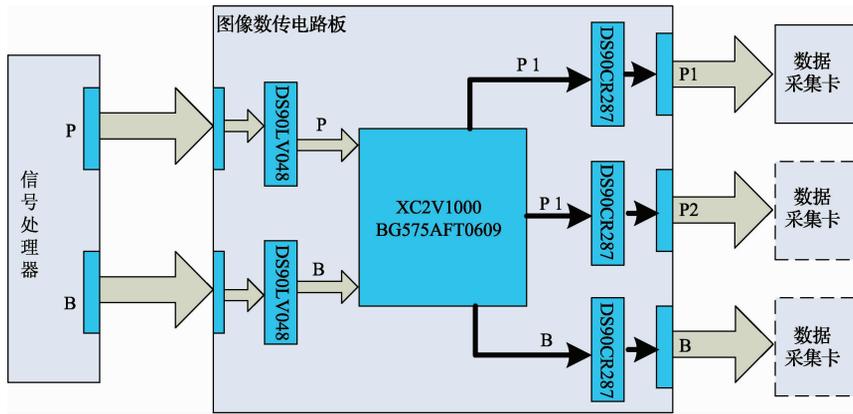


图 5 遥感相机数传系统硬件设计

本系统主要由数据接收, FPGA 和 Cameralink^[7-8] 接口芯片三部分组成, 其中 DS90LV048 负责将输入的差分信号转换成 TTL 电平发送给 FPGA, FPGA 完成数据的处理功能, DS90CR287 为 Cameralink 标准接口芯片。本电路板软件要求接收信号处理器发出的图像数据, 由于数据格式存在串行输入、并行输入等多种模式, 软件要求能够自动检测模式变化并进行切换, 按照要求输出到数据 Cameralink 接口芯片上, 并完成对 Cameralink 接口芯片的控制管理。

综合考虑管脚数量和片上资源情况, 选择 Xilinx 公司的 Virtex2 系列 XC2V 型号 FPGA 作为处理器, 该型号 FPGA 具有 5120 个 slice, 40 块 18 kbit 的 RAM, 最高速度可达到 420 MHz, 具有 328 个可用 I/O, 能够满足数传转接电路对 FPGA 片上资源的需求。系统中 3 片 DS90CR287 芯片完成图像并行数据到 Cameralink 图采接口的转换, 可同时接受 12 路高速 LVDS 信号, 3 个 base 口可同时提供 3 路 120 MHz、14 bit 位宽的数据快速显示, 分别显示 P 谱段上、P 谱段下和 B 谱段图像数据。

3.3 FPGA 逻辑控制设计

根据遥感相机数传系统的功能需求, 设计 FPGA 逻

辑。FPGA 逻辑设计包括 P 谱段转换控制逻辑和 B 谱段转换控制逻辑两个部分。

对于 P 谱段转换控制逻辑, 输出分为 P 谱段上接口输出和 P 谱段下接口输出, P 谱段上接口输出辅助数据加前 3 072 个数据, P 谱段下接口输出后 3 072 个数据。复位结束后, FPGA 接收图像数据, 将 P 谱段上图像数据和 P 谱段下图像数据分别写入两个 SRAM, 然后将图像数据从 SRAM 中读出并转换成 Cameralink 输出格式。对于 B 谱段转换控制逻辑, FPGA 接收图像数据, 通过接收到图像数据个数的不同从而选择不同的工作模式: 6 bit 拼接模式, 14 bit 拼接模式, 14 bit 直通模式, 按每种模式的拼接格式转换图像数据, 并把转换后的数据写入 SRAM。从 SRAM 中读出相应的图像数据, 将图像数据转换成 Cameralink 图像数据格式; 同时将帧有效信号、行有效信号、数据有效信号、像元时钟信号、Cameralink 电源信号一起产生并输出, 至此完成 P 谱段和 B 谱段图像数据 3 种模式的格式转换。同时对于 P 谱段和 B 谱段数据处理过程, 系统采用乒乓操作提高传输效率。遥感相机数传系统整体逻辑流程如图 6 所示。

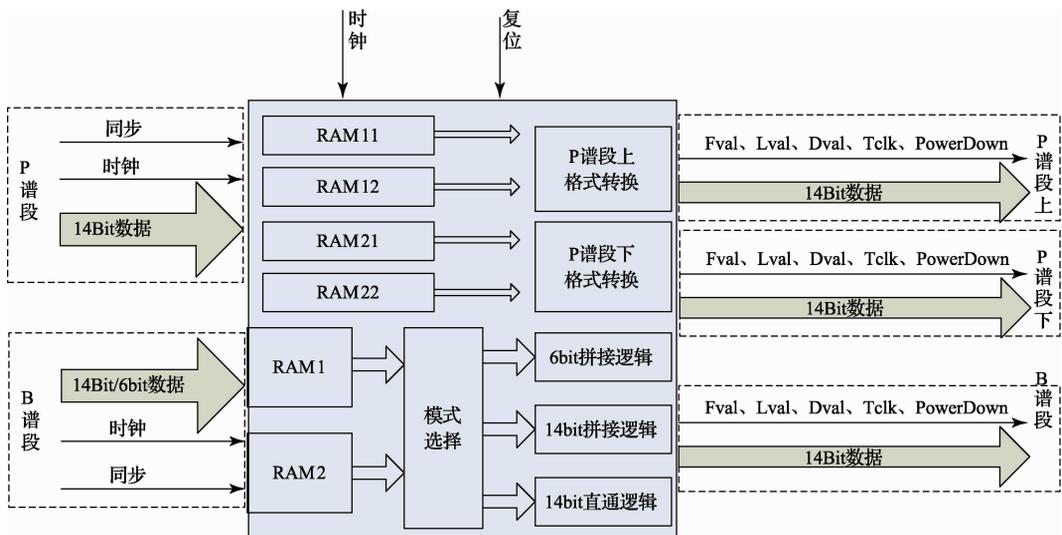


图 6 软件整体结构

4 测试与分析

对遥感相机数传系统的测试包括 P 谱段数传转换功能的测试和 B 谱段数传转换功能测试^[9-10]。

4.1 P 谱段数传转换功能测试

利用测试向量输入 14 bit 渐变数,图 7 为 P 谱段数传转换的仿真波形,由图可见 Cameralink 输出分为 X、Y 两部分,其中 X 输出的是 P 谱段上图像数据,Y 输出的是 P

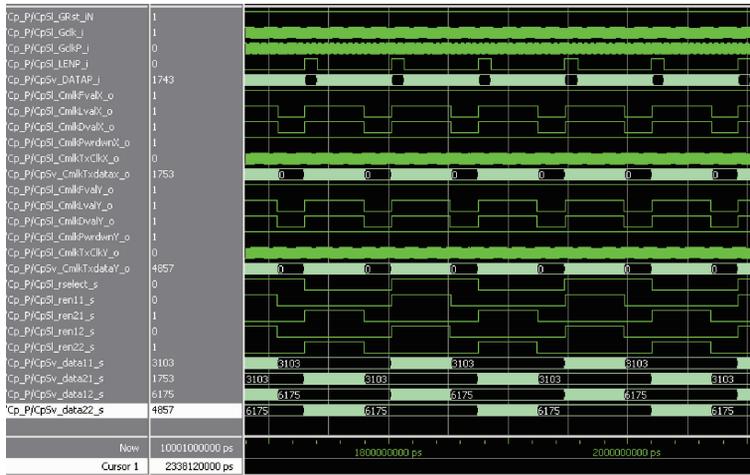


图 7 P 谱段格式转换仿真波形

谱段下图像数据。X、Y 图像数据分别写入两个 SRAM 进行乒乓操作,仿真结果正确。

4.2 B 谱段数传转换功能测试

利用测试向量连续输入长度分别为 6 176、15 424、12 320 的 14 bit 渐变数,图 8 为 B 谱段数传转换的仿真波

形,由图可见当输入图像数据模式不同时,软件可以根据数据长度进行模式选择从而进行相应的数据拼接或转换, Cameralink 输出为 Z。图像数据写入两个 SRAM 进行乒乓操作,仿真结果正确。

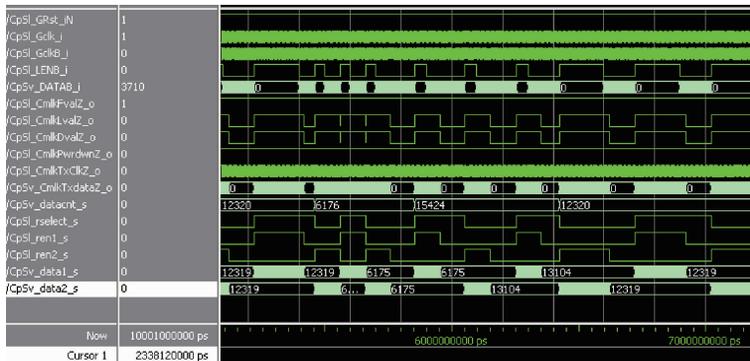


图 8 B 谱段格式转换仿真波形

将信号处理器连接 FPGA,分别输入 B 谱段和 P 谱段图像数据,通过串口指令改变 B 谱段输入数据的模式,通过 Cameralink 接口与上位机相连,可以看见 P 谱段和 B 谱段 3 种模式下的输出图像如图 9~12 所示。经测试可知,上述硬件设计与逻辑设计能够满足应用需求,B 谱段和 P 谱段转换控制逻辑功能均能够正确实现。



图 9 P 谱段图像

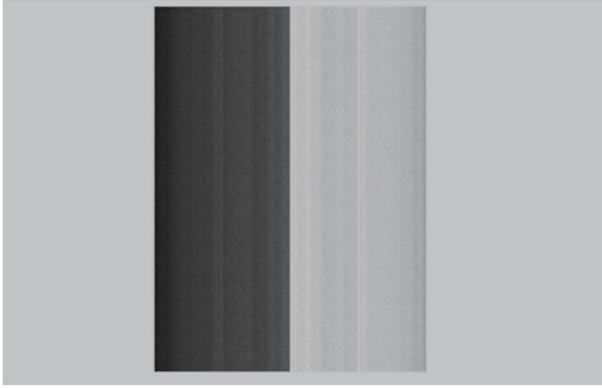


图 10 B 谱段 6 bit 拼接模式图像

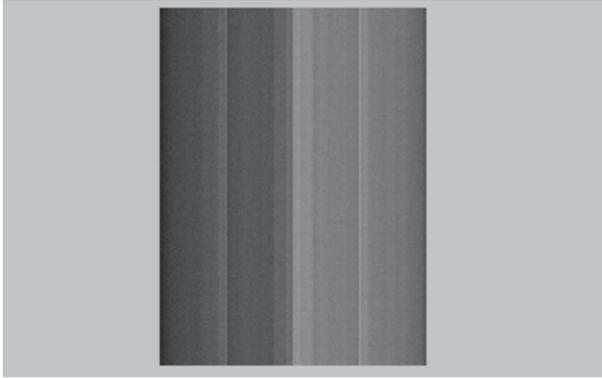


图 11 B 谱段 14 bit 拼接模式图像

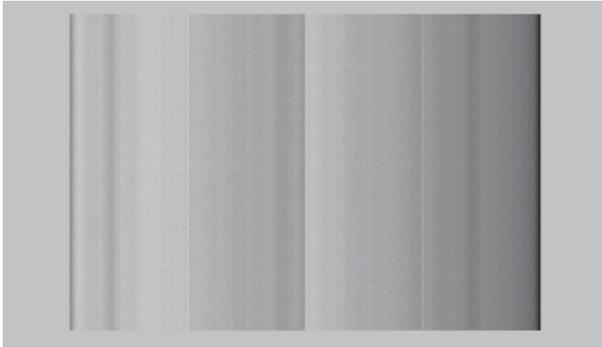


图 12 B 谱段直通模式图像

5 结 论

遥感相机数传转接电路在卫星相机视频处理电路的测试过程中有重要的实际应用价值,以 FPGA 为核心器件,

利用 VHDL 语言进行编程,实现了 14 bit 图像数据信号的格式转换,高速收发器接收信号处理器编码后的图像数据,进行图像数据合成,以 Cameralink 作为与上位机数据传输的接口。能够正确进行模式选择,在多种模式下都能正确实现格式转换,并且采用乒乓操作提高传输速率,缩短了卫星相机视频处理系统的研发周期,降低了研制成本,实际应用中具有很强的灵活性,能够满足大部分遥感相机对图像传输设备的要求。

参考文献

- [1] 张达,徐抒岩. 高速 CCD 图像数据光纤传输系统[J]. 光学精密工程,2009,17(3):670-673.
- [2] 张贵祥,金光,郑亮亮,等. 高速多通道 CCD 图像数据处理与传输系统设计[J]. 液晶与显示,2011,26(3):397-403.
- [3] 高志,黄生叶. 基于 FPGA 的通用高速串行互连协议设计[J]. 计算机测量与控制,2009,17(9):1826-1829.
- [4] 王鹏. 通用 CCD 信号处理 FPGA 软件设计与实现[R]. 中国空间技术研究院科技委遥感有效载荷专业组 2010 年学术交流会,2010,210-220.
- [5] 苗健宇,张立平,田铁印,等. 三线阵 CCD 立体测绘相机结构实现技术[J]. 仪器仪表学报,2011,32(10):2184-2189.
- [6] 霍嘉,徐玉朋,陈勇,等. 真随机脉冲 X 射线 CCD 信号发生器[J]. 核电子学与探测技术,2011,31(2):174-177.
- [7] 邹春勇,尚海林. 基于 CameraLink 接口高清图像跟踪器设计[J]. 科学技术与工程,2012,12(19):4672-4675.
- [8] 李守政,汤斌,欧红师,等. 一种基于 FPGA 的 CCD 图像传感器驱动系统设计[J]. 国外电子测量技术,2012,31(1):74-78.
- [9] 王瑶,杨晓非. 基于 FPGA 的双路高速数据采集系统的设计[J]. 电子测量技术,2011,34(9):73-16.
- [10] 万旻,包斌,成桂梅. 一种现场可编程门阵列门延时精确调整时序的方法[J]. 航天返回与遥感,2010,31(2):62-68.

作者简介

徐磊,1988 年出生,2011 年在北华航天工业学院获得通信工程学士学位,现为北京空间机电研究所工程师,主要从事视频电子学方面研究。

E-mail: cuixuenan@gmail.com