

CCD 焦面时序关系和仿真验证流程研究

张京晶 万 旻 郑 恩

(北京空间机电研究所 北京 100094)

摘 要: 实时传输型遥感相机在航天中得到越来越广泛的应用。CCD 驱动信号直接影响到遥感相机的最终成像质量,遥感 CCD 相机时序脉冲发生系统的焦面程序是产生 CCD 驱动信号的关键程序,因此,通过仿真验证确保其成像质量和技术指标具有重要的意义。对相机成像电路中焦面电路的 FPGA 软件验证进行了研究总结,同时给出了规范、高效的工序流程。研究表明,本文提出的工序流程可以有效避免工程中出现的 CCD 驱动信号电平不稳、幅值不够、质量不达标等问题,而且,只要焦面时序系统在仿真中满足所列出的各项时序要求,就可以覆盖到 CCD 时序的各项功能。

关键词: FPGA; CCD 焦面时序; 仿真验证; 规范高效

中图分类号: TP751.1 **文献标识码:** A **国家标准学科分类代码:** 510.1050

Research on simulation of CCD driving timing

Zhang Jingjing Wan Min Zheng Si

(Beijing Institute of Space Mechanics & Electricity, Beijing 100094, China)

Abstract: TDI/CCD has an extensive application in the aerospace industry. In the field of aerospace remote sensing, CCD driving signal influences the quality of CCD output directly, and the CCD timing pulse generation circuit plays an important role in the CCD driving circuit. Therefore, research on simulation and validation of CCD driving timing is meaningful. In this paper, the simulation for CCD driving timing program is studied, and a normative and efficient simulation procedure is proposed, which can effectively eliminate unqualified CCD signals. As long as all the timing requirements described are satisfied, demands for CCD driving signal can be met. The simulation method proposed in this paper is applied in several satellites.

Keywords: FPGA; CCD driving timing; simulation and validation; standard

1 引 言

实时传输型遥感相机在航天探测中得到越来越广泛的应用,其中传输型相机视频电路是航天相机中极其关键的组成部分。它将相机的光学图像信号通过 CCD 器件转换为模拟视频电信号,再经过数字量化处理传输到地面,完成光学图像信号到电子图像信号的转换^[1-4]。其中,焦平面是相机视频电路的关键部件,焦平面读出电路用于读出焦平面中各像元的信号,并对信号处理后输出^[5-6]。遥感 CCD 相机通用时序脉冲发生系统产生焦平面所需的驱动信号,它是一个高速的时序转移系统,产生的垂直、水平驱动信号满足 CCD 的各项时序要求^[7-9]。因此,航天相机视频电路中时序发生焦面电路的成像水平和技术指标的高低,是决定最终图像质量好坏的重要因素^[10-11]。本文首先介绍焦面程序的接口,然后给出时序验证的方法和流程,接着对系统

中焦面程序的验证指标进行总结和说明,以使 CCD 的时序验证通用化,提高验证的全面性及可靠性。

2 焦面程序接口说明

遥感 CCD 相机通用线阵 CCD 时序脉冲发生系统完成了产生控制时序及 CCD 时序等功能^[12-13],具有高速、可配置的特点,满足大面阵 CCD 像元个数多、多光谱时序复杂性高、时钟速度高等要求^[14-16]。在焦面程序系统中,时序脉冲发生系统通过 RS232 接口发送配置命令,经过行同步产生器、低频时序信号产生器、高频时序信号产生器、曝光控制模块,灵活产生满足各种线阵 CCD 及 TDICCD 的低频时序、高频时序、曝光控制时序等各种 CCD 时序脉冲。

FPGA 软件的接口及总体结构如图 1 所示。焦面软件模块的输入为主备时钟信号、主备同步信号、主备三线串口信号及上电复位。程序内部主要分为两大模块:控制模块

和时序生成模块。控制模块用来处理接收到的数据和指令,校验、解译后生成产生时序所需的控制信号,传给时序发生模块。时序发生模块用来产生接口所需的各种时序信号。其连接的信号分成以下类别:

- 1) 输入的主备时钟与同步,它是焦面软件系统的工作基准;
- 2) 输入三线串口信号,接收指令实现对 CCD 的级数控制;
- 3) CCD 垂直转移信号,使 CCD 在时序控制下完成电荷的垂直转移;
- 4) CCD 水平转移信号,使 CCD 在时序控制下完成电荷的水平转移输出;
- 5) RC 水平转移时序调节,对水平转移信号进行调理;
- 6) CCD 级数选择信号,控制模拟开关,完成 CCD 的级数控制。

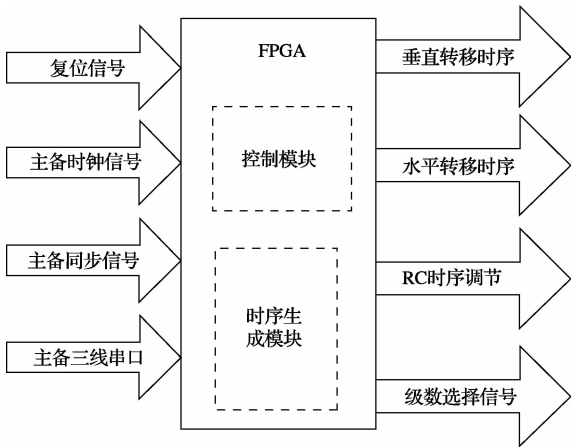


图1 焦面软件接口及结构

3 焦面时序验证

如图2所示,测试平台是一个没有端口的VHDL程序,在此程序中,把已例化好的激励模块、驱动模块和被测实体模块,按照所需要的逻辑关系通过中间变量将其合理连接起来。激励模块是一个由VHDL语言编写的实体,从

文本文件中读取测试用例,控制驱动模块产生不同的驱动。三线串口数据通过测试用例文件输入。驱动模块也是一个由VHDL语言编写的一个实体,产生被测实体所需的主备时钟、同步输入,并根据激励部分的控制工作。被测实体是所需要验证的对象,由程序源文件例化而成。检测模块以断言的方式检测实体的输出是否满足要求,提高验证的自动化程度。

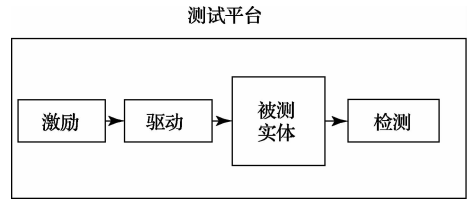


图2 测试平台结构

根据焦面程序的接口时序要求,对整个软件的功能及性能进行仿真测试。时序验证分为3部分。

- 1) 对输入时序进行验证,保证时序激励模块输入信号的正确及精确性;
- 2) 验证功能及参数设置,确定软件可以完成焦面时序的各个功能;
- 3) 对关键信号进行性能验证。

此外,在各个阶段还要进行错误条件测试。

根据图3所示的甘特图执行仿真流程。首先设定复位的位置为第1种,如果正确复位,就在这种条件下进行积分时间测试,分别将积分时间设为最大积分时间、最小积分时间,再进行错误条件测试,测试积分时间超出正常工作范围时的工作情况。积分时间测试完毕后,将积分时间固定在正常工作范围内,然后对其余4种位置下的复位情况进行测试,不同位置包括程序正常运行中再次复位;RST信号较短,出现在同步信号中间时;RST信号较长,涵盖同步信号时;RST信号与同步信号交错,大部分或者小部分交错的情况下;RST出现在CI阶段。然后在前两者条件固定的情况下,测试主备切换功能。如果切换功能可以正确执行,就保持切主状态,在前三者固定的情况下进行级数选择跳变功能测试。

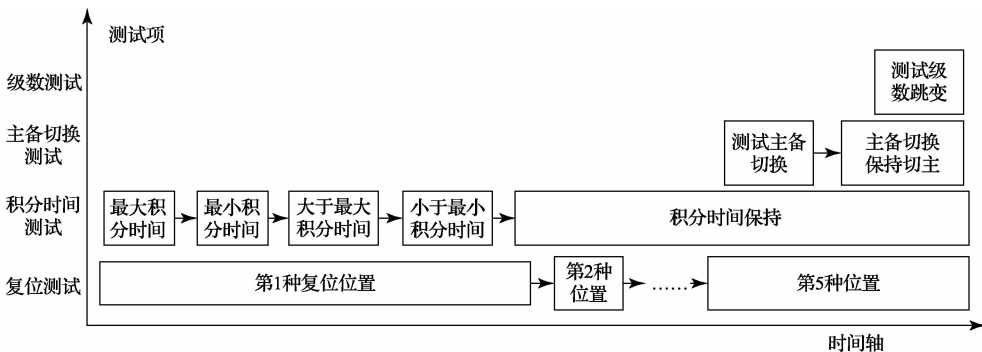


图3 仿真流程甘特图

需要说明的是,多光谱 CCD 包括 B 区和 P 区两个谱段,在每个状态下判断程序是否正常的标准是:是否有回扫,回扫个数是否正确;同步信号到水平、垂直驱动信号的位置是否固定;每段 B 区与 P 区水平转移信号的起始相差是否正确;B 区和 P 区复位信号是否对齐;头尾是否有毛刺。

3.1 积分板输入时序

首先检查全局时钟和行同步。P 区、B 区分主备两路输入,来源于积分电路板,输入关系如图 4 所示。

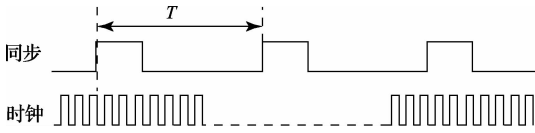


图 4 时钟、同步时序关系

检查主备时钟信号的周期及占空比,同步信号的具体检查项如表 1 所示。三线串口数据时序如图 5 所示,按照表 2 检查其时序关系。

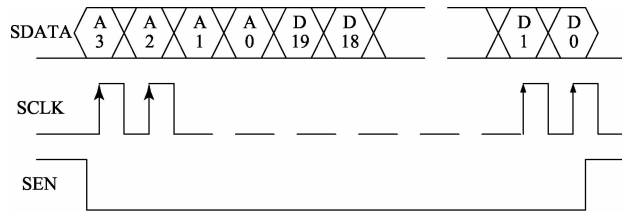


图 5 三线串行数据控制接口

表 1 输入信号检查项

检查项	原因
1. 同步信号周期是否正确	周期过短,引起积分时间不足,导致水平驱动信号个数不足;积分时间过长,导致错误的回扫信号个数
2. 同步信号的上升沿是否与主时钟下降沿对齐,对齐精度为±4ns	采样在时钟的下降沿进行,以保证在下个时钟上升沿采到的信号是稳定的
3. 同步信号的周期是否是像元时钟的整数倍	否则有可能产生半个像元的 CR 信号,从而在时序信号的尾部产生毛刺,或程序不稳定,出现亚稳态
4. B 区与 P 区同步信号上升沿是否对齐	否则 B、P 时序产生相位偏差
5. B 区与 P 区同步信号周期比是否为 2 : 1	否则 B、P 区信号相位不齐,成像出现运动模糊

表 2 三线串口时序检查项

检查项	原因
1. 主备三线串口时钟的频率	否则接收不到数据
2. 三线串口使能信号持续时间是否足够	否则接收到的数据不完整
3. 时钟信号的下降沿是否在数据的中间位置	否则接收不到稳定的数据
4. 使能信号在数据前后的有效时间是否足够	否则可能录入错误的数

以上错误均由输入产生,因此保证正确输入十分重要,是后续仿真验证工作有效性的前提。

3.2 功能检查

3.2.1 焦面与外部输入输出的时序

检测输入 B 区及 P 区同步信号的周期和位置,时序如图 6 所示。检查 T_1 、 T_2 、 T_3 间的相对相位关系,固定它们间的时序关系以保证后续信号处理程序在固定位置的正确采样。 T_1 为输入行同步到 FPGA 管脚输出时间,即垂直转移信号持续时间,与同步偏差精度为±5 ns; Δt 为 FPGA 时序输出到 CCD 输出模拟信号的硬件固定延时,主要包括 RC 延时,驱动器件的延时及 CCD 的响应时间(总计波动范围在 25~34 ns,此延时一旦硬件电路定型延时就固定下来); T_2 为从输入同步到 CCD 模拟信号输出时间,为 CCD 实际的成像时刻; T_3 为行周期时间。

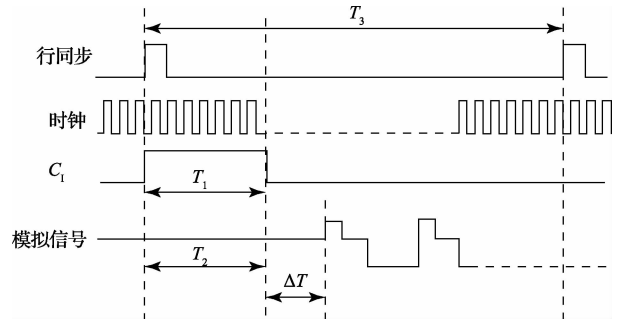


图 6 焦面输出时序约定

3.2.2 CCD 接口时序

检查接口时序信号的脉宽、相位关系、输出频率以及距同步上升沿的距离。垂直转移信号需要满足如图 7 所示的时序要求。P 区和 B 区垂直转移信号时序相同, B 区周期为 P 区周期的 2 倍。同时,需要着重检查常态相位,常态相位的错误会损失第一帧第一个像元或者第一行像元的图像质量。

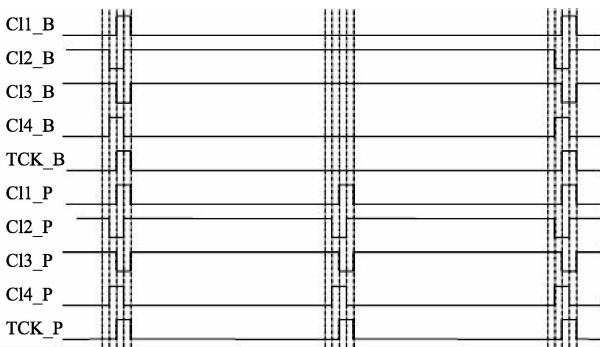


图7 CCD垂直转移信号时序

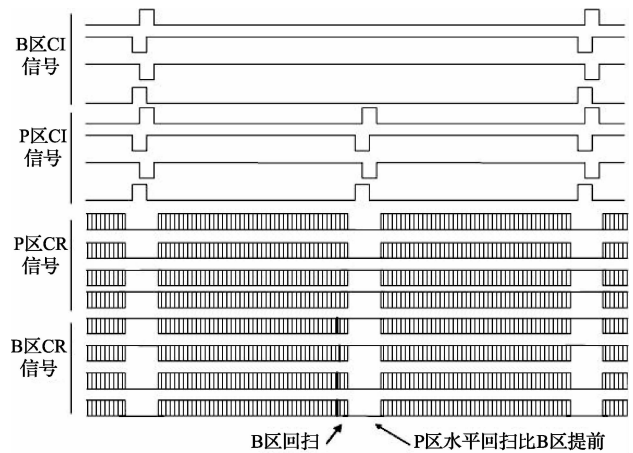
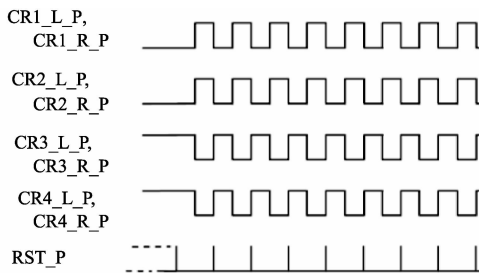
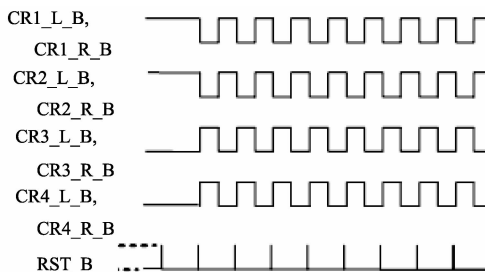


图9 B/P区信号总时序

P区、B区水平转移信号的时序要求如图8所示。



(a) P区水平转移信号



(b) B区水平转移信号

图8 水平转移信号的时序

3.2.3 P/B时序联合检查

多光谱 CCD 包括 B 区和 P 区谱段, 它们的垂直与水平转移信号总时序如图 9 所示, 要求 B 区、P 区同步的位置准确对齐, 还要对 B 区回扫进行检查。固定回扫位置的意义在于通过回扫, 可以使得 CR 信号中断处的噪声和毛刺不串入, 但是回扫本身又影响 P 区, 产生串扰。如果固定回扫位置, 串扰就可以后续通过算法进行纠正。具体需要检查 B 区每帧信号末尾处回扫信号个数是否固定, 回扫时序是否正确; 回扫时, CRLast 信号是否暂停。

3.2.4 测试主备选择功能

测试主备时钟、同步信号在不同到达顺序下, 是否可以正确选择。时钟信号是整个程序的基准信号, 时钟的正确选择对保持时序正确性起着至关重要的作用。

3.2.5 检查级数

测试默认级数、级数跳变功能以及级数生效位置是否固定。当 CCD 某一级级数跳变时, 其余级数应该保持不变。

3.2.6 测试复位信号

复位信号是非常重要的全局信号, 它保证所有信号由一个正确的初态开始工作, 是程序稳定可靠的基础。工程经验表明, 很多异常现象例如起始帧信号异常、程序无端工作不稳定等均由复位信号不能正确复位导致。因此, 不但需要检查复位信号在起始阶段的复位功能, 还需检查复位出现在不同阶段、不同位置时可否正常复位。此外, 还需检查复位是否与同步相关, 复位与同步信号位置不固定是导致程序无法正确复位的最主要原因; 外部复位是否经过双采样处理, 以去除毛刺保证实际复位信号的稳定性; 内部实际复位距离外部触发复位时间至少大于 $5 \mu\text{s}$ 以上, 以保证各信号状态稳定后, 程序才开始运行。

3.3 性能检查

3.3.1 信号质量检查

为了保证最终输出的 CCD 模拟驱动信号质量, 水平驱动信号应该满足如图 10 所示要求: RST 的脉宽 $T_2 > 8 \text{ ns}$, 约为 CR 信号周期的 $1/6$, 精度为 $\pm 2 \text{ ns}$; RST 位置满足 RST 信号上升沿迟于 CRLast 信号上升沿 $T_1 > 0$, 同时 $T_3 > 12 \text{ ns}$; CRLast 信号占空比为 50% , 误差 $\pm 1\%$; CR 信号交叉沿

占空比为 50%，误差±1%。RST 信号的作用是清除末级转移寄存器里的电荷，是影响输出 CCD 信号的一个极其重要的信号，因此需要保证 RST 信号的精确位置。这些时序关系如果不满足，将导致模拟信号中的复位部分脉宽过宽、模拟信号位置超前、采样处信号出现纹波、驱动信号交叉沿偏离等问题。

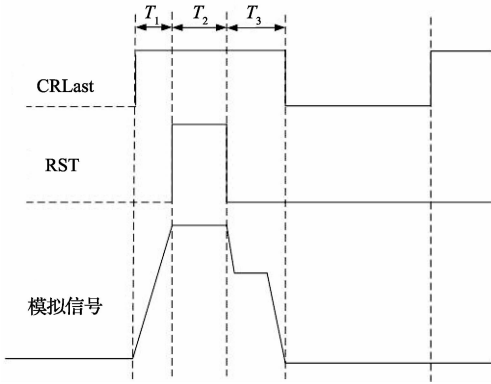


图 10 水平转移信号时序要求

3.3.2 信号边沿特性

检测信号的上升下降时间。信号的边沿特性是反映 CCD 负载情况的重要指标，对于一款固定型号 CCD 的同一类信号，其上升、下降时间的不一致性说明了 CCD 负载的异常，这将导致交叉沿占空比的偏差，从而带来模拟信号上的纹波。

3.3.3 时钟余量检查

确认设计中的时钟个数及余量。需要消除程序编译综合后不必要的时钟信号，程序可以达到的最高时钟频率应该至少是要求时钟频率的 1.25 倍。

通过研究实验表明，如果焦面时序系统在仿真中满足上面所列出的各项时序要求，就可以实现 CCD 时序提出的各项要求。

4 结 论

本文主要对遥感 CCD 相机时序脉冲发生系统的仿真验证进行研究，介绍了焦平面程序的接口时序及验证指标，给出了一种规范的仿真流程。该验证方法已经应用在多个遥感相机中，研究及实际应用结果表明，焦面时序脉冲发生系统在经过本文给出的仿真验证流程、达到验证要求指标后，就可以有效消除工程中出现的不规则 CCD 输出驱动信号，同时实现 CCD 时序提出的各项要求。焦平面时序发生系统用于生成 CCD 的时序驱动信号，是影响 CCD 成像的重要因素，因此，本文所研究内容具有重要意义。同时，本文也为未来验证方法进一步的自动化、智能化提供了基础。

参考文献

[1] 王栋, 闫得杰. 高分辨率空间相机实时偏流调整的误

差分析及地面验证[J]. 仪器仪表学报, 2014, 35(9): 1955-1961.

- [2] LI L SH, WEI W H. The design of high-speed linear CCD driving circuit based on CPLD [C]// International conference on electric technology and civil engineering, Three Gorges, 2012, 05: 18-20.
- [3] 李晶, 袁峰. 外姿态测量系统中 CCD 驱动时序的设计及实现[J]. 自动化仪表, 2013, 34(1): 25-27.
- [4] 李守政, 汤斌. 一种基于 FPGA 的 CCD 图像传感器驱动系统设计[J]. 国外电子测量技术, 2012, 31(1): 74-78.
- [5] 谭露雯, 李景镇. 基于 CPLD 工作模式可调的线阵 CCD 驱动电路设计[J]. 光子学报, 2010, 39(3): 436-440.
- [6] 章琦, 陈惠明. 线阵 CCD 驱动时序及信号采集系统的设计[J]. 仪表技术与传感器, 2010, 2(9): 75-77.
- [7] 任航. 44M 像素高分辨率大面阵 CCD 驱动电路系统设计[J]. 国外电子测量技术, 2014, 44(5): 89-96.
- [8] 马天波, 刘辉, 臧佳. 线阵 CCD 性能指标测试软件设计[J]. 光机电信息, 2011, 28(7): 41-45.
- [9] 李清军, 刘志明. 大面阵 CCD 相机图像信号模拟器的设计[J]. 国外电子测量技术, 2013, 32(3): 50-54.
- [10] 石俊霞, 李佩明. 航天遥感 TDI CCD 相机面阵成像模式的实现[J]. 国外电子测量技术, 2014, 33(5): 97-100.
- [11] HAO Y J, LIU X B. Driving circuit design for high frame rate CCD image sensor [C]//IEEE International Conference on Advanced Computational Intelligence, Nanjing, 2012. 10: 18-20.
- [12] 李宁, 刘春香. 便携式 TDICCD 遥感相机成像检测系统设计[J]. 电子测量与仪器学报, 2014, 28(7): 730-735.
- [13] 周怀得, 刘金国. 线阵-面阵 CCD 三线阵立体测绘相机焦平面组件的研制[J]. 光学精密工程, 2012, 20(7): 1492-1499.
- [14] 何敏, 王道平. 基于 CPLD 的线阵 CCD 驱动电路设计[J]. 电子电路, 2011, 24(9): 73-75.
- [15] 李国宁, 张然峰. 视频面阵 CCD 相机多模式成像技术[J]. 半导体光电, 2012, 33(6): 875-876, 877.
- [16] 李清军, 刘志明. TDI CCD 全景航空相机行转移信号产生方法[J]. 电子测量与仪器学报, 2013, 27(9): 844-849.

作者简介

张京晶, 1986 年出生, 2011 年在西安交通大学信息与通信工程系获得工学硕士学位, 同年获得法国里尔中央理工大学通用工程师学位, 工程师, 主要研究方向为视频电子。

E-mail: 342137877@qq.com