

DOI:10.19651/j.cnki.emt.2106960

一种优化动态特性 SiC-MOSFET 模型 及其在高压固态开关的应用*

李钰沈¹ 马少翔^{1,2} 黄健翔¹ 梅畅¹ 尚文同^{1,2}

(1. 华中科技大学 电气与电子工程学院 武汉 430074; 2. 华中科技大学 强电磁工程与新技术国家重点实验室 武汉 430074)

摘要: 为设计一款保护 J-TEXT 托卡马克电子回旋管的高压固态开关, 新型宽禁带半导体 SiC-MOSFET 凭借低开关损耗、高耐压和 MHz 级别的开关频率等优良电气特性, 在其中承担核心作用。但是极快的开关速度加剧了开关振荡, 导致器件直串时的关断波形质量下降, 对均压和抑制过压方法提出更高要求, 因此亟需建立精准的模型为 SiC-MOSFET 在高压保护开关中的应用提供指导。在分析制造商 CREE 商用模型基础上, 提出了一种优化动态特性 SiC-MOSFET 模型。该优化模型综合考虑栅源电压和漏源电压的影响, 对非线性结电容采用多种函数拟合建模, 并对杂散阻抗等关键寄生参数进行修正。通过仿真和 300 V/3 A 双脉冲测试, 证明该模型在漏源电压变化率、漏源电流变化率、振荡频率和关断尖峰电压等方面具有更高的准确性。应用该优化模型设计高压固态开关的均压与过压抑制拓扑, 在 1 400 V/700 A 条件下对开关模块进行双脉冲测试。在关断时长和尖峰电压等关键指标上, 仿真波形与实验波形高度吻合, 实测开通关断时间均小于 120 ns, 指标满足开关模块设计要求, 优化模型的实用性得到体现。

关键词: SiC-MOSFET 模型; 动态特性; 非线性结电容; 高压固态开关; 双脉冲测试

中图分类号: TN386.1 **文献标识码:** A **国家标准学科分类代码:** 510.3

An optimized model for SiC-MOSFET dynamic characteristics and its application to high-voltage solid-state switch

Li Yulong¹ Ma Shaoxiang^{1,2} Huang Jianxiang¹ Mei Chang¹ Shang Wentong^{1,2}

(1. School of Electrical and Electronic Engineering, Huazhong University of Science and Technology, Wuhan 430074, China;

2. State Key Laboratory of Advanced Electromagnetic Engineering and Technology, Huazhong University of Science and Technology, Wuhan 430074, China)

Abstract: To design a high-voltage solid-state switch to protect the protect the electron cyclotron tube of J-TEXT Tokamak, the new wide-band-gap semiconductor SiC-MOSFET plays a central role with outstanding electrical characteristics such as low switching loss, high voltage withstand and switch frequency at MHz level. However, the extremely fast switching speed aggravates the switching oscillation, which causes the decreasing quality of the switching waveform when the devices are in straight series. Therefore, it is necessary to develop a precise model to provide guidance for the application of SiC-MOSFET in high-voltage switch. Based on the commercial model developed by CREE, an optimized dynamic characteristic SiC-MOSFET model that can better simulate the influence of nonlinear junction capacitance is proposed. The optimized model comprehensively considers the factors of gate-source voltage and drain-source voltage. A variety of functions are used to reproduce the nonlinear junction capacitance, and the key parasitic parameters such as stray impedance are validated. Through the simulation and 300 V/3 A double pulse test, it is proved that the optimized model has higher accuracy in the change rate of drain-source voltage, change rate of drain-source current, oscillation frequency and turn-off peak voltage. The optimization model is also applied to design the topology of voltage sharing and overvoltage suppression for high-voltage solid-state switch, and the switching module is tested under the condition of 1 400 V/700 A. On the key indicators such as turn-off time and peak voltage, the simulation waveform is highly consistent with the experimental waveform. The measured turn-on and turn-off time is less than 120 ns, which meets the design requirements of switching module, and the practicability of the optimization model is reflected.

Keywords: SiC-MOSFET model; dynamic characteristics; nonlinear junction capacitance; high-voltage solid-state switch; double-pulse test

0 引 言

数十年来, 宽禁带半导体的研究取得了显著的进

展^[1], 其中碳化硅(SiC)器件被认为是最前沿的研究方向之一^[2-3]。电子回旋共振加热(electron cyclotron resonance heating, ECRH)是 J-TEXT 托卡马克核聚变实验的一种

收稿日期: 2021-06-16

* 基金项目: 国家重点研发计划(2017YFE0300104)项目资助

重要加热方式^[4]。电子回旋管作为负载对 ECRH 的超压和过流非常敏感。为保护电子回旋管,提高实验效率,有必要设计一款在 10 μs 内切断供电的高压固态开关^[5]。普通硅器件的关断时间和承受电压等特性难以达到要求,而 SiC-MOSFET 的诸多优越性恰好满足这一需求^[6,7]。

高压固态开关的动态特性是评估其性能的关键指标。为了在高压固态开关的设计初期准确预估设计效果,一个具有精确动态特性的 SiC-MOSFET 仿真模型是必需的。SiC-MOSFET 仿真模型是一个活跃的研究领域,近年来已出现几种改进的模型。徐国林等^[8]在 SiC-MOSFET 行为模型的基础上加入温控电源以模拟温度对 SiC-MOSFET 特性的影响,但是忽略了非线性电容等寄生参数的建模。徐艳明^[9]针对 SiC-MOSFET 的栅漏电容提出一种无开关模型,但是仅验证其静态仿真结果,无法准确评估所建模型对开关过程模拟的准确性。梁美等^[10]考虑到寄生元件的影响,通过分段拟合建立了非线性电容的数学模型,但是仅参考了静态状态的寄生参数测量数据。Mukunoki 等^[11]的相关研究中提及了米勒平台时期栅源电压对栅漏电容的影响。目前, SiC 器件的主要制造商也开发出商业化的 SiC-MOSFET 模型。

本文首先分析了 CREE 公司的商用 C2M0080170P 型 SiC-MOSFET 模型的机理及其不足之处。在此基础上,本文提出一种具有精确动态特性的优化模型。根据不同米勒电压时栅极电流和漏源电压变化率,使用双指数函数以模拟栅漏电容的动态变化;根据漏源电容的物理特性,在原有的漏源电容描述函数基础上增加了与栅源电压相关的修正系数;对于栅源电容,本文在使用 LCR 表测量后采用双曲正切函数描述其变化规律。同时,本文对原有模型的漏极杂散电感、内部栅极电阻和源极杂散电感进行修正,最终建立优化动态特性的 SiC-MOSFET 模型。仿真与 300 V/3 A 双脉冲测试的结果表明该优化模型相比商用模型在漏源电压变化率 dV_{DS}/dt 、漏极电流变化率 dI_{DS}/dt 、振荡频率和关断尖峰电压等方面与实测瞬态波形具有更高的一致性。之后,在该模型的基础上设计均压与过压抑制拓扑,提出一种基于电压箝位的高压固态开关,并进行了 1 400 V/7 A 双脉冲测试。结果表明在高压固态开关的开通时长、关断时长和尖峰电压等关键指标方面,仿真结果与实验结果吻合良好,满足开关模块设计要求。本优化模型在电力电子装置动态性能设计中具有指导意义,其优化方法也对今后新型 SiC-MOSFET 仿真模型的开发具有借鉴意义。

1 商用 SiC-MOSFET 模型机理分析

如图 1 所示为 CREE 公司开发的 C2M0080170P 型号 SiC-MOSFET 模型,采用了 Enz-Krummenacher-Vittoz (EKV) MOSFET 的结构来实现包含寄生电容和杂散阻抗的 SiC-MOSFET 结构^[12]。在静态特性方面,两个压控电

流源模拟不同电压范围下的静态漏源电流 I_D ,其表达式如下:

$$I_D(V_{GS}, V_{DS}, t) = 2g_m\phi_t^2k_s(V_{GS} - V_{th}) \cdot (1 + \lambda V_{DS}) \cdot \{[\ln(1 + e^{V_{GS} - V_{th}})]^2 - [\ln(1 + e^{V_{GS} - V_{th} - n\phi_t V_{DS}})]^2\} \quad (1)$$

式中: g_m 、 ϕ_t 为跨导; k_s 为亚阈值斜率参数; λ 为沟道长度系数; α 和 n 为晶体管参数。

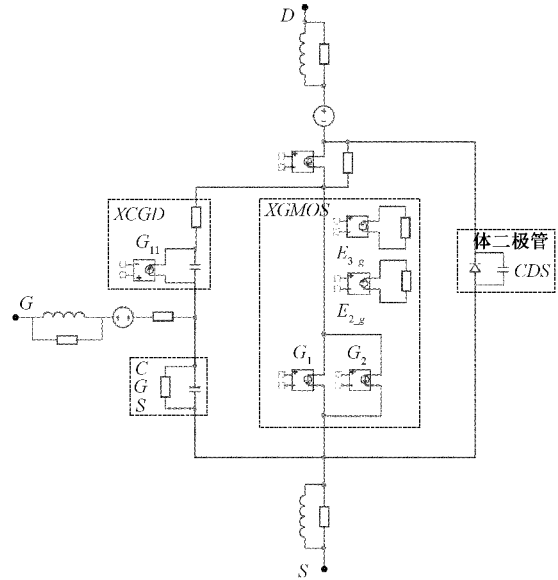


图 1 C2M0080170P 的商用 PSpice 模型原理图

该模型考虑了结温对静态特性的影响,两个压控电流源 E_{2gs} 和 E_{3gs} 由温度系数和栅源电压控制,用于描述 C2M0080170P 模型的跨导和阈值电压。同时模型内部的体二极管直接与内核并联,用于描述 SiC-MOSFET 的反向工作特性。

非线性结电容栅漏电容 C_{GD} 、漏源电容 C_{DS} 和栅源电容 C_{GS} 是影响动态特性的关键因素。在 CREE 的模型中, C_{GD} 和 C_{DS} 都是用等效子电路来模拟,子电路中包含电阻以及与电容并联模拟行为组件,其中电容起到电压微分的作用。该商用模型用分段拟合曲线来反映非线性电容和相关电压的关系,其表达式如下:

$$C_{GD} = \begin{cases} \frac{7 \times 10^{-10} \cdot (1 + V_{DG})}{\left(120 + 120 \cdot \tanh \frac{0.5V_{DG} - 4.5}{2}\right)^{0.4}}, & v_{DG} \geq 0 \\ 0, & v_{DG} < 0 \end{cases} \quad (2)$$

$$C_{DS} = \begin{cases} \frac{1.8 \times 10^{-9}}{\left(1 + \frac{|V_{DS}|}{1.6}\right)^{0.45}}, & V_{DS} \geq 0 \\ 0, & V_{DS} < 0 \end{cases} \quad (3)$$

$$C_{GS} = 2.246 \times 10^{-12} \quad (4)$$

上述商用模型中,器件中所有的杂散阻抗等效为串联于漏极、栅极和源极的电阻和电感。通过研究分析商用模

机理发现存在两点主要不足之处:1)使用关断状态测试得到的拟合曲线来描述非线性结电容的行为特性,难以精确模拟暂态过程中非线性结电容的动态变化;2)分段函数拟合法的连续性常引起仿真的不收敛。

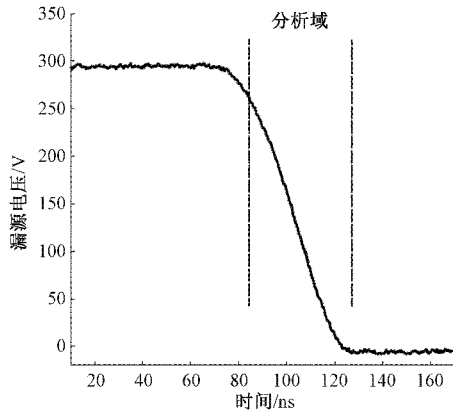
2 SiC-MOSFET 模型动态特性的优化方法

针对上述不足,本文综合考虑漏源电压 V_{DS} 和栅源电压 V_{GS} 的影响来模拟非线性结电容,同时实物测量和更正厂家商用模型中杂散阻抗的偏差,最终达到优化 SiC-MOSFET 模型动态特性的效果。

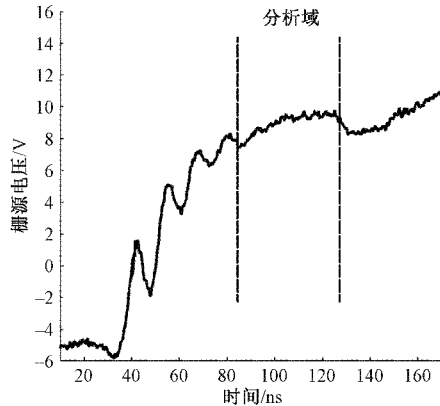
2.1 栅漏电容模型的优化

C_{GD} 是影响 SiC-MOSFET 瞬态波形的最关键的寄生参数。由于 C_{GD} 的量级比其他两个电容小很多,用 LCR 表无法准确测量它对 V_{GS} 和 V_{DS} 的依赖关系。一种新方法是利用米勒平台时期栅极-漏极电荷 Q_{GD} 和 V_{DS} 的关系。在米勒平台时期, V_{GS} 被钳位在一个可测量的值称为米勒电压 V_M 。此时期内几乎所有栅极电流都注入到 C_{GD} 中,这有助于消除来自其他两个寄生电容的干扰^[12]。因为对米勒平台期间的栅极电流进行积分可以计算 C_{GD} 的电荷 Q_{GD} ,同时 V_M 保持不变而 V_{DS} 呈现下降的趋势。从而得到 C_{GD} 对 V_{DS} 在不同米勒电压 V_M 下的依赖关系。

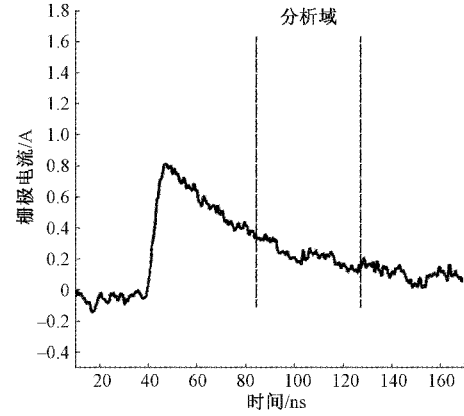
测试中采集到的米勒平台时期 V_{DS} , V_{GS} 和 I_G 的波形如图 2 所示。在多次试验中,米勒电压和米勒平台的时长



(a) 米勒平台时期的漏源电压波形



(b) 米勒平台时期的栅源电压波形



(c) 米勒平台时期的栅极电流波形

图 2 某次测试中捕捉到的米勒平台

随栅源电压变化率 dV_{GS}/dt 而变化。更高的开关速度会使 C_{DS} 产生更大的沟道电流,导致米勒电压升高。

如图 3 所示为不同米勒电压 V_M 下 C_{GD} 随 V_{DS} 的变化趋势。 C_{GD} 随 V_{GS} 升高而升高,随 V_{DS} 升高而下降。在式(5)中,将 C_{GD} 的容值分解为 V_{GS} 和 V_{DS} 的函数,并用指数函数进行拟合。本优化模型能较好完善商用模型仅使用关断状态下的非线性结电容测量数据的不足。

$$C_{GD} = C_{GD}(v_{GS}) + C_{GD}(v_{DS}) = [(2.01 \times 10^{-11})e^{0.18 \times v_{GS}} + 2.8 \times 10^{-12}] + [(2.926 \times 10^{-10})e^{-0.043 \times v_{DS}}] \quad (5)$$

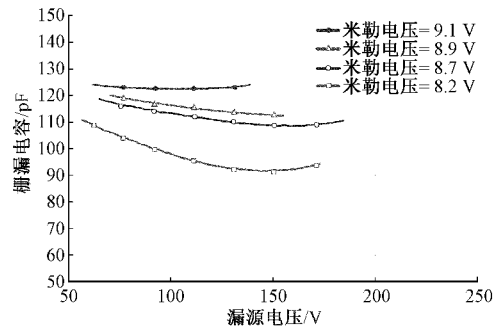


图 3 不同米勒电压下的栅漏电容

2.2 漏源电容模型的优化

V_{DS} 和 V_{GD} 是影响 C_{DS} 的两个因素。SiC-MOSFET 晶胞典型结构如图 4 所示,导电沟道的形成会占据漏极-主体结的面积,根据文献[14],漏极-源极电容可以用式(6)表示。

$$C_{DS} = \frac{A_{DS}}{W_{DSj}} \sqrt{\frac{\epsilon_{semi} q N_b}{2(v_{DS} + V_{bi})}} \quad (6)$$

在式(6)中, W_{DSj} 表示漏极-主体结的耗尽层宽度, A_{DS} 表示漏极-主体结的面积, ϵ_{semi} , q 和 N_b 可以视为特定的常数, V_{bi} 可以从器件的数据手册中得出。式(6)反映出 C_{DS} 的值近似于与 A_{DS} 成正比,说明 V_{GD} 对 C_{DS} 影响的本质是改变 A_{DS} ,同时 A_{DS} 会在开通状态减小。据此如图 5 所示,在原始模型基础上引入修正系数 δ 。为简化模型计算,鉴

于 SiC-MOSFET 的低导通电阻特性,当 V_{GS} 高于阈值电压时,近似认为 V_{GD} 与 V_{GS} 相等。

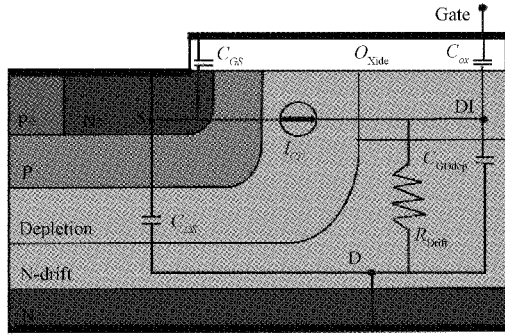


图 4 SiC-MOSFET 晶胞典型结构

校正系数 δ 与 V_{GS} 的关系如图 5 所示,在优化了商用模型原本的分段函数拟合方法的基础上采用新拟合式(7)和(8),更精确反应 V_{DS} 和 V_{GS} 对 C_{DS} 影响。经多次测试取最优参数 $\delta_0 = -0.845, \alpha = 0.95, V_{th} = 2.6 \text{ V}$ 。

$$\delta = \begin{cases} 1, & v_{GS} \leq V_{th} \\ \delta_0 e^{\alpha(v_{GS}-V_{th})} + (1 - \delta_0), & v_{GS} > V_{th} \end{cases} \quad (7)$$

$$C_{DS} = \delta \cdot \frac{C_0}{\left(1 + \frac{v_{DS}}{k_4}\right)^{k_5}} = \delta \cdot \frac{1.8 \times 10^{-9}}{\left(1 + \frac{v_{DS}}{1.6}\right)^{0.15}} \quad (8)$$

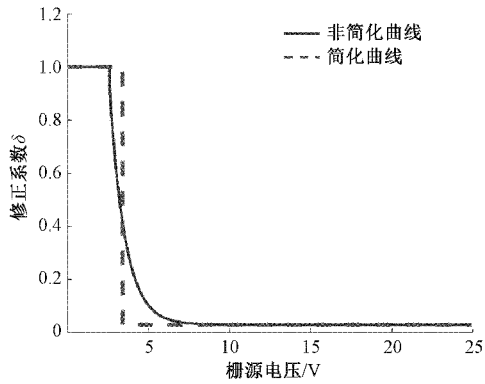


图 5 修正系数的描述曲线

2.3 栅源电容模型的优化

C_{GS} 对栅源电压变化率 dV_{GS}/dt 和米勒平台有着重要影响。尽管在关断状态下 V_{DS} 对 C_{GS} 的影响不显著,但根据如图 6 所示的 LCR 表测量栅源电容的结果, V_{GS} 从 $-15 \sim 0 \text{ V}$ 变化时, C_{GS} 呈现较大的下降趋势。因此 C_{GS} 更适合建模为关于 V_{GS} 的函数。

为了使漏源电流 I_D 尽可能小,采用了负电压关断。当 V_{GS} 变为正值时, C_{GS} 达到最小值。正切双曲函数能够拟合 C_{GS} 关于 V_{GS} 的关系^[15]。最终 C_{GS} 的表达式如式(9)所示,其中 C_{max} 取 $4\ 200 \text{ pF}$, C_{min} 取 $2\ 200 \text{ pF}$ 。

$$C_{GS} = 0.5 \cdot (C_{max} - C_{min}) \cdot [1 - \tanh(V_{GS} + 5)] + C_{min} \quad (9)$$

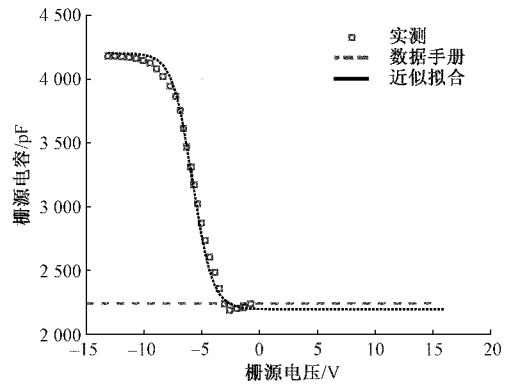


图 6 栅源电容的测量结果

2.4 杂散阻抗模型的修正

漏极杂散电感 L_D 、内部栅极电阻 R_G 和源极寄生电感 L_S 同样是晶体管动态特性的重要影响因素^[16]。使用 LCR 表在 1 MHz 频率下测量,对这些重要的杂散电阻和电感进行了修正。如表 1 所列为修正参数值。

表 1 修正后杂散参数

序号	参数	商用模型	优化模型
1	L_D	4.366 nH	7.857 nH
2	R_G	37.89 mΩ	59.73 mΩ
3	L_S	8.396 nH	5.214 nH

3 优化模型的验证

3.1 SiC-MOSFET 双脉冲测试拓扑

文章采用 $300 \text{ V}/3 \text{ A}$ 的双脉冲测试来验证优化模型动态特性的优越性。图 7 所示为本次双脉冲测试电路拓扑。在 $100 \mu\text{s}$ 的脉冲周期下, SiC-MOSFET 的开启时长为 $40 \mu\text{s}$ 。在测试电路主回路的 320 nH 等效串联电感、 0.05Ω 电阻和 $800 \mu\text{F}$ 电容 (L_1, R_1 和 C_1) 作为集总元件模拟电源的内部阻抗;主回路中的电感 L_2 为负载电感,其电感值为 4 mH 。主要起到限制电流的作用,防止 SiC-MOSFET 被击穿。二极管 D_1 与负载电感 L_2 反向并联,在 SiC-MOSFET 关断时起续流作用; C_2, C_3 和 C_4 分别代表前述已优化的 C_{GD}, C_{DS}, C_{GS} ; L_3 和 L_5 分别表示前述已修正的 SiC-MOSFET 源极和漏极的杂散电感; 10 nH 电感 L_6 模拟电路电磁干扰影响因素。在驱动电路中,本文使用 12Ω 栅极电阻,和栅极电阻串联的电感 L_4 的值为 15 nH ,一个容值为 1 pF 的并联电容模拟线路杂散电容。脉冲源在实际测试中的传输延迟约为 20 ns 。

3.2 仿真与实物测试结果

上述测试电路在 SiC MOSFET 漏源电流为 3 A 时厂家模型的 V_{DS}, V_{GS} 和 I_{DS} 仿真波形、实际测量波形和改进模型的仿真波形分别如图 8~12 所示。如图 8 和 9 分别比较 SiC-MOSFET 处于开启和关闭两种条件下,实际电路

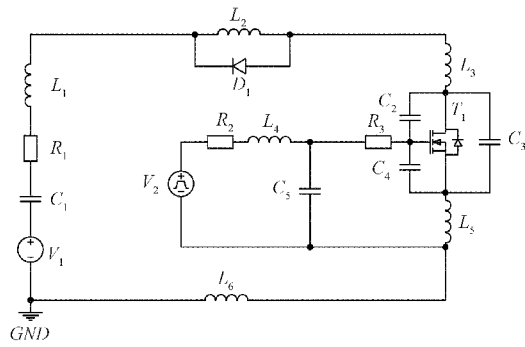


图 7 SiC-MOSFET 双脉冲测试拓扑

测试、传统模型仿真以及优化模型仿真的 3 种 V_{DS} 波形。通过比较,优化模型更加符合实际测试情况,有效解决了厂家模型上升沿和下降沿时间更短、尖峰电压幅度更大的过冲问题。如图 10 和 11 所示为开通和关断瞬间的栅源电压波形。 V_{GS} 从 -5 V 上升到 5 V 的过程中,优化模型仿真曲线相较于厂家模型的变化率更小,具有更长的上升和下降时间,与实际电路测量结果也表现出更好的一致性。如图 12 所示为 SiC-MOSFET 关断时的 I_{DS} 波形,优化模型仿真曲线较厂家模型仿真曲线减小了振荡频率,也更加符合实际测量波形。综上所述,改进后的模型相比厂家模型在漏源电压变化率 dV_{DS}/dt 和漏源电流变化率 dI_{DS}/dt 方面表现出较好的性能以及更真实的动态特性,这对于后续的仿真和高压固态设计预测具有重要意义。

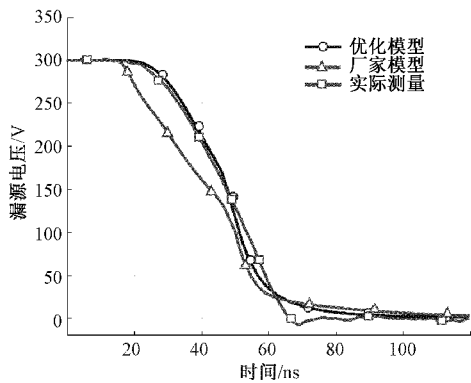


图 8 漏源电压的开通波形

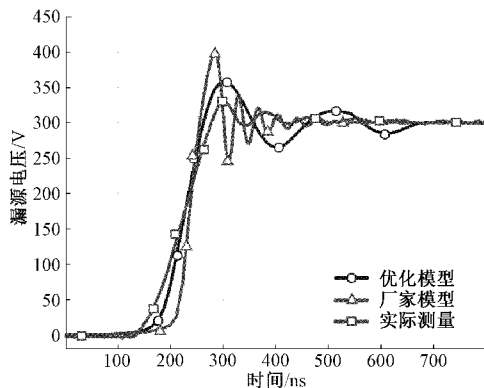


图 9 漏源电压的关断波形

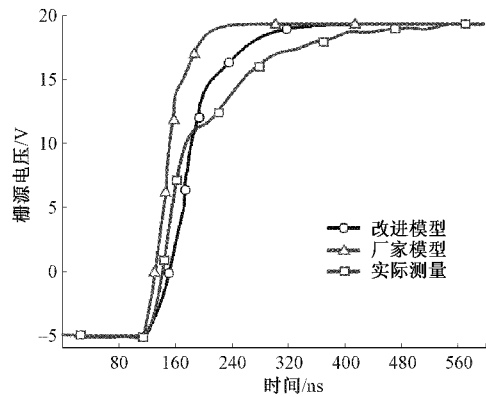


图 10 栅源电压的开通波形

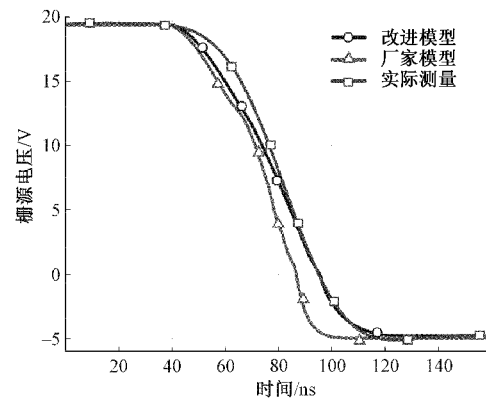


图 11 栅源电压的关断波形

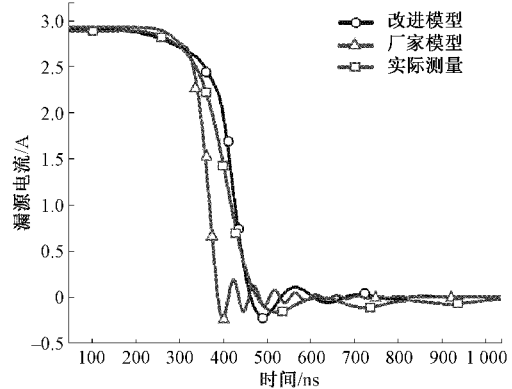


图 12 漏源电流的关断波形

4 优化模型在高压固态开关的应用

4.1 高压固态开关双脉冲测试拓扑

图 13 所示为 $1.4\text{ kV}/7\text{ A}$ 电感负载时的高压固态开关双脉冲测试拓扑。图 14 所示为高压固态开关样机图片。与图 7 相比的改进在于每个 SiC-MOSFET 加入一个钳位缓冲电路形成软开关,以构造一个可靠的高压固态开关拓扑结构。两个相同的开关拓扑结构串联,以达到均衡高压和防止过电压效果。该设计的分析不是本文的重点,因此文章对于这种开关设计的机理不多赘述。

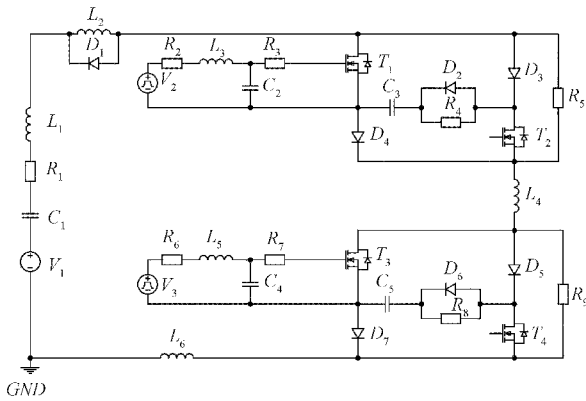


图 13 高压固态开关双脉冲测试拓扑

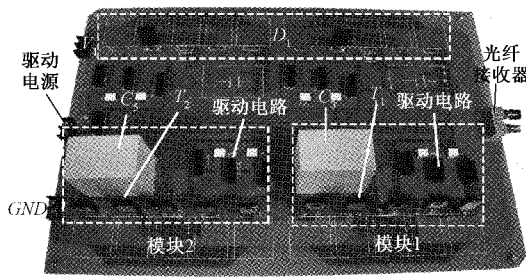


图 14 高压固态开关样机图片

4.2 高压固态高开关仿真与实物测试结果

图 15 和 16 所示为开关模块电压开通、关断过程中的仿真与实测波形对比，图 17 所示为周期性脉冲信号消失时开关模块的电流在实验和仿真中的波形。仿真与样机测试中开通时长 t_{on} ，关断时长 t_{off} 和尖峰电压 V_{peak} 的关键指标数据如表 2 所示。

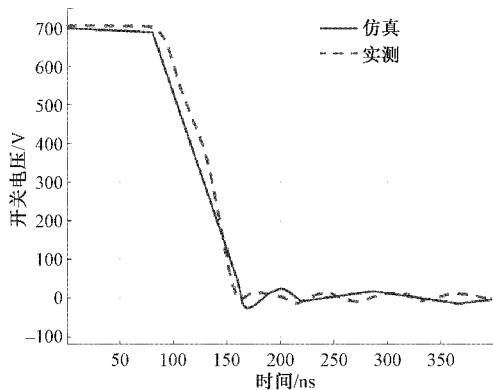


图 15 开关模块电压的开通波形

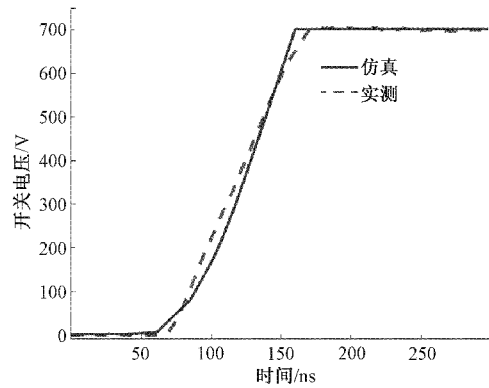


图 16 开关模块电压的关断波形

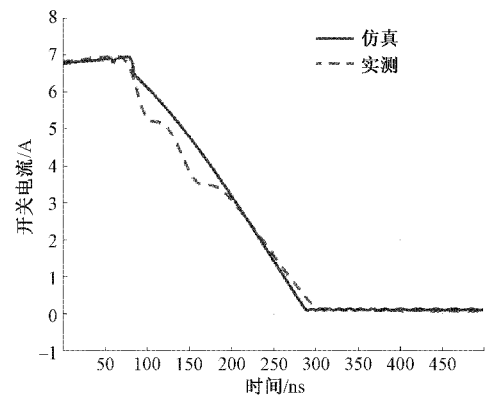


图 17 开关模块电流的关断波形

综上所述，优化模型在电压峰值和开通关断时长等方面能够准确预测实验结果。高压固态开关样机的开通关断时长均小于 120 ns，尖峰电压低于 3%，满足设计指标要求。结果表明该优化模型在高压固态开关仿真中的实用性值得肯定。需说明，由于仿真模型中忽略了部分杂散电感和电阻，导致电压和电流的开通、关断波形的振荡频率存在少许误差，这是下一步努力方向。

5 结论

为优化应用于高压固态开关的 SiC-MOSFET 模型的动态特性，本文在现有商用模型的基础上提出了一种优化动态特性的 SiC-MOSFET 模型。优化模型一是在综合考虑栅源电压和漏源电压对非线性电容的影响基础上优化了非线性电容特性，二是改进了分段拟合的方法，避免仿真的不收敛性，三是修正一些重要的杂散电感和电阻，减小了模型中杂散阻抗引起的误差；通过对 SiC-MOSFET 进行的双脉冲试验表明，优化后的模型相比于商用模型在电压电流变化率、电压超调量等方面与实验结果有更好相似性。最后，此优化模型应用在一个可靠的高压固态开关仿真系统中，通过仿真和实物验证对比反应，优化模型在开关模块的开通关断时间方面表现出准确的动态特性，其对尖峰电压的准确预测有助于提高设计的可靠性。因此，

表 2 仿真与样机测试的关键指标

序号	关键指标	仿真	样机测试
1	开通时长 t_{on}	127.4 ns	113.2 ns
2	关断时长 t_{off}	88.1 ns	95.6 ns
3	尖峰电压 V_{peak}	702.7 V	705.4 V

本文认为该优化模型及其优化方法在今后的设计中具有实用和借鉴价值。

参考文献

- [1] 王利斌,陈海波.一种基于 GaN 的宽带功率放大器的设计与分析[J].国外电子测量技术,2020(9),DOI:10.19652/j.cnki.femt.2002115.
- [2] KIMOTO, TSUNENOBU. Material science and device physics in SiC technology for high-voltage power devices [J]. Japanese Journal of Applied Physics, 2015, 54(4):040103.
- [3] 张倩.基于文献计量的我国功率半导体器件研究状况分析[J].电子测量技术,2020,336(4):34-38.
- [4] MA S, JIAO J, ZHANG M, et al. Design of the voltage measurement and feedback regulation system of 100 kV high-voltage power supply on J-TEXT tokamak[J]. IEEE Transactions on Plasma Science, 2019,47(6):2937-2942.
- [5] WANG D, ZHANG M, MA S, et al. A high-voltage solid-state switch based on submodule topology of SiC MOSFETs for J-TEXT tokamak[J]. IEEE Transactions on Plasma Science, 2020, 48(6):1676-1680.
- [6] MA S, SHANG W, WANG D, et al. A reliable voltage clamping submodule based on SiC MOSFET for solid state switch [J]. Review of Scientific Instruments, 2021, 92(2):024713.
- [7] 唐泽伦,董健年,张军,等.硅和碳化硅二极管在脉冲功率源中的对比研究[J].电子测量技术,2019,42(2):37-42.
- [8] 徐国林,朱夏飞,刘先正,等.基于 PSpice 的碳化硅 MOSFET 的建模与仿真[J].智能电网,2015(6):507-511.
- [9] 徐艳明. SiC MOSFET PSpice 建模及应用[D].北京:北京交通大学,2016.
- [10] 梁美,郑琼林,李艳,等.用于精确预测 SiC MOSFET 开关特性的分析模型[J].电工技术学报,2017,32(1):148-158.
- [11] MUKUNOKI Y, HORIGUCHI T, NAKAYAMA Y, et al. Modeling of a silicon-carbide MOSFET with focus on internal stray capacitances and inductances, and its verification [C]. 2017 IEEE Applied Power Electronics Conference and Exposition (APEC), IEEE, 2017.
- [12] STEFANSKVI A, STARZAK L, NAPIERALSKI A. Review of commercial SiC MOSFET models: Topologies and equations [C]. 2017 MIXDES-24th International Conference "Mixed Design of Integrated Circuits and Systems", IEEE, 2017.
- [13] MUKUNOKI Y, KONNO K, MATSUA T, et al. An improved compact model for a silicon-carbide MOSFET, and its application to accurate circuit simulation[J]. IEEE Transactions on Power Electronics, 2018, DOI:10.1109/TPEL.2018.2796583.
- [14] CHEN K, ZHAO Z, YUAN L, et al. The impact of nonlinear junction capacitance on switching transient and its modeling for SiC MOSFET [J]. IEEE Transactions on Electron Devices, 2015, 62(2):333-338.
- [15] 周林,李寒江,解宝,等. SiC MOSFET 的 Saber 建模及其在光伏并网逆变器中的应用和分析[J].电工技术学报,2019,34(20):85-97.
- [16] 王晨苑,何怡刚,王传坤,等.高压多芯片并联 IGBT 模块故障监测方法[J].电子测量与仪器学报,2020,238(10):103-111.

作者简介

李钰洸,本科,主要研究方向为自动控制技术、半导体开关技术。

E-mail:u201811625@hust.edu.cn

马少翔(通信作者),工学博士,副教授,主要研究方向为自动控制技术、大功率高压电源技术等。

E-mail:mashaoxiang@hust.edu.cn