

DOI:10.19651/j.cnki.emt.2107393

TI-ADCs 非线性误差的多级校正算法研究*

牛光珊 李雪涛 张建伟 罗向东

(南通大学 信息科学技术学院 南通 226019)

摘要: 在分时交替模数转换器(TI-ADCs)系统各项误差的校正中,目前大多方法是针对高速(GSPS)中低精度(≤ 16 bit)TI-ADCs系统的误差校正算法,且对非线性误差的研究较少,提出了一种适用于高精度(24 bit)TI-ADCs系统的非线性失配误差校正算法。首先提取输入信号经过系统后的含非线性误差输出数据,根据截断的Volterra级数误差模型并借助矩阵变换与最小二乘法(LS)估计出误差系数,然后使用误差重构的多级校正方法来补偿系统的动态非线性误差,得到校正前后的频谱对比图。在单频、多频等频率间隔和不等频率间隔正弦输入情况下进行仿真,四级校正后TI-ADCs系统的SFDR分别由22.91、11.12和11.14 dBc提升到了104.45、96.74和99.25 dBc。结果表明,该方法对TI-ADCs系统的非线性误差在Nyquist频带内的校准在理论上是有效的,对高精度系统校正效果良好。

关键词: 分时交替模拟数字转换器;非线性失配误差;Volterra级数;级联校正

中图分类号: TN79^{1.2} 文献标识码: A 国家标准学科分类代码: 510.4030

Research of multi-stage correction algorithm for nonlinearity errors in TI-ADCs

Niu Guangshan Li Xuetao Zhang Jianwei Luo Xiangdong

(School of Information Science and Technology, Nantong University, Nantong 226019, China)

Abstract: In the correction of various errors of TI-ADCs system, most of the current compensation algorithms are targeted for the errors in high-speed (GSPS) and medium-or-low-precision (≤ 16 bit) TI-ADCs systems, and there are relatively few researches on nonlinearity errors. A correction algorithm for the dynamic nonlinearity mismatch errors in high-precision (24 bit) TI-ADCs system was proposed. Firstly, the output data containing nonlinearity errors were extracted. Secondly, according to the truncated Volterra series error model, the dynamic nonlinearity errors coefficients were estimated with matrix transformation and LS method. Then, the nonlinearity errors were compensated by a multi-stage correction method based on error reconstruction, and the frequency spectra before and after calibration were obtained. The TI-ADCs system was simulated with single frequency, multi-frequency with equal and unequal frequency interval sinusoidal input, and the SFDR of the system after four-stage calibration was elevated from 22.91, 11.12 and 11.14 dBc to 104.45, 96.74 and 99.25 dBc, respectively. The theoretical effectiveness of the proposed method in the whole Nyquist band was verified by simulation results, which indicates a calibration effect for high-accuracy system.

Keywords: TI-ADCs; nonlinearity mismatch errors; Volterra series; multi-stage correction

0 引言

模拟数字转换器(analog-to-digital converter, ADC)在现代数字通信中需求广泛,但是因为工艺、环境等诸多因素限制,单个ADC不能同时兼顾高速与高精度这两项性能指标,其发展存在一定的局限性。因此,分时交替ADC(time-interleaved ADCs, TI-ADCs)数据并行采集架构被提出^[1],

它可以突破单片高精度ADC的速度限制,是目前流行的方法。TI-ADCs技术理论优势明显,但在实际电路中也存在诸多不理想因素^[2-3],如:时钟电路的抖动和延时、前置采样保持放大器的非线性、电源电路的不理想。这些因素导致TI-ADCs的时间、偏置、增益以及非线性失配误差的产生,降低了TI-ADCs的信噪比(signal-to-noise ratio, SNR)^[4],无杂散动态范围(spurious free dynamic range, SFDR)等动

收稿日期:2021-07-26

* 基金项目:国家自然科学基金重大科研仪器研制项目(61927806)资助

态参数,影响系统的整体性能。对于 TI-ADCs 系统中各类误差的校准是此技术研究的必由之路,目前已有许多成型的算法。

文献[5]采用 Farrow 分数延时滤波器结合自适应对采样率 5 GSPS(giga sample per second)、量化位数 10 bit TI-ADCs 的时间失配误差进行数字校正;文献[6]采用光学时钟进行 2 GSPS、12 bit 的高速 TI-ADCs 系统的采样,但只是对系统中的采样时间误差进行了校正;文献[7]借助参考通道的自适应误差补偿,对 1 GSPS、12 bit TI-ADCs 系统的偏置、增益和时间 3 种主要失配误差进行了校正,但需要额外的 ADC 硬件电路作为参考;文献[8]使用递归最小二乘(least square, LS)算法对 TI-ADCs 的偏置、增益和时间失配进行了全数字校正,但并未提及非线性失配误差;文献[9]基于相关对 2.7 GSPS、13 bit TI-ADCs 系统的非线性误差进行了有效的数字校正,但只是对 2 通道系统的研究;文献[10]采用重构方法对 1 GSPS、12 bit TI-ADCs 系统的动态非线性误差进行补偿,但只是对精度为 12 bit 的系统进行了研究。以上诸多研究大都是针对 16 bit 以下精度的 ADC 系统,并且对非线性的研究较少,而通常高精度(≥ 18 bit)ADC 需要超高的线性度,对 TI-ADCs 系统来说更是如此。故而对高精度 TI-ADCs 非线性误差的建模以及估计、校正技术的研究尤为重要。

针对目前的研究现状,为了对高精度(24 bit)TI-ADCs 系统中的广义动态非线性误差进行校正,本文基于 Volterra 级数模型重构误差,使用多级校正的方法对 4 通道 TI-ADCs 系统进行误差补偿。该算法在整个 Nyquist 频带内对于单频、多频输入信号的校正效果明显,适用于高精度 TI-ADCs 系统。

1 TI-ADCs 非线性误差建模与分析

TI-ADCs 技术是使用多片相对低速但高精度的子 ADC 芯片,通过分时交替的方式来提升系统的总体采样率,其基本原理^[11]及时序框图如图 1 所示,其中 T_s ($T_s = 1/f_s$) 为系统时钟周期, T ($T = MT_s$) 为子 ADC 的时钟周期。

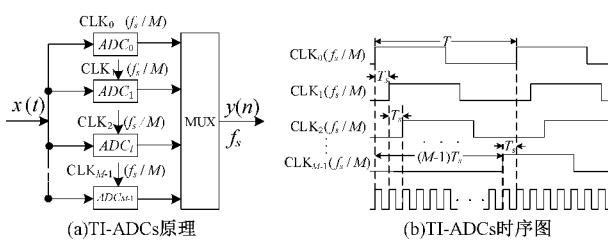


图 1 M 通道 TI-ADCs 工作原理及时序框图

子 ADC 非线性以及各通道间非线性不匹配均会导致系统中非线性失配误差的产生,并随着系统带宽提升而恶化。TI-ADCs 非线性失配误差^[12-13]可以根据其是否存在记忆效应分为静态无记忆非线性误差(频率无关)和动态记

忆非线性误差(频率相关)。本节借助静态非线性模型推导动态非线性误差的误差谱,之后建立 TI-ADCs 的动态非线性误差模型(包含偏置和增益等线性误差项在内的广义动态非线性),仿真后得出误差谱,并将其与理论频谱位置对比以验证建模效果。

1.1 静态非线性误差模型

TI-ADCs 的静态非线性误差可以用多项式模型^[14]来进行建模,输入为 $x(t)$, 经过 P 阶多项式模型(a_p 为第 p 阶多项式系数)后的输出 $y(t)$ 如式(1)所示。

$$y(t) = \sum_{p=0}^P a_p x(t)^p \quad (1)$$

理想情况下,第 m 个子 ADC 根据时钟对模拟输入信号 $x(t)$ 进行采样后,输出序列为:

$$y_m(n) = x(kMT_s + mT_s) \quad (2)$$

将式(2)代入式(1),可得到含有静态非线性失配的 TI-ADCs 系统的 m 通道子 ADC 的时域输出 $y_m(n)$, 将 M 个子 ADC 合路,得到系统输出为:

$$y(n) = \sum_{m=0}^{M-1} y_m(n) = \sum_{m=0}^{M-1} \sum_{p=0}^P a_{m,p} [x(kMT_s + mT_s)]^p \quad (3)$$

对单频正弦输入信号进行频域变换和相关推导^[15]可以得到,静态非线性误差的理想误差谱的位置为:

$$f = k \cdot f_s / 4 \pm p \cdot f_{in} \quad (4)$$

其中, $k = 0, \pm 1, \dots, \pm 3(M-1)$; $p = 0, 1, 2, \dots, P$ 。

1.2 动态非线性误差模型

Volterra 级数可以用来研究复杂的记忆非线性系统,其核函数通常具有对称性^[16]。由于 TI-ADCs 系统具有弱非线性的特点,可以采用低阶截断 Volterra 级数进行 TI-ADCs 系统动态非线性误差的建模。取 Volterra 级数非线性的最高阶数为 P , 并将记忆深度(即核深度)设置为 N_i , 得到加入动态非线性失配误差时,第 m 通道子 ADC 经过时钟采样后的时域输出 $y_m(n)$ ^[17] 为:

$$y_m(n) = \sum_{p=0}^P H_{m,p} [x(n)] = \sum_{p=0}^P \sum_{k_1=0}^{N_1-1} \sum_{k_2=k_1}^{N_2-1} \cdots \sum_{k_p=k_{p-1}}^{N_p-1} [h_{m,p}(k_1, k_2, \dots, k_p) x(n - k_1)] \quad (5)$$

式中: $x(n)$ 是对 $x(t)$ 进行采样得到的离散化信号。

$$x(n) = x(kMT_s + mT_s) \quad (6)$$

将 M 个子 ADC 输出合路,则 TI-ADCs 系统加入动态非线性误差后的整体输出 $y(n)$ 为:

$$y(n) = \sum_{m=0}^{M-1} y_m(n) = \sum_{m=0}^{M-1} \sum_{p=0}^P H_{m,p} [x(n)] = \sum_{m=0}^{M-1} \sum_{p=0}^P \sum_{k_1=0}^{N_1-1} \sum_{k_2=k_1}^{N_2-1} \cdots \sum_{k_p=k_{p-1}}^{N_p-1} [h_{m,p}(k_1, k_2, \dots, k_p) x(n - k_1)] \quad (7)$$

$$H_{m,p}[x(n)] = \sum_{k_1=0}^{N_1-1} \sum_{k_2=k_1}^{N_2-1} \cdots \sum_{k_p=k_{p-1}}^{N_p-1} \left[h_{m,p}(k_1, k_2, \dots, k_p) x(n-k_1) \right] x(n-k_2) \cdots x(n-k_p) \quad (8)$$

其中, M 为 TI-ADCs 的通道数目, $H_{m,p}[x(n)]$ 为 ADC _{m} 的第 p 阶 Volterra 算子, $h_{m,p}(k_1, k_2, \dots, k_p)$ 为相应的核函数。

根据核函数的对称性, 结合 TI-ADCs 的实际系统, 可得到系统中 Volterra 核函数的取值情况, 如图 2 所示。

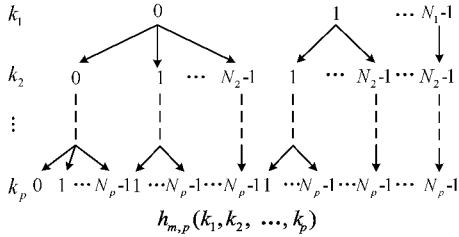


图 2 Volterra 核函数取值

本文研究 4 通道的 TI-ADCs 系统, 截断 Volterra 级数模型的非线性最高阶 P 设为 3, 各阶核深度 N_i 设置为 2。

当 $p = 0$ 时, 令:

$$H_{m,p}[x(n)]|_{p=0} = \sum_{k_1=0}^{2-1} \sum_{k_2=k_1}^{2-1} \cdots \sum_{k_p=k_{p-1}}^{2-1} \left[h_{m,p}(k_1, k_2, \dots, k_p) x(n-k_1) \right] |_{p=0} = h_{m,0} \quad (9)$$

则得到本文模型式(10):

$$\begin{aligned} y(n) &= \sum_{m=0}^{4-1} y_m(n) = \sum_{m=0}^3 \sum_{p=0}^3 H_{m,p}[x(n)] = \\ &\sum_{m=0}^3 \sum_{p=0}^3 \sum_{k_1=0}^{2-1} \sum_{k_2=k_1}^{2-1} \cdots \sum_{k_p=k_{p-1}}^{2-1} h_{m,p}(k_1, k_2, \dots, k_p) x(n-k_1) = \\ &\left[h_{m,0} + \sum_{k_1=0}^1 h_{m,1}(k_1) x(n-k_1) + \right. \\ &\sum_{m=0}^3 \left. \sum_{k_1=0}^1 \sum_{k_2=k_1}^1 h_{m,2}(k_1, k_2) x(n-k_1) + \right. \\ &\left. \sum_{k_1=0}^1 \sum_{k_2=k_1}^1 \sum_{k_3=k_2}^1 h_{m,3}(k_1, k_2, k_3) x(n-k_1) x(n-k_2) x(n-k_3) \right] = \\ &\sum_{m=0}^3 \left[\begin{aligned} &\left(h_{m,1}(0) x(n) + \right) + \left(h_{m,2}(0,0) x(n)^2 - h_{m,2}(0,1) x(n) \right) + \\ &\left(h_{m,1}(1) x(n-1) \right) + \left(x(n-1) + h_{m,2}(1,1) x(n-1)^2 \right) + \\ &\left(h_{m,3}(0,0,0) x(n)^3 + h_{m,3}(0,0,1) x(n)^2 x(n-1) + \right) + h_{m,0} \end{aligned} \right] \quad (10) \end{aligned}$$

其中, $h_{m,0}$ 是通道 m 的偏置误差, 而 $h_{m,1}(0)$ 则是其增益误差系数。包含 $x(n)^2$ 、 $x(n)^3$ 的项为 TI-ADCs 系统非线性误差的无记忆项, 而包含 $x(n-1)$ 、 $x(n-1)^2$ 和 $x(n-1)^3$ 的项则为其记忆项。

信号在进行时域和频域转换时, 傅里叶(Fourier)变换的时移特性如式(11)和(12)所示。

若:

$$f(t) \xrightarrow[F]{F^{-1}} F(j\omega) \quad (11)$$

则:

$$f(t \pm t_0) \xrightarrow[F^{-1}]{F} e^{\pm j\omega t_0} F(j\omega) \quad (12)$$

其中, t_0 表示时移量, F 表示 Fourier 变换, F^{-1} 则表示逆 Fourier 变换。根据式(12)可知, 时移只会改变频谱大小, 并不会改变频谱位置, 故而 $x(n)$ 与 $x(n-1)$ 频谱位置一致。将此特性扩展至高阶项, 并与误差式(10)结合可知, 动态非线性误差的高阶项误差谱的位置与静态非线性误差的相应误差谱的位置一致。

1.3 仿真分析

本文采用 ADI 公司的芯片 AD7760 作为 TI-ADCs 系统的子 ADC 来进行研究, 此芯片在输出数据速率 2.5 MSPS 时的 SNR 为 100 dB。基于此, 本文对 4 通道、24 bits、10 MSPS 的 TI-ADCs 系统模型进行仿真分析, 并将系统的高斯白噪声设置为 100 dB 以模拟实际系统中存在的量化误差、随机噪声等固有误差, 输入信号及误差参数另行设置。

1) 误差衡量参数

为了衡量非线性误差引入噪声对系统的影响以及后续算法的校正效果, 选取 SFDR 作为 TI-ADCs 系统的衡量标准。SFDR 是指最大信号成分与最差杂散信号的均方根之比, 表征了杂散信号对基波信号的最大干扰。如图 3 所示, SFDR 可以相对于满量程(dBFS)或信号幅值(dBc)来规定, 本文使用 dBc 作为单位来计算与衡量校准效果。

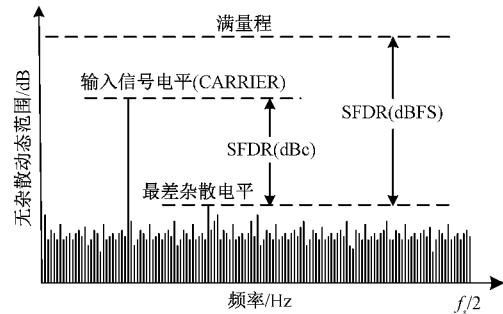


图 3 无杂散动态范围(SFDR)示意图

其计算表达式如式(13)所示。

$$SFDR = 20 \lg \left(\frac{A_{f_{fin} rms}}{A_{spur_{max} rms}} \right) \quad (13)$$

其中, $A_{f_{fin} rms}$ 表示最大基波频率的均方根幅值, $A_{spur_{max} rms}$ 代表最大杂散信号成分在整个 Nyquist 频带上的平均 FFT 均方根幅值。

2) 动态非线性误差模型仿真结果

本节分别采用单频和多频等幅正弦波信号作为输入信号进行测试。为简化表达, 结合式(10), 将每个 ADC 的 0~3 阶核函数写入同一行数组中, 令子 ADC _{m} 的动态非线

性误差系数为:

$$\mathbf{h}_m = [h_{m,0}, h_{m,1}(0), h_{m,1}(1), h_{m,2}(0,0), h_{m,2}(0,1), h_{m,2}(1,1), h_{m,3}(0,0,0), h_{m,3}(0,0,1), h_{m,3}(0,1,1), h_{m,3}(1,1,1)] \quad (14)$$

各通道的动态非线性误差使用 MATLAB 代码随机生成,子 ADC 的 Volterra 核函数(误差系数设置为 0.003)设置如式(15)所示。

$$\mathbf{h}_0 = [0.072, 0.087, -0.033, 0.099, 0.054, 0.105, -0.045, -0.012, -0.027, 0.036]$$

$$\mathbf{h}_1 = [0.102, 0.090, 0.087, 0.027, 0.078, 0.063, 0.015, -0.039, -0.018, -0.036]$$

$$\mathbf{h}_2 = [-0.009, -0.048, -0.045, 0.054, -0.057, -0.015, 0.090, -0.057, 0.021, 0.039]$$

$$\mathbf{h}_3 = [0.054, -0.054, 0.009, -0.009, 0.066, 0.072, -0.012, 0.054, -0.054, 0.057] \quad (15)$$

使用以上参数配置分别对单频和多频等幅正弦信号输入时的 TI-ADCs 系统进行仿真分析,结果如下。

(1) 单频正弦信号输入时仿真结果

采用频率为 0.17 MHz,幅值为 1 V 的单频正弦信号作为输入,误差设置如式(15)所示。经过仿真,得到单频输入时 TI-ADCs 系统添加动态非线性失配误差前后的时频域对比图,如图 4 所示。

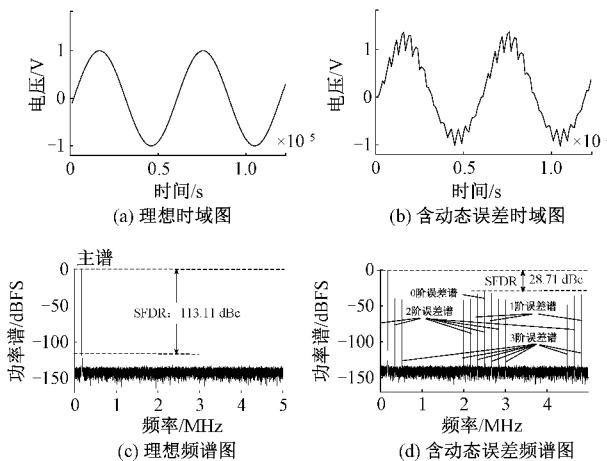


图 4 单频输入时,添加动态非线性误差前后对比

由 1.1 节式(4)可得,输出信号的误差谱位置应于 $f = k \cdot 2.5 \pm p \cdot 0.17$ (MHz) 处,其中 $k = 0, \pm 1, \pm 2, \pm 3, p = 0, 1, 2, 3$ 。考虑其对称性以及单边谱,只取谱峰的 1/4 部分,可计算出理论误差谱位于 $[0, 0.17, 0.34, 0.51, 1.99, 2.16, 2.33, 2.5, 2.67, 2.84, 3.01, 4.49, 4.66, 4.83]$ MHz 处,将其与图 4 (d) 的输出频谱对比可知,实际谱峰与理论位置完全吻合,频谱位置正确。

(2) 多频正弦信号输入时仿真结果

采用频率为 $[0.07, 0.16, 0.25, 0.34, 0.43, 0.52]$ MHz (等频距),幅值为 0.1 V 的多频等幅正弦信号作为输入,误差设置如式(15)所示。经过仿真,得到多频输入时

TI-ADCs 系统是否添加动态非线性失配误差的时频域对比图,如图 5 所示。经理论位置与含误差频谱图(图 5 (d))的输出频谱对比可知,频谱位置正确。此时图中的误差谱过于密集,不再将各阶误差位置标出。

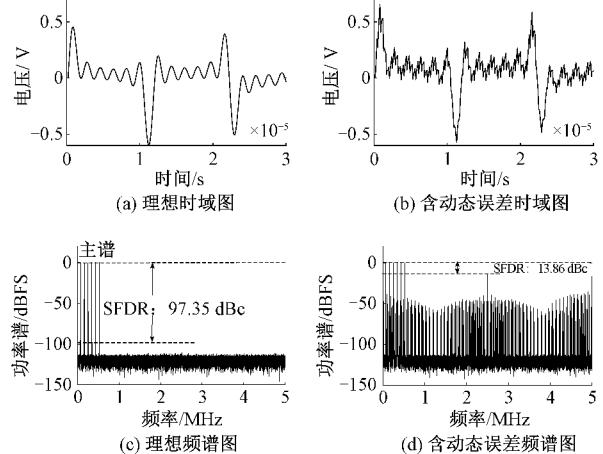


图 5 多频输入时,添加动态非线性误差前后对比

2 动态非线性误差的估计与校正方法原理

针对 TI-ADCs 系统的动态非线性失配误差,本文首先对其进行误差估计,之后采用误差重构^[18]的方法来消除误差,并通过多级联校准来提升校准精度。本节介绍估计及校正原理。

2.1 动态非线性误差估计原理

本节根据 1.2 节中的 Volterra 级数公式(10)以及 TI-ADCs 的采样原理,通过矩阵变换将误差估计转化为超定方程组的求解问题。选取部分采样点对输入与输出数据进行处理,通过算法拟合求最优解,从而得到动态非线性误差的估计值,矩阵处理过程如下。

首先,定义矩阵:

$$\mathbf{X} = \begin{bmatrix} 1 & x(1) & x(0) & x(1)^2 & x(1)x(0) & x(1)^2 & x(0)^3 & x(1)^2x(0) & x(1)x(0)^2 & x(0)^3 \\ 1 & x(2) & x(1) & x(2)^2 & x(2)x(1) & x(2)^2 & x(2)^3 & x(2)^2x(1) & x(2)x(1)^2 & x(1)^3 \\ \vdots & \vdots \\ 1 & x(l) & x(l') & x(l)^2 & x(l)x(l') & x(l)^2 & x(l)^3 & x(l)^2x(l') & x(l)x(l')^2 & x(l')^3 \end{bmatrix} \quad (16)$$

$$\mathbf{C}_m = \frac{1}{4} \begin{bmatrix} \sum_{i=1}^3 e^{j(1-m)\pi i/2} & \cdots & 0 \\ \vdots & \ddots & \vdots \\ 0 & \cdots & \sum_{i=1}^3 e^{j(l-m)\pi i/2} \end{bmatrix} \quad (17)$$

$$\mathbf{X}' = [\mathbf{C}_0 \mathbf{X}, \mathbf{C}_1 \mathbf{X}, \mathbf{C}_2 \mathbf{X}, \mathbf{C}_3 \mathbf{X}] \quad (18)$$

$$\mathbf{h} = [\mathbf{h}_0^T, \mathbf{h}_1^T, \mathbf{h}_2^T, \mathbf{h}_3^T]^T \quad (19)$$

$$\mathbf{Y} = [y(1) \quad y(2) \quad \cdots \quad y(l)] \quad (20)$$

其中, $x(n)$ 为 n 时刻的输入, $y(n)$ 则为对应的输出, l 为拟合的数据长度, $l' = l - 1$, m 为子 ADC 的标号, $m = 0, 1, 2, 3$, 而 \mathbf{h}_m 则如式(14)所示。

然后,结合式(10),TI-ADCs 的输入数据和输出数据则可表示为:

$$\mathbf{Y} = \mathbf{X}'\mathbf{h} \quad (21)$$

其中, \mathbf{Y} 和 \mathbf{X}' 可直接或间接获得,而误差系数矩阵 \mathbf{h} 可通过式(21)求解出估计值。

最后,借助 LS 算法进行参数 \mathbf{h} 的求解,表达式为:

$$\hat{\mathbf{h}} = (\mathbf{X}'^H \mathbf{X}')^{-1} \mathbf{X}'^H \mathbf{Y} \quad (22)$$

其中, $\hat{\mathbf{h}} = (\mathbf{X}'^H \mathbf{X}')^{-1} \mathbf{X}'^H \mathbf{Y}$ 为矩阵 \mathbf{X}' 的伪逆, $\hat{\mathbf{h}}$ 即为误差系数矩阵 \mathbf{h} 的估计值。最后将其进行分解即可得到各子 ADC 的 Volterra 核函数系数。

2.2 动态非线性误差校正原理

误差估计结束后,便可根据估计所得参数对系统进行校准。本文采用了误差重构的方法来校正动态非线性,校准框图如图 6 所示。其基本原理是:使用系统输出 $y(n)$ 近似代替 $x(n)$ 作为误差重构模块的输入得到重构的误差 $e(n)$,之后再令 $y(n)$ 减去 $e(n)$,即可得到校准信号 $y'(n)$ 。

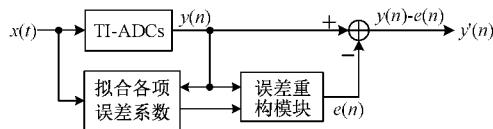


图 6 TI-ADC 重构校准示意图

误差重构模块的依据是将式(10)中一阶的项拆开(如式(23)所示),分离出 $x(n)$,则可将式(10)改写为信号与误差之和(如式(24)所示)。

$$h_{m,1}(0)x(n) = x(n) + (h_{m,1}(0) - 1)x(n) \quad (23)$$

$$y(n) = x(n) + e(n) \quad (24)$$

因为 $y(n)$ 与 $x(n)$ 之间存在差异,校准结果 $y'(n)$ 与实际输出仍然会存在较明显的误差。为了提升校准性能,可通过多次误差重构的级联模式来提升校准精度,多级校准框图如图 7 所示。其原理是用一次校准后的信号 $y_1(n)$ 再次进行误差重构(因为校正后的信号更加接近原始信号),之后用输出 $y(n)$ 减去二次重构误差得到二次校准信号 $y_2(n)$,依次类推,可以得到多级校准后更为准确地输出。

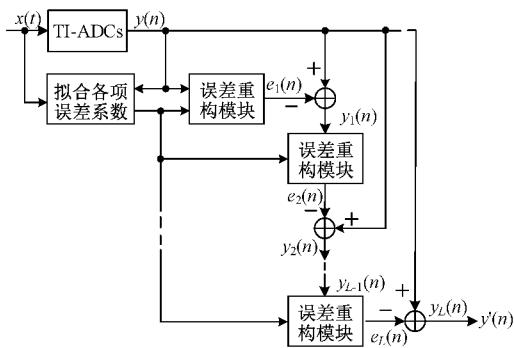


图 7 TI-ADC 级联校准示意图

3 仿真结果与分析

本节在不同输入信号、不同误差系数的条件下,对 4 通道、10 MSPS、24 bit 的 TI-ADCs 系统进行动态非线性误差模型的多级校正仿真与分析。通过对校正前后频谱图对于杂散谱的抑制情况,衡量算法效果,从而验证算法的有效性。

3.1 对单频输入信号校正效果的仿真验证

当输入为单频正弦信号时,将动态非线性误差系数调整为 0.001,选取一个归一化频率为 0.013(输入频率:0.13 MHz)的输入信号进行仿真。未校准频谱和各级校准后频谱结果如图 8 所示,经过与理论与实际误差谱位置对比可知,频谱位置正确。从图 8 中的频谱和 SFDR 的对比中可以看出,校准效果明显。

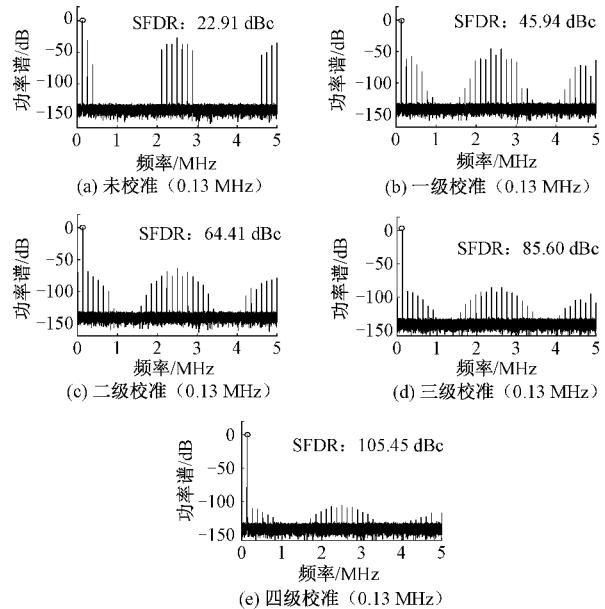


图 8 单频正弦输入时,校正前后输出频谱图

为研究校准算法在整个 Nyquist 频段内和对于不同误差系数的适用性,分别在不同输入信号频率和不同误差大小的情况下,对 TI-ADCs 系统进行了动态非线性误差校正效果的仿真验证,求得其相应 SFDR。整合仿真结果,得到校正前后 SFDR 曲线与归一化频率关系图(图 9 (a))和 SFDR 曲线与误差系数大小关系图(图 9 (b))。从图 10 中可以看出,在输入频率和误差大小改变时,算法均有校正效果,四级校准后 SFDR 均已接近理想值,且误差大小对校正效果的影响更明显。

3.2 对多频输入信号校正效果的仿真验证

当输入为等幅(0.1 V)多频正弦信号时,将动态非线性误差系数调整为 0.001,选取(0~0.1)归一化频段内等频率间距的多频信号([0.09, 0.12, 0.15, 0.18, 0.21, 0.24, 0.27] MHz)和不等频率间隔的多频信号([0.21, 0.22, 0.49, 0.62, 0.87, 0.92] MHz)作为输入来进行校正前后输

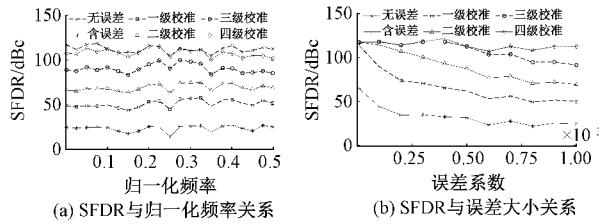


图 9 单频输入时,系统在不同条件下各级校正效果图

出频谱的对比。未校准频谱和各级校准后频谱对比如图 10 所示,经过与理论与实际误差谱位置对比可知,频谱位置正确。从图 10(a)~(e) 和图 10(f)~(j) 的频谱和 SFDR 的对比中可以看出,校准效果明显。

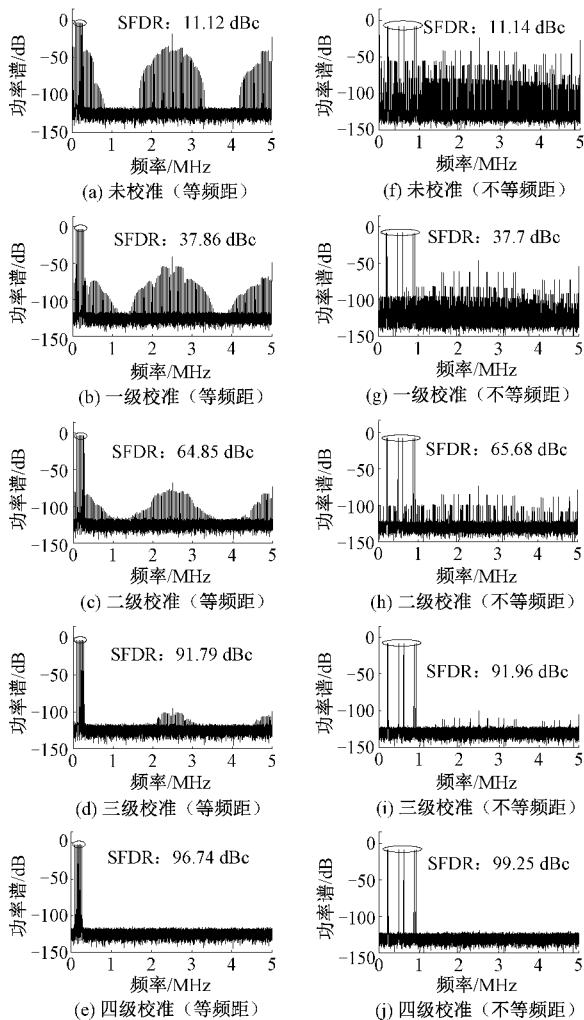


图 10 多频正弦输入时,校正前后输出频谱图

为研究校准算法在不同 Nyquist 频段内和对与不同正弦输入个数的适用性,分别在不同输入信号频段和不同输入个数的情况下,对 TI-ADCs 系统进行了动态非线性误差校正效果的仿真验证,求得其相应 SFDR。将仿真结果整合,得到了在等频率间距情况下校正前后输入频段、输入个数对 SFDR 影响的绘图(图 11(a)、(c))和不等频率间距情

况下的联合绘图(图 11(b)、(d))。从图 11 中可以看出,对于频率间隔相同和不同的情况下,在输入频段和输入个数改变时,算法均有明显的校正效果,且四级校准后的 SFDR 已经接近理想状态值。

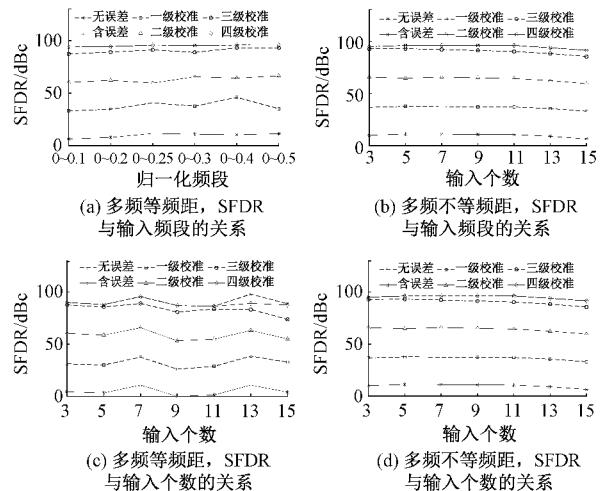


图 11 多频输入时,系统在不同条件下各级校正效果图

3.3 实验分析

从以上仿真结果可知,本文的算法在误差范围内对 24 bit TI-ADCs 系统动态非线性误差具有明显的校正效果,在 3 种不同情况下系统的 SFDR 分别提升了 82.54、85.62 和 88.11 dBc,校正效果显著。此外,不同于其他对中低精度(≤ 16 bit)TI-ADCs 系统误差的研究,本文方法在对高精度(≥ 18 bit)TI-ADCs 系统的非线性误差研究上具有一定意义。

4 结 论

本文采用三阶截断的 Volterra 级数建立了含有动态非线性失配的 TI-ADCs 系统的 Simulink 模型,提出了针对 TI-ADCs 动态非线性误差的多级级联校正方法。结合 Volterra 误差模型对 10 MSPS,24 bit 的 TI-ADCs 系统的输入输出进行矩阵变换,采用 LS 算法估计得出误差系数,然后进行各级误差校正。经验证,此方法在理论上对于单频和多频情况下的正弦输入信号在整个 Nyquist 频段内经过四级校正后,系统的 SFDR 参数已经接近所设噪声下 SFDR 的理想值,有良好的校正效果。

本文侧重于 TI-ADCs 系统中的弱记忆深度(深度为 2)的低阶(3 阶)动态非线性误差的建模与校正,当误差为高阶(>3)或记忆效应增加时,系统的复杂度会急剧增加,不利于误差建模及校正。此外,校正算法仅适用于误差较小的情况下,误差较大时校正效果会变弱。在今后的研究中可以考虑将 TI-ADCs 动态非线性误差的研究与人工智能领域相结合,降低模型复杂度并且扩大算法的适用范围,使校正性能更优。

参考文献

- [1] 曹宇, 苗澎, 黎飞, 等. 625 MS/s、12 bit 双通道时间交织 ADC 的设计研究[J]. 电子测量与仪器学报, 2021, 35(3): 105-114.
- [2] 朱子翰, 吕幼新. 时间交替采样系统的误差测量与 FPGA 实现[J]. 电子测量技术, 2011, 34(3): 54-56.
- [3] 张昊, 师奕兵, 王志刚. 时间交替 ADC 通道失配误差的 LS 法估计[J]. 仪器仪表学报, 2010, 31(5): 1161-1166.
- [4] 刘丰观, 杨虎. 高速 ADC 系统动态性能指标评估方法的研究[J]. 国外电子测量技术, 2012, 31(12): 13-16, 35.
- [5] 秦国杰, 刘国满, 高梅国, 等. 一种时间交替 ADC 时 间失配误差自适应校正方法[J]. 仪器仪表学报, 2013, 34(12): 2730-2735.
- [6] 吕方兴. 基于光学时钟技术的高速 ADC 系统的研究[J]. 电子测量技术, 2021, 44(6): 17-22.
- [7] 肖瑞, 陈红梅, 王舰, 等. 基于参考通道随机化的 TIADC 校准算法[J]. 电子测量与仪器学报, 2021, 35(6): 147-153.
- [8] HOANG V P, TA V T. Fully digital background calibration of channel mismatches in time-interleaved ADCs using recursive least square algorithm[J]. AEU-International Journal of Electronics and Communications, 2021, 130: 153574.
- [9] LIU X, XU H, JOHANSSON H, et al. Correlation-based calibration for nonlinearity mismatches in dual-channel TIADCs[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2019, 67(3): 585-589.
- [10] WEI W T, YE P, SONG J P, et al. A behavioral dynamic nonlinear model for time-interleaved ADC based on volterra series[J]. IEEE Access, 2019, 7: 41860-41873.
- [11] 刘虎生. 多通道时间交错采集系统通道失配误差校准算法研究[D]. 长沙: 国防科技大学, 2017.
- [12] WANG Y N, JOHANSSON H, XU H, et al. Joint blind calibration for mixed mismatches in two-channel time-interleaved ADCs [J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2015, 62(6): 1508-1517.
- [13] LIU S J, ZHANG Z H, LIANG C, et al. Adaptive nonlinear mismatch calibration technique for TIADC based on memory polynomial model[C]. 2020 IEEE 15t International Conference on Solid-State & Integrated Circuit Technology(ICSICT), 2020: 1-3.
- [14] WANG Y N, XU H, LI Q J, et al. Estimation method for nonlinearity mismatch in time-interleaved analog-to-digital converters[C]. 2014 IEEE International Symposium on Circuits and Systems (ISCAS), 2014: 2109-2112.
- [15] 杜阳. 超高速 ADC 数字后校准关键技术研究[D]. 成都: 电子科技大学, 2016.
- [16] 程长明. 基于 Volterra 级数的非线性系统辨识及其应用研究[D]. 上海: 上海交通大学, 2015.
- [17] 魏文韬. 基于非线性建模的 TIADC 系统误差及校正方法研究[D]. 成都: 电子科技大学, 2019.
- [18] WEI W T, YE P, YANG K J, et al. Compensation of dynamic nonlinear mismatches in time-interleaved analog-to-digital converter [J]. IEICE Electronics Express, 2019, 16(7): 20190020.

作者简介

牛光珊, 硕士研究生, 主要研究方向为数模混合电路设计。

E-mail:18860392707@163.com

罗向东, 博士, 教授, 主要研究方向为半导体器件与超分辨率高速模数转换。

E-mail:luoxd@ntu.edu.cn